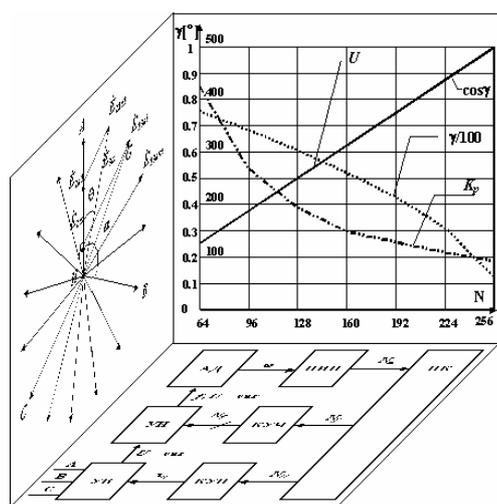


Е. И. ГЛИНКИН, М. Е. ГЛИНКИН

СХЕМОТЕХНИКА МИС
КОМПЬЮТЕРНЫЙ ЭЛЕКТРОПРИВОД



• ИЗДАТЕЛЬСТВО ТГТУ •

Министерство образования Российской Федерации
ТАМБОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

Е. И. ГЛИНКИН, М. Е. ГЛИНКИН

**СХЕМОТЕХНИКА МИС
КОМПЬЮТЕРНЫЙ ЭЛЕКТРОПРИВОД**

Утверждено Ученым советом в качестве учебного пособия

Тамбов
• ИЗДАТЕЛЬСТВО ТГТУ •
2002

УДК 681.335(07)
ББК 844.15я73-5
Г54

Р е ц е н з е н т ы:

Доктор технических наук, профессор
Б. И. Герасимов

Доктор технических наук, профессор
Д. А. Дмитриев

Глинкин Е. И., Глинкин М. Е.

Г5 4 Схемотехника МИС. Компьютерный электропривод:
Учеб. пособие. Тамбов: Изд-во Тамб. гос. техн. ун-та,
2002. 76 с.

ISBN 5-8265-0038-7

Приведена информационная концепция становления полупроводникового привода и его защиты для систематизации технических решений и методов расчета в технологию проектирования информационного обеспечения компьютерного электропривода с микропроцессорной диагностикой электробезопасности в адаптивном диапазоне и нормированной точностью.

Учебное пособие предназначено для студентов 3 – 5 курсов дневного и заочного отделений специальностей 100400 и 311400, а также может быть использовано студентами других родственных специальностей, аспирантами и инженерами-исследователями, занимающимися вопросами автоматизации электрооборудования и технологических процессов.

УДК 681.335(07)
ББК 844.15я73-5

ISBN 5-8265-0038-7

© Е. И. Глинкин, М. Е. Глинкин, 2002
© Тамбовский государственный

технический университет (ТГТУ), 2002

УЧЕБНОЕ ИЗДАНИЕ

ГЛИНКИН Евгений Иванович,
ГЛИНКИН Михаил Евгеньевич

СХЕМОТЕХНИКА МИС

КОМПЬЮТЕРНЫЙ ЭЛЕКТРОПРИВОД

УЧЕБНОЕ ПОСОБИЕ

Редактор Т. М. Г л и н к и н а
Инженер по компьютерному макетированию М. Н. Р ы ж к о в а

Подписано в печать 25.12.2002
Гарнитура Times New Roman. Формат 60 × 84 / 16.
Бумага офсетная. Печать офсетная. Объем: 4,42 усл. печ. л.; 4,0 уч.-изд. л.
Тираж 200 экз. С. 810^М

Издательско-полиграфический центр
Тамбовского государственного технического университета
392000, Тамбов, Советская, 106, к. 14

**ПОСВЯЩАЕТСЯ СЫНУ И
БРАТУ**

*Только тот, кто созидает,
Отдавая – получает.
Хочешь стать творцом –
твори,*

ВВЕДЕНИЕ

Научно-техническая революция, как интеграл механизации и автоматизации, электрификации и информатизации, инициализирует интеллектуальное электромеханическое преобразование энергии на основе компьютерного электропривода (КЭП) для повышения производительности труда и уровня благосостояния. Внедрение перспективных технологий привело к созданию полупроводникового привода с амплитудно-импульсным регулированием энергии, включающего выпрямители и инверторы, электромеханические преобразователи и релейную защиту.

В литературе достаточно полно рассмотрены электрические машины и автоматические реле, их характеристики и параметры, переходные процессы и режимы работы [1, 2, 6, 15].

Полупроводниковые преобразователи электроэнергии представлены комбинаторными схемами с жесткой структурой и фиксированным алгоритмом функционирования [1, 2], проектируемые итерационными методами анализа из-за отсутствия систематизированных технических решений и эталонных мер, разнообразия преобразований и неопределенности критериев оценок. Практически отсутствуют в отечественных и зарубежных источниках программно управляемые инверторы и выпрямители, электромеханические датчики и интерфейсы диагностики электробезопасности. Это обусловлено комбинаторными методами конструирования полупроводникового электропривода, непригодными для технологии проектирования КЭП и микропроцессорной защиты.

Регулирование энергии в программно управляемом диапазоне с нормируемой точностью цифровых эквивалентов эффективно на уровне микропроцессорных средств (МИС) с коммуникабельным информационным обеспечением, включающим универсальное программное (ПО) и информативное математическое обеспечение (МО), гибкие аппаратные (АС) и эффективные метрологические (МС) средства. Комплексное изучение информационного обеспечения интеллектуальных электромеханических преобразователей энергии основано на представлении функций выпрямления и инвертирования, измерения и контроля, регулирования и диагностики с единых позиций науки и техники в основных формах: математики и физики, мнемо- и схемотехники.

В первой главе предлагаются информационные концепция и принципы, упорядоченная модель и систематизированное обеспечение процессов электромеханического преобразования и диагностики электробезопасности. С позиции интеграции информационных процессов анализ и синтез организованы на уровне схем АС и программ ПО, моделей МО и норм МС.

Информационная технология проектирования архитектуры КЭП рассмотрена во второй главе на примере структурных схем, расчета электромеханических режимов и характеристик преобразования электроэнергии. Анализ и синтез амплитудных, импульсных и дискретных функций организован с позиций линейности и эквивалентности, дуальности и нормируемости целенаправленной

последовательности операций по цифровым мерам оценки, систематизированным в информационную технологию проектирования алгоритмов МО и условий МС их реализации.

Третья глава иллюстрирует технологию проектирования каналов управления и контроля КЭП на уровне функциональных и принципиальных схемо- и мнемотехнических решений. Приведены примеры реализации функций выпрямления и инверсии энергии трехфазной сети переменного тока в регулируемые по программе амплитуду напряжения и частоту тока. Синтез характеристик канала измерения скорости приведен на примере расчета многофазного трансформатора и проектирования дешифратора первичного преобразователя в матричной логике БИС.

Технология проектирования архитектуры микропроцессорной защиты КЭП представлена в четвертой главе на структурном, функциональном и принципиальном уровнях. По методам эквивалентных архитектур синтезированы структурные и функциональные решения КЭП с микропроцессорной защитой. Проведен анализ известных реле защиты и показано их развитие от аналоговых и импульсных преобразователей к цифровым интегральным схемам. Синтез микропроцессорных реле приведен на принципиальном уровне ПЛМ с матричной архитектурой и на примере моделирования алгоритмов МО и блок-схем программ ПО. Информационная технология обеспечивает коммуникабельное информационное обеспечение и позволяет конструировать компьютерный электропривод с микропроцессорной защитой в адаптивном диапазоне электромеханического преобразования энергии и нормируемой точностью.

Информационная технология проектирования интеллектуальных преобразователей электромеханической энергии положена в основу пятисеместрового цикла «Информационно-измерительная техника электрооборудования», включающего теорию нелинейных преобразователей энергии и компьютерного электропривода, микропроцессорной защиты и резервирование электроснабжения. Теоретические материалы систематизируют опыт учебно-методической и научно-исследовательской работы авторов по микросхемотехнике электрооборудования и электроснабжения. Учебное пособие предназначено для инженерного проектирования информационного обеспечения интеллектуального электрооборудования в базисах ИС, СИС, БИС и МИС на практике, в научных исследованиях и учебном процессе, включающем курсовое и дипломное проектирование по специальностям 100400 и 311400.

1 ИНФОРМАЦИОННАЯ КОНЦЕПЦИЯ

Информационная концепция показывает диалектику становления информационного обеспечения компьютерного электропривода в процессе истории развития аппаратных и метрологических средств, программного и математического обеспечения по вектору упорядоченности информационных процессов – информатизации. Информатизация интегрирует процесс обмена энергией по качеству в интеллектуальное электромеханическое преобразование и дифференцирует уровни интеграции количественно по адресам пространства, знакоместам во времени и кодам функции.

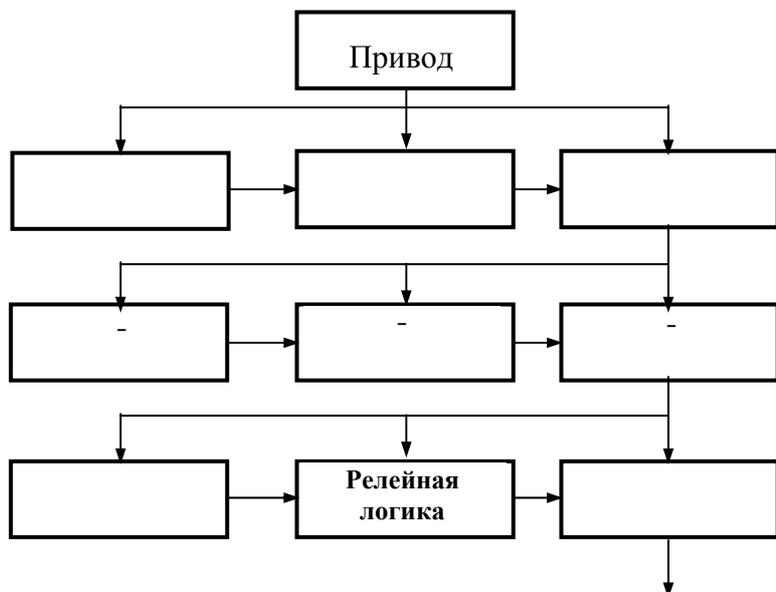
Информационная концепция систематизирует процессы преобразования по соответствующим принципам (аналогии и эквивалентности, инверсии и симметрии) в образы схемотехники, физики и математики, информатики и метрологии для их анализа и синтеза на уровне информационной технологии проектирования коммуникабельного информационного обеспечения компьютерного электропривода (КЭП) с адаптивным диапазоном и регламентируемой точностью.

Синтез согласованных научных и технических решений технологии проектирования предполагает информационный анализ, включающий организацию банка данных, нормируемых мер и критериев оценок, сопоставление известных решений и их систематизацию для выявления цели и формулировки задач, выбора рациональных операторов вычисления и методов моделирования оптимальных результатов. Информационная технология есть целенаправленная последовательность элементарных операций для создания решений по априорной информации с линейными преобразованиями и явными функциями, регламентированными характеристиками и нормированными эквивалентами. Результаты технологии проектирования эквивалентны информационным процессам и принципам, обусловленным одноименной качественно-количественной концепцией, объясняющей диалектику развития информационного обеспечения.

Выявление закономерностей проведем в процессе анализа эволюции привода в интеллектуальный электромеханический преобразователь энергии с позиций информационной концепции. Для этого определим информационную нишу компьютерного электропривода среди аналогов по этапам научно-технической революции, а его информационное обеспечение систематизируем по вектору упорядоченности информационных процессов в функцию интеллектуального преобразования энергии.

1.1 Информационный анализ развития (КЭП)

Научно-техническая революция (НТР) привела к созданию компьютерного электропривода – микропроцессорного преобразователя энергии для приведения в действия машин и механизмов. НТР привода обусловлена механизацией и автоматизацией, электрификацией и информатизацией технологии и организации производства с целью совершенствования производительности труда и повышения благосостояния. По вектору эффективности производительности процессов НТР привод развивается от механического к автоматическому за счет механизации и автоматизации машин, а при внедрении электрификации и информатизации в производство, технику и науку электропривод организуется в компьютерный (рис. 1.1).



. 1.1

Механический привод систематизируют по принципу обмена энергии на тепловой и гидравлический, пневматический и диффузионный, использующие изменение температуры и давления, объема и концентрации для преобразования в механическую энергию эквивалентов состава и свойств веществ в различных фазовых состояниях (твердом или жидком, в виде газа или плазмы). Автоматический привод по уровню автоматизации дифференцируют на контролируемый, управляемый и регулируемый для реализации неуправляемого, автоматизированного и поточного технологического процесса. Электрический привод (электропривод) делят по вектору развития электрификации на электромеханический, электромагнитный и полупроводниковый для конструирования релейных автоматов, электромашинных преобразователей и энергорегуляторов.

Электропривод представляет собой неделимый комплекс из источника энергии, системы ее передачи и устройства управления для приведения в действие машин и механизмов. Электромеханический привод состоит соответственно из трансформатора электроэнергии, контактных реле контроля (температуры, объема, давления), управления (амплитудой, временем, числом) и защиты (от перенапряжения, короткого замыкания, обрыва), а также электродвигателя, управляющего рабочим органом (компрессором, транспортером, мельницей). Электромагнитный привод организуют из источника напряжения переменной частоты (электрические машины переменного тока), электромашинного преобразователя (генератор постоянного тока, приводной двигатель и потенциометры возбуждения) с синхронным генератором (асинхронный или синхронный двигатель), регулирующего по частоте и напряжению электрические машины (трансформаторы, усилители, двигатели) для управления моментом, мощностью или нагрузкой механизма.

Снижает габариты и размеры, повышает КПД и технологичность, расширяет диапазон и коммуникабельность полупроводниковый электропривод за счет использования диодов, тиристоров и транзисторов различного уровня интеграции (ИС, СИС, БИС). Полупроводниковый привод содержит каскадное включение (параллельное, последовательное, смешанное) выпрямителя постоянного тока (управляемого по амплитуде, импульсам, коду), инвертора переменного тока с изменяемой частотой (коммутирующего полярность напряжения, частоту тока, число фаз), нагруженных по цепи следящей обратной связи на электрическую машину (по схеме звезда или

треугольник), выполняющих интегральную функцию энергоснабжения и потребления, регулирования и защиты.

Полупроводниковый привод развивается в компьютерный по вектору упорядочивания информации – информатизации, при этом комбинаторная структура совершенствуется в релейную логику, которая организуется в матричную архитектуру БИС. Аппаратные средства и программное обеспечение архитектуры интегрируется с математическим обеспечением и метрологическими средствами в информационное обеспечение компьютерного электропривода с адаптивным диапазоном регулирования и заданной точностью, определяемыми погрешностью эквивалентных мер. Коммуникабельность КЭП обусловлена микропроцессорными средствами и библиотекой программ, реализующими алгоритмы различных законов регулирования (позиционный, интегральный, дифференциальный) по рациональным законам коммутации (последовательный, параллельный, смешанный) с априорной оценкой эффективности (метрологической, технологической, экономической и т.д.) по оптимизационным критериям (коррекция, калибровка, идентификация).

Таким образом, компьютерный электропривод предназначен не только для механизации, автоматизации и электрификации рабочих процессов, но также служит для информатизации – основы информационных технологий за счет коммуникабельного информационного обеспечения – неделимого комплекса аппаратных и метрологических средств, программного и математического обеспечения, организующего по априорной информации адаптивный диапазон регулирования с заданной точностью нормируемых мер.

1.2 Информационное обеспечение

Аппаратные средства (АС) компьютерного электропривода развиваются от полупроводниковых приборов (ПП) к интегральным схемам малой (ИС) и средней (СИС) степени интеграции за счет совершенствования информационных процессов от обмена энергией к преобразованию сигнала до управления структурой (рис. 1.2). Становление схемотехники АС соответствует интеграции принципиальных схем ПП в функциональные ИС и

структурные на уровне СИС при их дифференциации на каждом интегральном базисе по эволюции соответствующего информационного процесса.

Полупроводниковые приборы делят по функции обмена: проводимость-выпрямление-усиление на варисторы, вентили и усилители для организации полупроводникового (ПЭП), вентильного (ВЭП) и тиристорного (ТЭП) электропривода. В основу ПЭП положена способность варисторов изменять проводимость при обмене энергией от источников тепла и света, объема и давления. Термо-, фото- и тензoeffекты реализуют в параметрических генераторах, преобразователях и индикаторах энергии для измерения и контроля температуры, освещенности и давления. ВЭП используют одностороннюю проводимость тока при изменении полярности напряжения, на базе вентильного эффекта $p-n$ -перехода диодов реализуют выпрямители и стабилизаторы, фильтры и компенсаторы энергии. Повышают КПД обмена энергией ВЭП при замене однотактного (по одной полуволне) на двухтактное (по положительной и отрицательной полярности) включение вентилей. Управляющий электрод у тиристорных организует усиление направленного обмена энергией по аналогии с базой (затвором) транзисторов. Тиристорный электропривод улучшает эффективность выпрямления, инверсии и преобразования за счет усиления сигнала, что повышает точность и оперативность, расширяет диапазон и линейность, снижает энергозатраты и временной, температурный и параметрический дрейф. Полупроводниковый привод осуществляет обмен энергией по жесткой структуре на комбинаторных схемах с релейным алгоритмом переключения, что соответствует конструированию неуправляемых электрических автоматов (холодильники, конвейеры, вентиляторы).

В базисе интегральных схем (ИС) повышается гибкость обмена энергией за счет преобразования сигнала, дифференцирующего электропривод на аналоговый (АП), импульсный (ИП) и цифровой (ЦП). АП основан на преобразовании амплитуды напряжения или тока, активных или реактивных сопротивлений или мощности. Временные преобразования разделяют ИП на широтный и частотный, фазо- и числоимпульсный, которые в отличие от АП более эффективны метрологически и технологически за счет высокой помехозащищенности импульсов от дрейфа амплитуды и низкой

энергоёмкости импульсного обмена энергией. ЦП повышают точность и надёжность энергообмена за счёт представления сигнала в цифровом эквиваленте параллельного, последовательного или смешанного кода в пространственно-временном функциональном континууме. Адресация схем по структурам и связям, синхронизация алгоритмов и кодирование функций инициируют управление структурой в базисе СИС и определяют появление микропроцессорных средств и компьютерного электропривода (см. рис. 1.2). За счёт преобразования импульсов жесткая структура электромеханических автоматов становится более гибкой и экономичной, что снижает вес и габариты оборудования, повышает технологичность процессов и производительность энергоресурсов.

Аппаратно управляемый электропривод на уровне средних ИС (СИС) по функции управления структурой в пространственно-временном континууме целесообразно дифференцировать на пространственные, временные и функциональные преобразователи энергии. Пространственные преобразователи адресуют электромагнитные (генераторы, преобразователи, нагрузку) в параллельное, последовательное и смешанное соединение по схеме звезда, треугольник и звезда-треугольник. Функциональные преобразователи аппаратно управляют кодированием выпрямителей для преобразования энергии трехфазной цепи переменного тока в энергию постоянного тока за счёт управления вентильной проводимостью диодов (или динисторов) разнополярной амплитудой напряжения сети. Временные преобразователи синхронизируют по жесткому алгоритму в фазо-, широтно-, частотоимпульсной форме обратное (инверсное) представление энергии из постоянного в переменный ток. Инверторы коммутируют постоянную амплитуду в трехфазный ступенчатый сигнал посредством жесткой синхронизации управляющих входов тиристов (или транзисторов) последовательностью импульсов трехфазной сети переменного тока. В базисе СИС управляемые преобразователи энергии систематизируются по координатам управления на модули: нагрузка, инверторы, выпрямители, что повышает технологичность конструирования схем аппаратных средств электропривода.

Развитие АС в архитектуру формируется в базисе больших ИС (БИС) при появлении программного обеспечения (ПО) за счёт интеграции управляемого преобразования энергии с функцией хранения информации, организующей программирование алгоритма (см. рис. 1.2). Программно управляемые преобразователи энергии (БИС) систематизируются по процессам хранение-передача-обработка на интерфейсы памяти (ИП), ввода-вывода (ИВВ) и микропроцессоры (М). Архитектура электропривода в базисе БИС конструируется по шинной (параллельной), кольцевой (последовательной) и магистральной (смешанной) структуре схемотехники с организацией хранения, передачи и обработки информации параллельно, последовательно и параллельно-последовательно (смешанно) во времени по соответствующим правилам кодирования мнемотехники. На уровне БИС организуются программно управляемые нагрузки, инверторы и выпрямители за счёт интеграции в архитектуру интерфейсов и микропроцессора. Программно управляемый электропривод конструируют на диодно-логических матрицах ИВВ, запоминающих устройствах ИП и программируемых логических матрицах М для реализации архитектуры с жесткой программой (электромеханическая система канатной дороги), программным (гранулятор) и микропрограммным (электрокар) управлением. Программное обеспечение БИС инициирует появление математического обеспечения на уровне СБИС персональных компьютеров (ПК).

Математическое обеспечение (МО) развивается за счёт интеграции с программно управляемым обменом энергии процесса обработки информации по операторам исчисления и счисления, функции

вычисления (см. рис. 1.2). Вычислительный электропривод рационально систематизировать на статистический, динамический и кинетический по разделам физики, описываемым линейными, квазилинейными и нелинейными математическими операторами вычисления, реализуемыми аппаратно соответственно на миниЭВМ, микрокалькуляторах (МК) и микроЭВМ. Примерами вычислительного привода служат центрифуги с постоянным моментом, очистные комбайны с постоянной мощностью и станки с числовым программным управлением. Анализ развития вычислительного электропривода показывает совершенствование универсальной архитектуры из АС и ПО за счет увеличения информативности МО, интегрирующегося с метрологическими средствами (МС) в информационное обеспечение (ИО).

Повышение эффективности МС осуществляется в базисе микропроцессорных измерительных средств (МИС) при интеграции вычислительных процессов обмена энергией с функцией измерения за счет развития последней от контроля качества через оценку количества к регулированию по критериям оптимизации. При этом МИС логично дифференцировать по вектору метрологической эффективности на микроконтроллерный (МЭП), автоматический (АЭП) и компьютерный (КЭП) электроприводы. МЭП управляет контролем качества без количественной оценки параметров (например, плотности V , влажности W , концентрации C), при этом механизмами управляют двигатели по П-закону регулирования, контролируя допуск τ (V , W , C) по нормируемым эквивалентам V_0 , W_0 , C_0 . АЭП управляет скоростью ω двигателя при количественной оценке (например, момента M , мощности P , сопротивления R) по амплитудно-частотным законам сохранения перегрузочной способности ω (M , P , R). Без контроля качества в АЭП организована оценка количества амплитуды (напряжения или тока), импульсов (частоты или числа), цифрового эквивалента (кода или знака) для управления механическими характеристиками двигателя при регулировании электрическими величинами.

Компьютерный электропривод оптимизирует электромеханические характеристики и режимы при количественной оценке качественных характеристик – параметров (например, кислотности, теплоемкости, вязкости) за счет интеграции функций МЭП и АЭП по различным критериям. КЭП включает наряду с универсальной архитектурой и информативным МО эффективные метрологические средства на уровне нормируемых мер и эквивалентов, оценок и критериев, оптимизирующих эффективность по методам коррекции, калибровки и идентификации. Интеграция компонент в коммуникабельное информационное обеспечение формирует КЭП с адаптивным диапазоном и априорной точностью, управляемыми по нормируемым мерам цифровых эквивалентов.

Таким образом, компьютерный электропривод – исторический продукт эволюции полупроводникового привода в процессе информатизации автоматизированного электропривода, обусловленный НТР – интеграла механизации и автоматизации, электрификации и информатизации. КЭП отличается от других приводов коммуникабельное ИО, организованное из эффективных МС и информативного МО, гибкого ПО и упорядоченных в ассоциативную матрицу АС. Развитие коммуникабельного ИО КЭП определено целенаправленной интеграцией функции обмена энергией с информационными процессами от уровня ПП до базисов микросхем различной степени иерархии, инициирующих микропроцессорные средства для организации информационных технологий интеллектуального электрооборудования.

Информационный анализ показывает, что компьютерный электропривод – это интеллектуальная электромеханическая система, предназначенная для механизации и автоматизации, электрификации и информатизации современных технологий для совершенствования производительности труда и повышения благосостояния.

1.3 Информационная модель

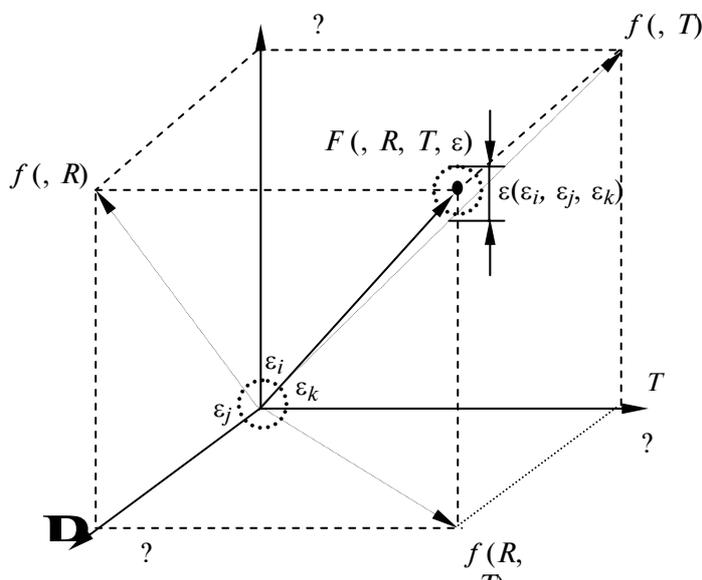
Информационные технологии не возможны без микропроцессорных систем, адаптивных в диапазоне автоматического контроля с регламентируемой точностью. Многогранность компонент и форм представления функции не согласует процессы обмена, преобразования и управления аппаратных средств, хранения и обмена информации программного и математического обеспечения с их анализом метрологическими средствами. Это обусловлено конструированием микропроцессорных систем комбинаторными методами специалистами схемотехники и программирования, математики и физики. При этом схемы конфликтуют с программами, архитектура не синхронна с алгоритмом, а следящая обратная связь автоматически не регламентирует диапазон и точность регулирования.

Целью работы является повышение эффективности микропроцессорных систем на основе технологии проектирования согласованных компонент их обеспечения по модели информационных процессов.

Информационные процессы обмена энергией и преобразования сигнала, управления структурой и хранения сообщений, их накопление и передача, анализ и синтез рационально представить в виде вектора функции информационного континуума с адресацией по координатам пространство-время-функция. При этом физические явления объективного мира, существующие в реальном пространстве и времени, замещают по принципам аналогии информационной моделью, систематизирующей функцию в мнемонике с упорядоченной адресацией для ее теоретического изучения в науке и практической реализации в технике.

Вектор функции адресуют в удобной для моделирования системе координат: сферического, цилиндрического или кубического вида. Наиболее наглядным представлением является декартова система координат, в которой вектор проецируют по трем ортогональным измерениям в нормированных эквивалентах счисления. Вектор функции F моделируют структурой «черного ящика» (рис. 1.3), гранями которого служат нормированные ординаты Φ, R, T триады «Что?», «Где?», «Когда?» для кодирования в функциональном базисе $\{\Phi_i\}_1^n \in \Phi$, адресации в объеме пространства $\{R_j\}_1^m \in R$ (например, по мере длины $R_1 = X$, ширины $R_2 = Y$ и высоты $R_3 = Z$) и синхронизации по временным интервалам $\{t_k\}_1^l \in T$. Для задания функции с заданной степенью точности ординаты нормируют эквивалентно соответствующим мерам $\{\varepsilon_{ijk}\} \in \varepsilon$, что характеризует функцию

F



тетрадой $\{\Phi, R, T, \varepsilon\}$ в информационном континууме с точностью эквивалентных мер.

Из информационной модели очевидно, что неопределенность хотя бы адреса пространства или кода функции, интервала синхронизации или нормы погрешности дезориентируют вектор функции. При отсутствии адресов неизвестны координаты пространства, что искажает схмотехническое представление функции. Хаос синхронизации интервалов времени вносит путаницу в программу мнемотехнического отображения информационного процесса. Если отсутствует базисный код – теряется физический смысл и определенность действия, невозможна формализация математических образов функции на уровне моделей и алгоритмов, их исчисления и счисления. Ненормирование адресов, интервалов и кода исключает метрологическую эффективность информационных компонент схемо- и мнемотехники, научных образов математики и физики.

Анализ информационной модели показывает справедливость представления информационных процессов объективного мира в виде вектора функции информационного континуума, организованного интегралом нормированных мер в форме кода функции, адреса пространства и тактов времени, регламентированных погрешностью эквивалентов.

Нормировку ординат R, T, Φ организуют по цифровым эквивалентам – кодам, формируемым по различным методам счисления, из которых наиболее предпочтительны простые позиционные коды

$$N_a = \sum_{i=0}^{n-1} \xi_i a(i)$$

с основанием $a(i) = \overline{1, s}$ и весом $\xi_i = \overline{0, a(i)-1}$ на i -х позициях. Как правило, используют десятичный код в виде степенного полинома с $a(i) = 10^i$ и весом $\xi_i = \overline{0, 9}$ или единичный код с $a(i) = 1_i$ и $\xi_i = \overline{0, 1}$. Основание кода $a(i)$ определяет меру нормы пространства R , времени T и функции Φ , а физический смысл веса ξ_i кода соответствует погрешности ε_i нормировки. Для повышения точности представления вектора функции $F \{\Phi, R, T, \varepsilon\}$ регламентируют наименьший ранг позиции по критерию $\varepsilon_i \leq \varepsilon_0$ на единичном интервале $\overline{0, 1}$ или в процентном соотношении $\overline{0, 100} \%$. Аналогично нормируют ijk -е компоненты ординат информационной модели.

Информационная модель (рис. 1.3) систематизирует вектор функции $F \{\Phi, R, T, \varepsilon\}$ в информационное обеспечение (ИО) по компонентам (рис. 1.4) схемо- и мнемотехники на аппаратные средства (АС) и программное обеспечение (ПО), а также математическое обеспечение (МО) и метрологические средства (МС), соответствующие математике и физике из области науки.

АС отражают функцию в адресном объеме пространства $F(R)$ схмотехники на уровне схем различного уровня иерархии (структурные, функциональные, принципиальные и т.д.) по методам их

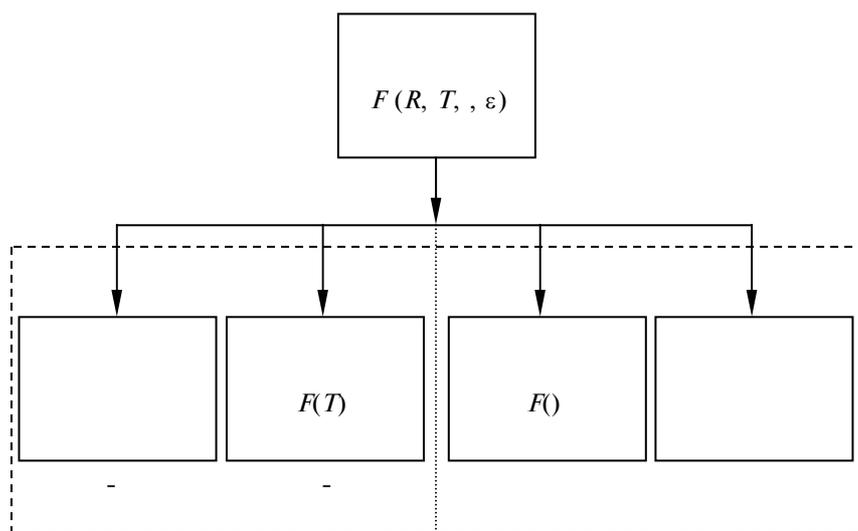


Рис. 1.4 Компоненты информационного обеспечения

проектирования (синтез и анализ) в виде единой системы конструкторской документации (ЕСКД), регламентируемой стандартами (ТУ, ГОСТ, РСТ). Схемы поясняют функцию в ортогональных координатах пространства $R (X, Y, Z)$ на уровне структур и связей, отражающих алгоритм информационного процесса согласно его математической модели. Схемы, на примере компьютера, реализуют конструктивы (микросхемы, платы, шлейфы), называемые в быту «железками» по аналогии со скелетом человека в анатомии. Образный пример показывает АС как основу (скелет, фундамент) микропроцессорных приборов и систем, которые бездействуют без других компонент ИО.

АС интегрируются в архитектуру за счет программного обеспечения, включающего программы и методы их проектирования, регламентируемые ЕСКД и стандартами. Образ архитектуры компьютера аналогичен плоти человека из анатомического театра, которая нежизнеспособна без энергии духа и конституции. Программы на различных иерархических уровнях (блок-схемы, листинги, таблицы, ...) только иницируют схемы АС, вместе с ними определяют потенциальные возможности архитектуры микропроцессорных средств, но не их динамику работы и эффективность функционирования. Это обусловлено программами ПО, копирующими функцию во временных координатах $F(T)$ в виде структур операций и адресной последовательности для реализации алгоритма информационного процесса по математической модели. Технические решения подобны музейным экспонатам, не одушевленным духом творчества экскурсовода, вооруженного теоретическими знаниями науки, закрепленными практикой опыта.

Алгоритмы и модели, методы и способы их реализации интегрируют математическое обеспечение, моделирующее информационный процесс в функциональном поле $F(\Phi)$. По математической модели операторами исчисления и счисления выявляются способы преобразования информации и рассчитываются алгоритмы определения информативных параметров, моделирующих характеристики физики информационных процессов энергоснабжения и аналитического контроля, автоматического регулирования и телеуправления. Продуктом МО служат алгоритмы, реализуемые структурами и связями программ и схем, управляющими архитектурой микропроцессорных систем и сетей. МО оживляет архитектуру, но это не полноценный компьютер, а малолетний ребенок, не знающий прав и обязанностей, игнорирующий правила и законы.

Информационное обеспечение и его компоненты регламентируют метрологические средства по критериям оценки эквивалентных мер для организации адаптивного диапазона с заданной степенью точности относительно нормируемых мер. Информационная модель (рис. 1.3) иллюстрирует нормирование осей ординат Φ, R, T минимальными дискретами $\Delta\Phi, \Delta R, \Delta T$ с весом погрешности $\varepsilon_i, \varepsilon_j, \varepsilon_k$. При фиксированном диапазоне уменьшение погрешности ниже заданного критерия $\varepsilon < \varepsilon_0$ повышает точность определения вектора функции $F(\Phi, R, T, \varepsilon)$ за счет увеличения адресного пространства информационного континуума, а при программном управлении весом кода для заданной погрешности ε_0 изменяется цифровой эквивалент кода и диапазон мер адаптируется пропорционально внешним возмущениям. Следящая обратная связь по заданным эквивалентам мер и критериям оценки регулирует адресное пространство по заданным законам управления или внешним воздействиям и адаптирует информационное обеспечение по компонентам к реальному диапазону с точностью эквивалентных мер. МС компьютерных систем аналогичны кодексам и правилам, конституции и законам интеллектуального общества с регламентируемыми правами и обязанностями, нравственностью и моралью.

Следует акцентировать внимание на различие правил и стандартов, отражающих нормы поведения индивидуума и коллектива, обусловленные конституцией общества и закономерностями

мироздания. Сформулированные наукой законы регламентируются техникой на уровне правил и стандартов для регулирования отношений между субъектами общества и субъекта с коллективом. Стандарты отражают более высокий уровень иерархии, чем правила, нарушение последних ограничено субъектом и его окружением, а игнорирование стандартов чревато крупномасштабными авариями в рамках предприятия или отрасли, государства или планеты. Однако, при невыполнении правил техники (электробезопасности и т.п.) приводит к травмам или гибели субъектов, что в компьютерной технике соответствует разрушению ИО при неисправности МС до уровня МО, архитектуры ПО или конструктивов АС. Это обусловлено искажениями адресного пространства информационного континуума при деградации следящей обратной связи между компонентами ИО, эффективность которой обеспечивают МС.

Информационный анализ модели процессов преобразования систематизирует по принципу аналогии вектор функции пространственно-временного континуума в информационное обеспечение микропроцессорных систем как неделимого комплекса компонент: аппаратных и метрологических средств, математического и программного обеспечения. Основными формами представления функции служат схемы АС и программы ПО, алгоритмы МО и меры МС, моделирующие информационные процессы кодами функции в адресном пространстве синхронно интервалам времени с адаптацией по диапазону с точностью эквивалентных мер.

Таким образом, информационная модель организует технологию проектирования информационного обеспечения микропроцессорных систем с согласованными образами схемо- и мнемотехники, математики и физики для автоматизации в адаптивном диапазоне с заданной точностью аналитического контроля и технологических процессов, электрооборудования и энергоснабжения.

Выводы

1 Выявлены закономерности эволюции привода в интеллектуальный электромеханический преобразователь энергии по вектору научно-технической революции за счет интеграции механизации и автоматизации, электрификации и информатизации.

2 Показано становление информационного обеспечения компьютерного электропривода в процессе интеграции аппаратных и метрологических средств, программного и математического обеспечения в процессе интеграции функции обмена ПП в интеллектуальное электромеханическое преобразование энергии МИС и дифференциации информационных процессов по координатам пространство-время-функция.

3 Предложена информационная модель МИС для систематизации координат вектора функции пространственно-временного континуума с компонентами информационного обеспечения МИС и организации информационной технологии их проектирования с согласованными образами схемо- и мнемотехники, математики и физики.

4 Создана информационная технология проектирования компьютерного электропривода для автоматизации в адаптивном диапазоне с нормируемой точностью аналитического контроля и технологических процессов, электрооборудования и энергоснабжения.

2 КОМПЬЮТЕРНЫЙ ЭЛЕКТРОПРИВОД

Компьютерный электропривод (КЭП) предназначен для программного управления скоростью асинхронных, в первую очередь короткозамкнутых двигателей, по заданному закону регулирования. Для достижения оптимального режима частотного управления КЭП регламентирует раздельное регулирование частоты и напряжения по программируемым каналам управления с регистрацией скорости асинхронного двигателя по каналу измерения.

2.1 Структурные схемы

Обобщенная схема (рис. 2.1) электропривода организует следящую обратную связь асинхронного двигателя (АД), последовательно включенного в цепь управляемых инвертора (УИ) и выпрямителя (УВ), связанных с персональным компьютером (ПК) соответственно по каналам измерения скорости (КИС), управления частотой (КУЧ) и напряжением (КУН).

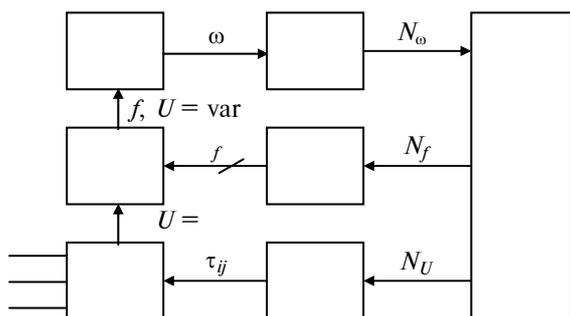


Рис. 2.1 Обобщенная схема электропривода

Канал измерения регистрирует скорость ω вращения АД по вектору электрического поля на входе КИС и преобразует число импульсов фаз вращения вектора за период полного оборота в цифровой эквивалент кода N_ω на выходе КИС для представления в форме, определяемой информационной шиной данных ПК. По заданным оператором программам законов регулирования ПК выбирает алгоритмы расчета оптимальных режимных параметров, вычисляет напряжение U и частоту f с представлением их на выходе информационной шины в цифровой форме – кодах N_U и N_f . Каналы управления напряжением КУН и частотой КУЧ преобразуют коды N_U и N_f соответственно в широтные импульсы τ_{ij} и частотные последовательности Π_f для амплитудно-фазового преобразования энергии УВ и ее инверсии УИ. Из трехфазной сети ABC переменного тока с постоянными амплитудой $U_m = \text{const}$ и частотой $f_c = \text{const}$ напряжения УВ формирует энергию постоянного тока с изменяемой амплитудой $U = \text{var}$ напряжения по широтным импульсам τ_{ij} за счет программного управления углом γ запаздывания открывания тиристоров УВ. Частотная последовательность Π_f преобразует в УИ изменяемую амплитуду U напряжения в энергию трехфазного переменного тока с регулируемым напряжением U и частотой f , т.е. $U, f = \text{var}$, за счет управления по программе Π_f синхронизирующими импульсами включения тиристоров УИ.

Каналы измерения и управления детализированы на структурной схеме КЭП (рис. 2.2). Канал измерения КИС состоит из последовательного соединения первичного измерительного преобразователя (ПИП) и дешифратора (Д) для контроля положения вектора ЭДС выходящего АД. ПИП преобразует трехфазную систему ЭДС двигателя АД в многофазную систему в позиционном коде $N_{\text{П}}$ с

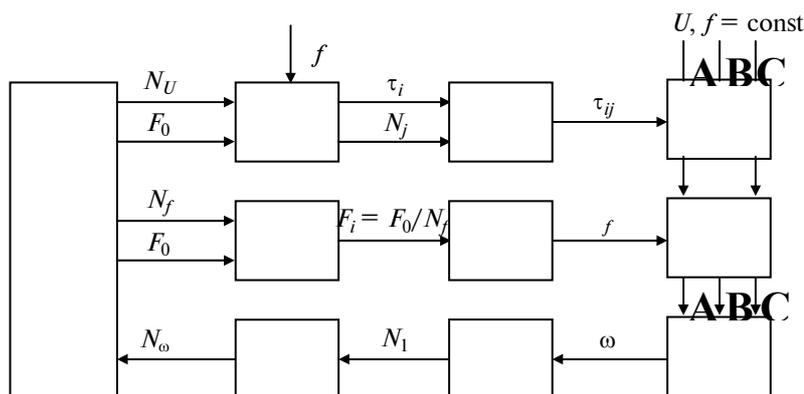


Рис. 2.2 Структура компьютерного электропривода

квантованием фазных сигналов и представлением в код N_ω информационной шины ПК с помощью Д. Последовательное включение программируемого порта (ПП) и мультиплексора (М) организуют КУН для декодирования кода N_U в широтные импульсы τ_{ij} амплитудно-фазового управления УВ. ПП формирует синхронно частоте f_c трехфазной сети код адресации N_j с удвоенной частотой $F_j = 2f_c$ тактирования. В j -м такте ($j = \overline{1,6}$) ПП генерирует импульсы шириной τ_i из тактовой частоты F_0 пропорционально коду N_U , так как $\tau_i = N_U / F_0$. На выходе мультиплексора М по адресу N_j коммутируются импульсы τ_{ij} из широты τ_i для программного управления по фазе с углом γ амплитудой напряжения U на выходе УВ. Частотный канал КУЧ из последовательно включенных программируемых генератора (ПГ) и таймера (ПТ) формирует последовательность Π_f с частотой F_i за счет деления ПГ тактовой частоты F_0 на код N_f вычислителя ПК и декодирования ПТ импульсной последовательности Π_f по заданным оператором законам регулирования частотой УИ соответственно таблицам кода.

Проектирование архитектуры КЭ по информационной технологии проведем методом аналогии в процессе синтеза схем каналов КУН, КУЧ, КИС и анализа режимных параметров АД для постоянного момента M с регулируемой частотой ω и регламентированной погрешностью ε в диапазоне мощностью $P_{\max} - P_{\min}$. Информационная технология состоит из аналогичных последовательностей анализа приведенных погрешностей параметров A :

$$\varepsilon_A = \frac{\Delta A}{A_{\max} - A_{\min}}, \quad (1)$$

где ΔA – дискрета; A_{\max} и A_{\min} – максимальный и минимальный пороги диапазона $D = A_{\max} - A_{\min}$ регулирования. Анализ погрешностей ε_A оценивается с регламентируемой погрешностью ε по алгоритму: если $\varepsilon_A \leq \varepsilon$, то синтез ΔA , A_{\max} , A_{\min} функции F_A проведен верно и рассчитываются режимы следующей структуры, в противном случае, когда $\varepsilon_A > \varepsilon$ корректируют режимные параметры для линейного преобразования.

Линейная зависимость абсолютной ΔA и относительной ε_A погрешности в нормируемом диапазоне D диктуется пропорциональными отношениями амплитуды, времени и кода при равных погрешностях, например по напряжению ε_U и мощности ε_P , широте ε_τ и фазе ε_γ , числу импульсов ε_n и коду ε_N :

$$\varepsilon_U = \varepsilon_P = \varepsilon_\tau = \varepsilon_\gamma = \varepsilon_n = \varepsilon_N. \quad (2)$$

Соотношения (1) и (2) отражают метрологическую симметрию преобразования энергии и сигнала, что также справедливо при обмене энергией и хранении информации, контроле параметров и управлении режимами. Практическая реализация информационных процессов предполагает линейные преобразования напряжения U и мощности P , широты τ и фазы γ , импульсов n и кода N , например, относительно их максимума:

$$U / U_{\max} = P / P_{\max} = \tau / T = \gamma / T = n / N_{\max} = N / N_{\max}$$

или нормированных величин:

$$U / U_0 = \tau / T_0 = N / N_0.$$

Это особенно ценно для режимных и информативных параметров автоматизации электрического оборудования и технологических процессов, отчета измерений и аналитического контроля.

Проектирование архитектуры компьютерного электропривода осуществляют последовательно по структурам каналов КУН, КУЧ, КИС после предварительного анализа режимных и информативных параметров электродвигателя.

2.2 Расчет режимных значений АД

$$P_{\max} = 15 \cdot 10^3 \text{ Вт};$$

$$P_{\min} = \frac{P_{\max}}{2};$$

$$\varepsilon_P = 1 \%;$$

$$M = \frac{P}{\omega} = \text{const}$$

$$N, U, \omega, n, f, P_2 = ?$$

1 Рассчитаем диапазон регулирования мощности по коду

$$N = \frac{P}{\Delta P} \text{ для } P_{\min}, P_{\max} \text{ и } \varepsilon = 0,01.$$

а) Вычисляем дискрету регулирования мощности:

$$\Delta P = \varepsilon_P (P_{\max} - P_{\min}),$$

$$\Delta P = 0,01 \left(15 \cdot 10^3 - \frac{15 \cdot 10^3}{2} \right) = \frac{0,01 \cdot 15 \cdot 10^3}{2} = 75 \text{ Вт}.$$

б) Находим максимальный код регулирования:

$$N_{\max} = \frac{P_{\max}}{\Delta P} = \frac{15 \cdot 10^3}{75} = 200,$$

выбираем двоичный максимальный код

$$N_{2\max} = [N_{\max}] = [200] = 256,$$

где $[]$ – максимальное число разрядов.

в) Определяем минимальный код регулирования:

$$N_{\min} = \frac{P_{\min}}{\Delta P} = \frac{15 \cdot 10^3}{2 \cdot 75} = 100,$$

выбираем минимальный двоичный код

$$N_{2\min} = \{N_{\min}\} = \{100\} = 64.$$

г) Оценим погрешность ε_N регулирования по коду

$$\varepsilon_N = \frac{100}{N_{\max} - N_{\min}} = \frac{100}{256 - 64} = 0,5208(3) \%,$$

так как $\varepsilon_N = 0,521 < 0,1 = \varepsilon_P$, расчет проведен верно.

2 Уточняем диапазон регулирования мощности по коду N_2 , используя соотношение $P_2 = \frac{PN_2}{N}$ для максимального и минимального значений и ε_N .

а) Находим максимальную мощность

$$P_{2\max} = \frac{P_{\max} N_{2\max}}{N} = \frac{15 \cdot 10^3 \cdot 256}{200} = 19\,200 \text{ Вт} > P_{\max}.$$

б) Вычисляем минимальную мощность

$$P_{2\min} = \frac{P_{\min} N_{2\min}}{N} = \frac{15 \cdot 10^3 \cdot 64}{2 \cdot 100} = 4800 \text{ Вт} < P_{\min}.$$

в) Определяем дискрету регулирования

$$\Delta P_2 = \frac{P_{2\max}}{N_{2\max}} = \frac{19\,200}{256} = 75 \text{ Вт} = \Delta P.$$

г) Оцениваем погрешность ε_{P_2} регулирования

$$\varepsilon_{P_2} = \frac{\Delta P}{P_{2\max} - P_{2\min}} = \frac{75}{19\,200 - 4800} = 0,005208(3),$$

$\varepsilon_{P_2} = \varepsilon_N < 0,1$, что подтверждает правильность расчетов диапазона мощности.

3 Диапазон регулирования скорости ω на валу двигателя определяют по формуле $\omega = \frac{P}{M}$ для P_{\min} , P_{\max} и ΔP :

$$\text{а) } \omega_{\max} = \frac{P_{2\max}}{M} = \frac{19\,200}{47,75} = 402,124 \text{ рад/с},$$

$$\text{где } M = \frac{P_{\text{ном}}}{\omega_{\text{ном}}} = \frac{15 \cdot 10^3}{2 \cdot 3,14 \cdot 50} = 47,75;$$

$$\text{б) } \omega_{\min} = \frac{P_{\min}}{M} = \frac{4800}{47,75} = 100,531 \text{ рад/с};$$

$$\text{в) } \Delta\omega = \frac{\Delta P}{M} = \frac{75}{47,75} = 1,508 \text{ рад/с};$$

$$\text{г) } \varepsilon_{\omega} = \frac{\Delta\omega}{\omega_{\max} - \omega_{\min}} = \frac{1,508}{402,124 - 100,531} = 0,05208(3) = \varepsilon_N,$$

что соответствует правильности расчетов.

4 Вычисляем частоту вращения вала двигателя $n = \frac{60\omega}{2\pi}$ в диапазоне регулирования мощности:

$$\text{а) } n_{\max} = \frac{60\omega_{\max}}{2\pi} = \frac{60 \cdot 402,24}{2 \cdot 3,14} = 3840 \text{ об/мин};$$

$$\text{б) } n_{\min} = \frac{60\omega_{\min}}{2\pi} = \frac{60 \cdot 100,531}{2 \cdot 3,14} = 960 \text{ об/мин};$$

$$\text{в) } \Delta n = \frac{60\Delta\omega}{2\pi} = \frac{60 \cdot 1,508}{2 \cdot 3,14} = 14,4 \text{ об/мин};$$

$$\text{г) } \varepsilon_n = \frac{\Delta n}{n_{\max} - n_{\min}} = \frac{14,4}{3840 - 960} = 0,005 = \varepsilon_N,$$

так как $\varepsilon_n = \varepsilon_N$ расчет проведен верно.

5 Определяем частоту вращения магнитного поля статора $n_c = n(1 + S_{\text{ном}})$ с учетом номинального скольжения $S_{\text{ном}} = 0,026$:

$$\text{а) } n_{c \max} = n_{\max} (1 + S_{\text{НОМ}}) = 3840 (1 + 0,026) = 3940 \text{ об/мин} \approx 4000 \text{ об/мин};$$

$$\text{б) } n_{c \min} = n_{\min} (1 + S_{\text{НОМ}}) = 960 (1 + 0,026) = 985 \text{ об/мин} \approx 1000 \text{ об/мин};$$

$$\text{в) } \Delta n_c = \Delta n (1 + S_{\text{НОМ}}) = 14,4 (1 + 0,026) = 14,8 \text{ об/мин} \approx 15 \text{ об/мин};$$

$$\text{г) } \varepsilon_{n_c} = \frac{\Delta n_c}{n_{c \max} - n_{c \min}} = \frac{15}{4000 - 1000} = 0,005 = \varepsilon_N,$$

совпадение погрешностей $\varepsilon_{n_c} = \varepsilon_N$ подтверждает правильность расчетов.

6 Частоту питающей сети инвертора находим из соотношения

$$f = \frac{p n_c}{60},$$

где $p = 3$ – число пар полюсов:

$$\text{а) } f_{\max} = \frac{p n_{c \max}}{60} = \frac{3 \cdot 4000}{60} = 200 \text{ Гц};$$

$$\text{б) } f_{\min} = \frac{p n_{c \min}}{60} = \frac{3 \cdot 1000}{60} = 50 \text{ Гц};$$

$$\text{в) } \Delta f = \frac{p \Delta n}{60} = \frac{15}{20} = 0,75 \text{ Гц};$$

$$\text{г) } \varepsilon_f = \frac{\Delta f}{f_{\max} - f_{\min}} = \frac{0,75}{200 - 50} = 0,005 = \varepsilon_N.$$

Равенство погрешностей $\varepsilon_f = \varepsilon_N$ позволяет продолжить вычисления.

2.3 Расчет характеристик выпрямителя

Средневыпрямленное значение на выходе управляемого выпрямителя характеризуется амплитудно-фазовой зависимостью

$$U = U_B \cos \gamma,$$

$$\text{где } U_B = \frac{U_m}{\alpha} \sin \alpha; \quad \alpha = \frac{\pi}{n}.$$

Для трехфазного моста $n = 2 \cdot 3$, соответственно

$$\alpha = \frac{180}{6} = 30^\circ; \quad \sin \alpha = 0,5, \text{ а амплитуда } U_m = \sqrt{2} U_c.$$

Выбираем $U_c = 380 \text{ В}$, тогда

$$U_B = \frac{\sqrt{2}U_c}{\frac{\pi}{6}} \sin 30^\circ = \frac{\sqrt{2} \cdot 380}{3,14} \cdot 0,5 = 513,2 \text{ В.}$$

Угол регулирования можно определить как

$$\gamma = \arccos \frac{U}{U_B} = \arccos \frac{U_{B \max}}{U_B} \frac{N}{N_{\max}},$$

что следует из $M = \frac{P}{\omega} = \text{const} \approx \frac{U}{f}$ и равенств $\frac{U}{f} = \frac{U_{\max}}{f_{\max}}$, а также $\frac{f}{f_{\max}} = \frac{N}{N_{\max}}$; т.е. $U = U_{\max} \frac{f}{f_{\max}} = U_{\max} \frac{N}{N_{\max}}$.

1 Определяем диапазон угла γ регулирования для $N_{\max} = 256$; $N_{\min} = 64$; $\Delta N = 1$ по фазо-амплитудной характеристике, принимая $U_{B \max} = 500 \text{ В} \leq U_B$:

$$\text{а) } \gamma_{\max} = \arccos \frac{U_{B \max} N_{\max}}{U_B N_{\max}} = \arccos \frac{U_{B \max}}{U_B}, \quad \gamma_{\max} = \arccos \frac{500}{513} = 13^\circ;$$

$$\text{б) } \gamma_{\min} = \arccos \frac{U_{B \max} N_{\min}}{U_B N_{\max}} = \arccos \frac{500 \cdot 64}{513 \cdot 256} = 75,9^\circ;$$

$$\text{в) } \Delta\gamma = \arccos \frac{U_{B \max} \Delta N}{U_B N_{\max}} = \arccos \frac{500}{513 \cdot 256} = 89,79^\circ;$$

г) Видно, что $0 \leq \gamma \leq 90^\circ$, тогда погрешность регулирования фазы находится относительно обратного угла $\gamma^* = 90 - \gamma$, т.е.

$$\varepsilon_\gamma = \frac{90 - \Delta\gamma}{\gamma_{\min} - \gamma_{\max}} = \frac{90 - 89,79}{75,9 - 13} = 0,0035,$$

что меньше расчетной погрешности ε_N .

2 По известным кодам N регулирования микропроцессора и диапазону фазы γ регулирования находим диапазон управления средневыпрямленным напряжением $U = U_B \cos \gamma$ моста:

$$\text{а) } U_{\max} = U_B \cos \gamma_{\max} = 513 \cos 13 = 500 \text{ В};$$

$$\text{б) } U_{\min} = U_B \cos \gamma_{\min} = 513 \cos 75,9 = 125 \text{ В};$$

$$\text{г) } \Delta U = U_B \cos \Delta\gamma = 513 \cos 89,79 = 1,87 \text{ В};$$

д) Оценим погрешность регулирования

$$\varepsilon_U = \frac{\Delta U}{U_{\max} - U_{\min}} = \frac{1,87}{500 - 125} = 0,005 = \varepsilon_N,$$

что удовлетворяет условию задания.

3 Для анализа работы управляемого моста построим характеристики от кода N : фазы γ , напряжения U и коэффициента K_p пульсации.

Для построения графиков используем зависимости:

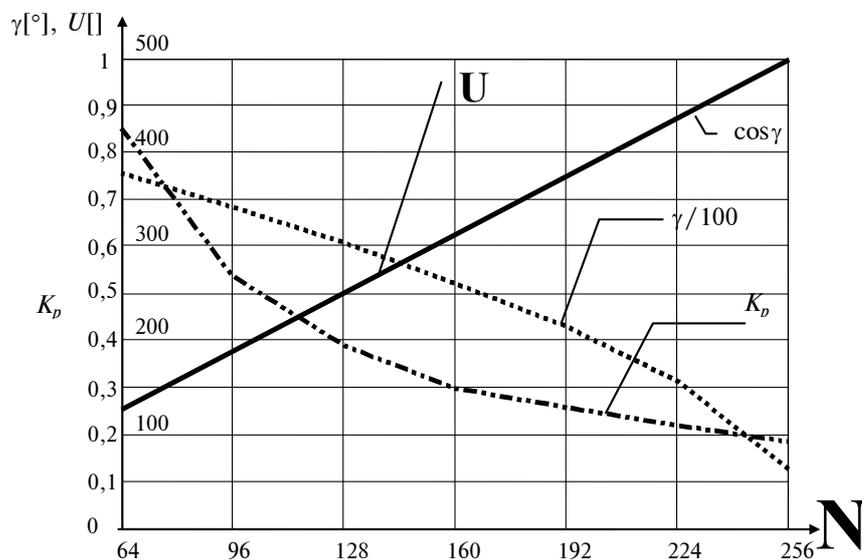
$$\gamma = \arccos \frac{U_{B\max}}{U_B} \frac{N}{N_{\max}}; \quad U = U_B \cos \gamma; \quad K_p = \frac{U_m}{U_B \cos \gamma},$$

результаты вычислений сведем в таблицу с шагом $\Delta N = 32$ для 7 значений.

N	64	96	128	160	192	224	256
γ	75,9	68,6	60,8	52,4	43,0	31,4	13,0
U	125	187	250	313	375	438	500
K_p	4,2	2,7	2,0	1,56	1,37	1,18	1,03
cos	0,24	0,37	0,49	0,61	0,73	0,85	0,97
γ							

По приведенной таблице построены характеристики управляемого трехфазного моста от кода (рис. 2.3)

Анализ графиков показывает на линейную зависимость амплитуды U и $\cos \gamma$ от изменения кода в диапазоне $64 \leq N \leq 256$. При этом угол регулирования γ и коэффициент K_p пульсации от кода изменяются по функциям \cos и $1/\cos$ соответственно.



. 2.3

4 Определяем частоту F_0 сканирования угла γ регулирования, зная частоту f_c сети и погрешность $\Delta \gamma^* = 90 - \Delta \gamma$, по формуле

$$F_0 = \frac{360}{90 - \Delta\gamma} f_c,$$

так как $\frac{T_0}{T_c} = \frac{\Delta\gamma^*}{2\pi}$, учитывая, что $T = \frac{1}{F}$, а π соответствует 180° , находим

$$\frac{\Delta\gamma^*}{2 \cdot 180} = \frac{f_c}{F_0}.$$

Подставляя численные значения, вычисляем искомую частоту

$$F_0 = \frac{360 \cdot 50}{90 - 89,79} = 85714,$$

выбираем в сторону большего округления стандартную частоту микропроцессора 100 кГц. Оценим погрешность угла регулирования с учетом частоты $F_0 = 100$ кГц:

$$\varepsilon_\gamma = \frac{\Delta\gamma_F^*}{\gamma_{\min} - \gamma_{\max}},$$

где $\Delta\gamma_F^* = 360 \frac{f_c}{F_0} = 360 \frac{50}{10^5} = 0,18^\circ$, т.е.

$$\varepsilon_\gamma = \frac{0,18}{75,9 - 13} = 0,003, \text{ что меньше } \varepsilon_N = 0,052.$$

5 Вычисляем частоту F_m синхронизации программируемого таймера ПП управляемого выпрямителя по известной частоте $f_c = 50$ Гц из выражения $F_m = 2nf_c$, где $n = 3$ – число фаз. Это следует из системы уравнений для угла α открытия

$$\begin{cases} \alpha = \frac{T_c}{2m} = \frac{1}{2mf_c}; \\ \alpha = \frac{1}{2F_m}, \end{cases}$$

откуда

$$F_m = mf_c,$$

где $m = 2n$. Подставляя численные значения, находим $F_m = 2 \cdot 3 \cdot 50 = 300$ Гц. Данной задаче отвечает неуправляемый мостовой выпрямитель (см. рис. 3.4), который выбираем в качестве формирователя тактовых импульсов.

Выводы

1 Приведен синтез и анализ архитектуры компьютерного электропривода на структурном уровне по принципам аналогии информационной технологии проектирования МИС.

2 Предложен расчет режимных значений асинхронного двигателя и характеристик управляемых трехфазных выпрямителя и инвертора по методам эквивалентных преобразований, нормируемых мер и линейных оценок для проектирования информативного математического обеспечения и эффективных метрологических средств компьютерного электропривода.

3 Проиллюстрирована информационная технология проектирования моделей и алгоритмов, режимов электромеханического преобразования, выпрямления и инверсии электроэнергии с фазоимпульсным управлением по цифровым эквивалентам.

3 ПРОЕКТИРОВАНИЕ АРХИТЕКТУРЫ

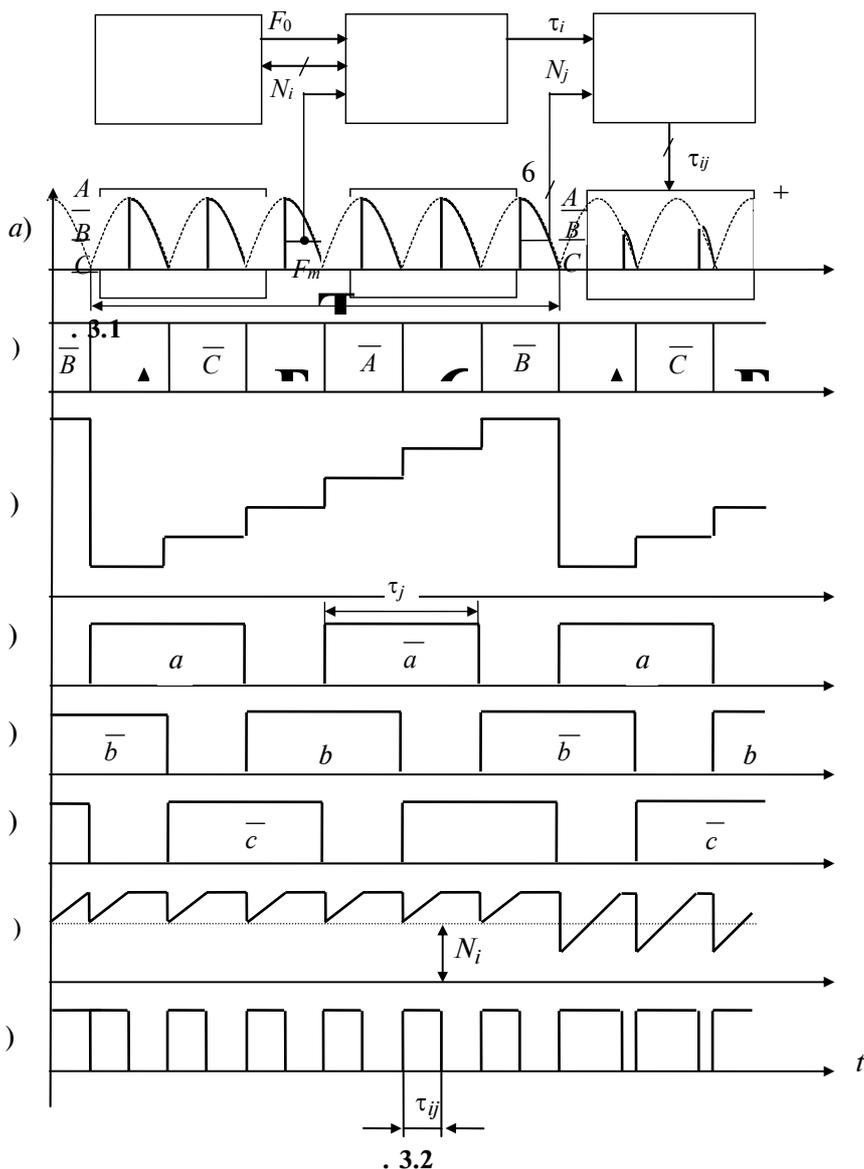
Проиллюстрирована технология проектирования архитектуры интерфейсов КЭП на структурном, функциональном и принципиальном уровнях на примере каналов управления напряжением и частотой, измерения скорости в комбинаторной СИС и матричной БИС логике.

3.1 Канал управления напряжением

Канал управления напряжением средневыпрямленного значения амплитуды постоянного тока из энергии сети переменного тока с постоянными амплитудой напряжения и частотой организован из последовательного включения сервисного интерфейса ввода-вывода (СИБВ) и управляемого выпрямителя (УВ). Управление амплитудой напряжения на выходе УВ реализовано фазоимпульсным способом регулирования углом запаздывания γ в течение времени τ_{ij} выпрямленного напряжения сети переменного тока. При этом трехфазное напряжение фаз A, B, C постоянной амплитуды и частоты преобразуется в энергию постоянного тока с амплитудой напряжения U , управляемой по программе кодом N_i персонального компьютера (ПК).

СИБВ осуществляет связь микропроцессора ПК через код $N_i = N_U$ управления с преобразователем энергии УВ в интервалах τ_{ij} синхронно постоянной частоте f_c сети фаз A, B, C переменного тока. Структурная схема СИБВ (рис. 3.1) включает программируемый таймер (ПТ), мультиплексор (М), счетчик адреса (СА) и выпрямитель (В).

Выпрямитель В формирует из циклической частоты ω_c фаз A, B, C частоту синхронизации $F_m = 6f_c$,



где $f_c = \frac{\omega_c}{2\pi}$, для сканирования СА.

Счетчик СА делит на 6 равных интервалов τ_j период $T = \frac{1}{f_c}$

циклического изменения амплитуд трехфазного напряжения сети переменного тока и

адресует по линейному закону интервалы τ_j соответствующими кодами $N_j, j = \overline{1, 6}$. Таймер ПТ на

интервале τ_j формирует импульсы управления длительностью $\tau_i = \frac{N_i}{F_0}$ за

счет деления тактовой частоты F_0 микропроцессора на код N_i компьютера ПК. Мультиплексор М коммутирует импульсы τ_i на интервалах τ_j по адресу кода N_j в импульсы τ_{ij} синхронизации угла регулирования γ отсечкой по фазе амплитуд фаз A, B, C в преобразователе УВ.

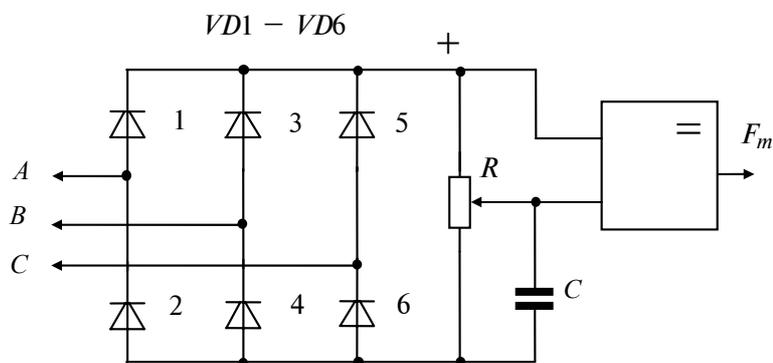
Работу схемы поясняют временные диаграммы (рис. 3.2) и таблица мультиплексора (рис. 3.3).

$a0$	$a1$	$a2$	a	b	c	\bar{a}	\bar{b}	\bar{c}
0	0	0	1	0	0	0	1	0
1	0	0	1	0	0	0	0	1
0	1	0	0	1	0	0	0	1
1	1	0	0	1	0	1	0	0
0	0	1	0	0	1	1	0	0
1	0	1	0	0	1	0	1	0

Рис. 3.3 Таблица мультиплексора управляемого выпрямителя

Схема функционирует циклически в течение периода T выпрямления трехфазного напряжения, состоящего из 6 тактов. Синхронизацию схемы осуществляет формирователь импульсов В за счет сравнения пульсирующего напряжения на выходе трехфазного мостового выпрямителя с частотой $6\omega_c$ и постоянной амплитудой порогового напряжения (см. рис. 3.2, а). На выходе В формируются прямоугольные импульсы с частотой $6\omega_c$ за период (рис. 3.2, б). Фронтом синхронизирующего импульса частоты F_m запускается таймер ПТ (рис. 3.2, ж), на выходе которого появляются управляющие импульсы (рис. 3.2, з) длительностью τ_i . Счетчик СА по линейному закону изменяет адреса М кодом N_j (рис. 3.2, в) и распределяет τ_i ПТ на управляющие входы $\{a, b, c, \bar{a}, \bar{b}, \bar{c}\}$ тиристоров УВ (рис. 3.2, г – е) в соответствии с таблицей мультиплексора (рис. 3.3). При этом импульсы τ_i декодируются по интервалам τ_j в импульсы τ_{ij} задержки включения тиристоров УВ, что соответствует регулированию амплитуды за счет управления фазой на угол γ (рис. 3.2, а).

Схема выпрямителя-формирователя импульсов В (рис. 3.4) состоит из последовательного включения трехфазного моста на диодах $VD1 - VD6$, регулируемого фильтра на RC -цепочке и компаратора на логическом элементе сравнения. Примеры выполнения декодера, включающего последовательное включение СА и М, приведены на рис. 3.5 при использовании регистра и коммутатора (рис. 3.5, а) или счетчика и мультиплексора (рис. 3.5, б).



. 3.4 -

Программируемый таймер с коэффициентом деления $N_{\max} = 256$ может быть реализован в базе СИС на счетчике 564ИЕ55, в базе БИС на микросхеме К580ВВ55 или на ПЛИМ серии К1800ВР8.

Компьютерный канал управления напряжением можно конструировать не только в комбинаторной и матричной логике с симметричной архитектурой

из равноценных аппаратных средств и программного обеспечения, но и в базе СБИС из структуры последовательного соединения контроллера и УВ, функционирующего по программе таймера. Блок-схема программы может быть реализована на подпрограммах счетчиков или часов, примеры которых приведены в книге [3] на уровне физических и математических моделей, алгоритмов и листингов программ.

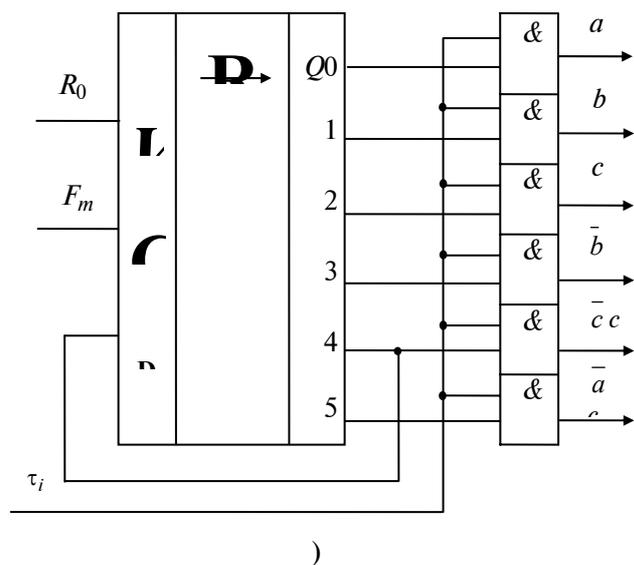


Рис. 3.5 Схемы декодера (СА + М):
 a – на регистре и коммутаторах; b – на счетчике и мультиплексоре

3.2 Канал управления частотой

Структурная схема частотного канала (рис. 3.6) включает последовательное соединение программируемого генератора (ПГ) и таймера (ПТ), формирующих код N_i синхронизации коммутации тиристоров управляемого инвертора (УИ) из кода $N = N_f$ персонального компьютера (ПК) и тактовой частоты F_0 микропроцессора ПК.

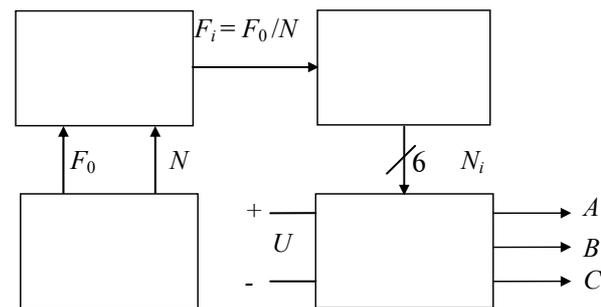
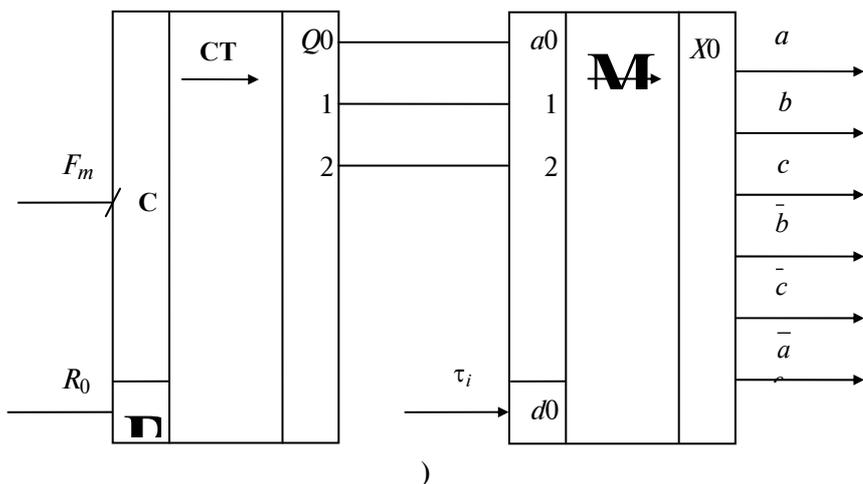


Рис. 3.6 Структурная схема канала управления частотой

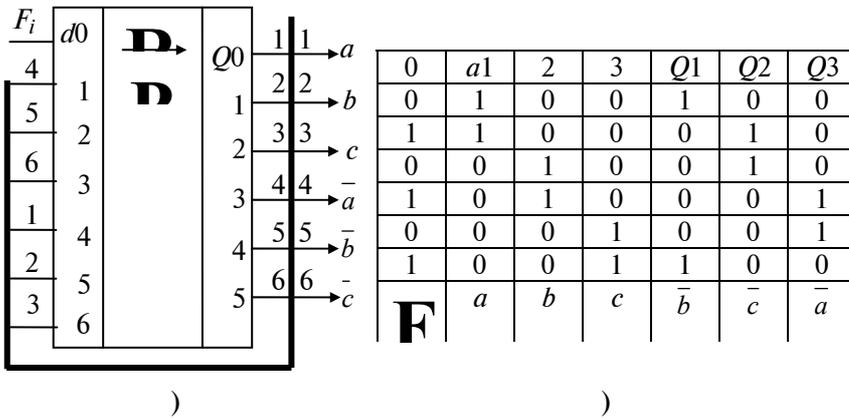
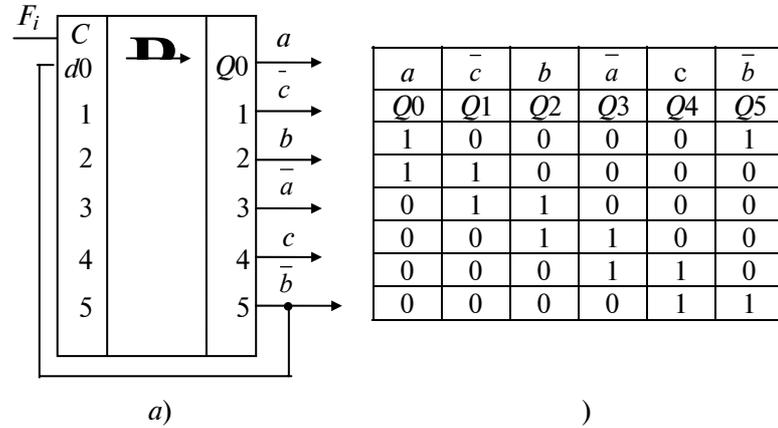
Инвертор УИ преобразует амплитуду напряжения постоянного тока с выхода управляемого выпрямителя в энергию переменного тока с регулируемой частотой по программе, включающей последовательность Π_f кодов N_i . ПТ организует последовательную, параллельную или смешанную коммутацию фаз УИ с частотой F_i генератора ПГ. Управляемую частоту F_i формирует ПГ из тактовой частоты F_0 микропроцессора в процессе ее деления на код N вычислителя ПК.

Архитектура программируемого таймера, реализующая последовательный закон коммутации 1 : 1 приведена на рис. 3.7 с использованием регистра в комбинаторной и матричной логике. В базе СИС регистр RG (рис. 3.7, a) включает последовательное соединение 6-ти T -триггеров с кольцевой организацией разрядов, для этого выход $Q5$ последнего триггера объединен с входом $d0$ задержки первого разряда. Таблица состояния (рис. 3.7, b) иллюстрирует программу функционирования ПТ посредством структурного сдвига кода $\{110000\}$ вправо каждым импульсом тактовой частоты F_i . Как видно из таблицы, последовательная коммутация тиристоров УИ по управляющим входам $\{a, \bar{c}, b, \bar{a}, c, \bar{b}\}$ в каждом периоде частоты f организована за 6 тактов, поэтому тактовая частота $F_i = 6f$.

ПГ преобразуют F_i из частоты F_0 микропроцессора по коду N в соответствии с алгоритмом деления $F_i = \frac{F_0}{N}$, поэтому справедливо соотношение между частотами $6f = \frac{F_0}{N}$. Уравнение показывает, что частота f регулирования УИ обратно пропорциональна коду N управления, т.е.

$$f N = f_{\max} N_{\min} = \frac{F_0}{6}.$$

Зная диапазон регулирования частоты $f_{\min} = 50$ Гц, $f_{\max} = 200$ Гц, находим диапазон управления



. 3.7 :
- ; - ; - ; -

кодом для известной частоты $f_0 = 80$ кГц микропроцессора:

a) $N_{f_{\min}} = \frac{F_0}{6f_{\min}} = \frac{8 \cdot 10^4}{6 \cdot 50} = 266$, принимаем 256;

б) $N_{f_{\max}} = \frac{F_0}{6f_{\max}} = \frac{8 \cdot 10^4}{6 \cdot 200} = 44$, принимаем 64.

Находим погрешность ε_f регулирования частотой f коммутации тиристоров УВ.

в) $\varepsilon_f = \frac{\Delta N}{N_{f_{\max}} - N_{f_{\min}}} = \frac{1}{256 - 64} = 0,52$,

что удовлетворяет условию задачи, так как $\varepsilon_f \leq \varepsilon_N$.

Расчеты показывают, что $N_{f_{\min}} = N_{\max}$, а $N_{f_{\max}} = N_{\min}$, т.е. равенство диапазонов управления по коду частотой инвертора и напряжением выпрямителя. Для управления интерфейсами преобразования энергии необходимо использование шины из 8 разрядов, так как для двоичного кода число разрядов определяется как

$$n = \lceil \log_2 N_{\max} \rceil = \lceil \log_2 256 \rceil = 8.$$

Технические решения ПГ инвертора и ПТ выпрямителя аналогичны, поэтому целесообразно использовать стандартный таймер, например, K580ВИ53 с тремя каналами A , B , C ввода-вывода. Для определенности распределим порты A и B для трансляции кодов N_U и N_f , управления соответственно напряжением U выпрямителя и частотой f инвертора. Порт C таймера рационально применить для ввода информации с ПИП частоты вращения на валу двигателя.

Частоту F_0 тактового генератора микропроцессора можно понизить в два раза при конструировании ПТ инвертора УИ на программируемой логической матрице. Архитектура ПТ на матрице (рис. 3.7, в, з) позволяет организовать 6 тактов в каждом цикле адресацией трех импульсов со скважностью $S = 2$. Импульсы поступают на адрес a_0 (рис. 3.7, з), который с другими разрядами $\{a_1 - a_3\}$ составляет полный адрес выборки кода регулирования. Низкому уровню логического нуля соответствуют одинаковые адреса на ij -х позициях в j -й момент времени.

Например, первой строке (рис. 3.7, з) соответствуют одинаковые коды $\{100\}$ для адресов a_i и выходов Q_i , где $i=1, 2, 3$, что не изменяет состояния матрицы. При поступлении импульса, высокого уровня логической единицы, изменяется входной адрес на единицу младшей позиции, который инициирует на выходах Q_i следующий адрес $a_{i+1} = a_i + 1$. Это достигается синтезом таблицы состояния с коэффициентами смещения $\Delta N = 1$ и деления $N = 3$ [12]. В итоге таблица состояния (рис. 3.7, з) определяет алгоритм работы структуры матрицы (рис. 3.7, в) и функцию коммутации ПТ.

3.3 Канал измерения скорости

Канал измерения скорости на валу двигателя использует способ преобразования трехфазной системы ЭДС выбегающего АД в многофазную систему с последующим квантованием фазных сигналов и их кодированием с помощью дешифратора [6].

Задача синтеза устройств контроля положения вектора ЭДС (ПИП), которое обеспечит заданную точность, осуществлена в структуре, приведенной на рис. 3.8.

Устройство ПИП включает n -фазный трансформатор присоединения, подключенный входом к фазам A , B , C трехфазного асинхронного двигателя, дешифратор, входы которого присоединены к выходам n -фазного трансформатора.

Трансформатор присоединения имеет одну первичную обмотку 1 и m трехфазных вторичных обмоток $2_1, 2_2, \dots, 2_m$. Эти обмотки соединены по схеме «зигзаг». Первичная обмотка 1 n -фазного трансформатора подключена к фазам A , B и C трехфазного двигателя переменного тока, а m вторичных обмоток $2_1, 2_2, \dots, 2_m$ присоединены к нагрузочным резисторам, которые для каждой вторичной обмотки соединены «звездой» с нейтральной точкой (на схеме не показаны).

По условию работы ПИП необходимо, чтобы векторы фазных напряжений, снимаемых с нагрузочных резисторов (рис. 3.8), т.е. выходные напряжения $U_{a1} \dots U_{am}, U_{b1} \dots U_{bm}, U_{c1} \dots U_{cm}$ были сдвинуты по фазе относительно друг друга на угол θ и равны по модулю.

Получим уравнения для определения числа витков секций вторичных обмоток трансформатора W_2 и W_3 , при которых напряжения $U_{a1} \dots U_{am}, U_{b1} \dots U_{bm}, U_{c1} \dots U_{cm}$ образуют симметричную систему (рис. 3.9) с заданным углом θ .

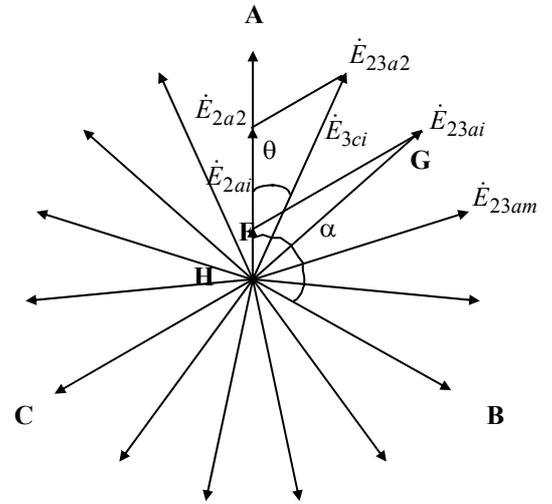
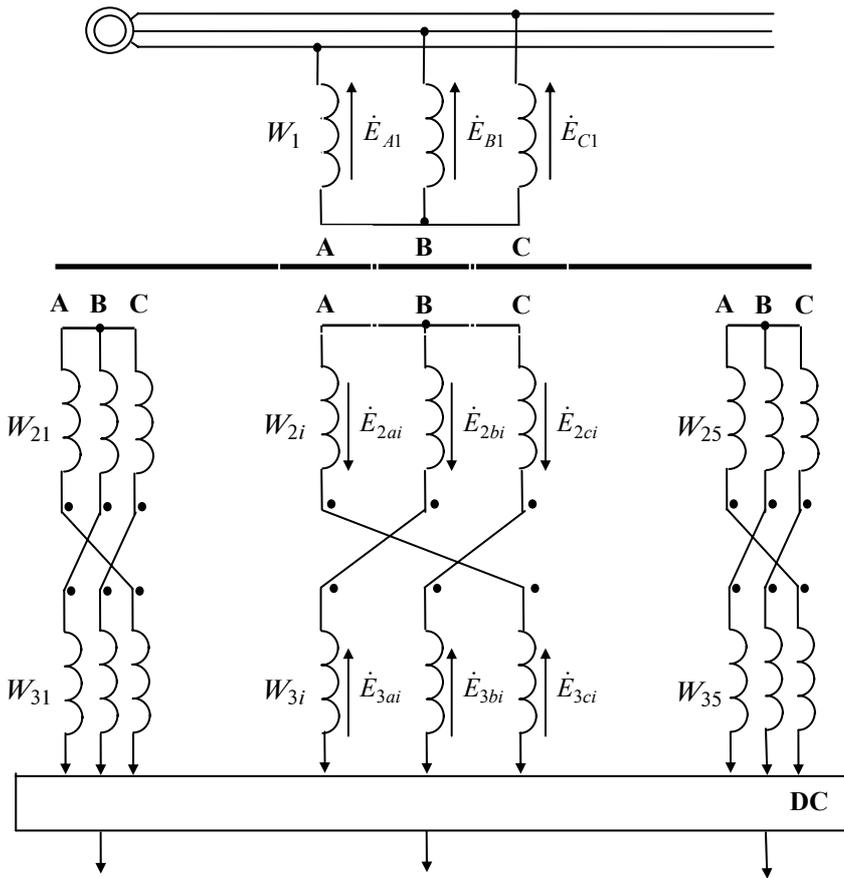


Рис. 3.8 Структурная схема ПИП

Рис. 3.9 Векторная

диаграмма ПИП

Введем следующие обозначения:

k_T – коэффициент трансформации n -фазного трансформатора;

θ – угол между двумя ближайшими векторами фазных напряжений. Угол θ определяет зону дискретного контроля при определении фазы вращающегося вектора ЭДС АД. Это зона, пересечение границ которой вращающимся вектором должно фиксироваться схемой устройства путем изменения ее информационного состояния (кода на выходе дешифратора), а нахождение вектора в зоне соответствует неизменному информационному состоянию ПИП;

W_1 – число витков первичной обмотки 1 n -фазного трансформатора присоединения;

W_{2i}, W_{3i} – число витков секций трехфазных вторичных обмоток n -фазного трансформатора присоединения;

$i=1, 2, \dots, m$ – порядковый номер трехфазной вторичной обмотки n -фазного трансформатора присоединения;

$m = n/3$ – число трехфазных вторичных обмоток n -фазного трансформатора присоединения ($m = 1, 2, \dots, \infty$).

Число витков секции вторичной обмотки получим из рассмотрения электрической схемы обмотки 2 трансформатора 3 (см. рис. 3.8) и соответствующей векторной диаграммы напряжений (см. рис. 3.9).

На рис. 3.8 – 3.9 введены дополнительные обозначения:

$\dot{E}_{A1}, \dot{E}_{B1}, \dot{E}_{C1}$ – комплексы ЭДС соответствующих фаз первичной обмотки n -фазного трансформатора присоединения;

$\dot{E}_{2ai} (\dot{E}_{2a1}, \dots, \dot{E}_{2am})$ – комплексы ЭДС фазы A трехфазных обмоток W_{2i} ;

\dot{E}_{3ai} – комплексы ЭДС фазы C трехфазных вторичных обмоток W_{3i} ;

\dot{E}_{23ai} – суммарные комплексы ЭДС фаз A и C трехфазных вторичных обмоток.

Из векторной диаграммы на рис. 3.9 имеем зону дискретного определения фазы вектора ЭДС трехфазной системы, равную $\theta = 60^\circ/m$, а коэффициент трансформации

$$k_T = \frac{E_{A1}}{E_{23ai}} = \frac{E_{A1}}{|E_{2ai} - E_{3ci}|} = \text{const}.$$

Очевидно, что

$$E_{A1} = W_1; \quad E_{2ai} \cong W_{2i}, \quad E_{3ai} \cong W_{3i}.$$

Из треугольника FGH (рис. 3.9) по теореме синусов имеем:

$$\frac{W_{2i}}{\sin[60^\circ - \theta(i-1)]} = \frac{W_{3i}}{\sin \theta(i-1)} = \frac{W_1}{k_T \sin 120^\circ} = \frac{2\sqrt{3} W_1}{k_T}.$$

Из этого равенства числа витков обеих частей i -й вторичной обмотки с учетом заданной зоны дискретного определения фазы вектора ЭДС θ , коэффициента трансформации k_T и числа витков первичной обмотки W_1 определяются по выражениям:

$$W_{2i} = \frac{2\sqrt{3} W_1}{3k_T} \sin[60^\circ - \theta(i-1)];$$

$$W_{3i} = \frac{2\sqrt{3} W_1}{3k_T} \sin[\theta(i-1)].$$

Таким образом, векторная диаграмма фазных напряжений U_{am}, U_{bm}, U_{cm} , снимаемых с нагрузочных резисторов трехфазных вторичных обмоток $2_1, 2_2, 2_m$ n -фазного трансформатора присоединения, имеет вид, представленный на рис. 3.9, т.е. векторы фазных напряжений вторичной обмотки n -фазного трансформатора сдвинуты относительно друг друга на угол θ .

Формирователи сигналов (см. рис. 3.8) дешифратора идентичны. Они выполнены по схеме преобразователя гармонического сигнала в прямоугольный и обеспечивают появление на своих выходах прямоугольных сигналов $U'_{a1} \dots U'_{am}, U'_{b1} \dots U'_{bm}, U'_{c1} \dots U'_{cm}$, уровень которых соответствует стандартной логической единице при изменяющихся амплитуде и частоте положительных полуволн входного напряжения U_{am}, U_{bm} и U_{cm} (рис. 3.10).

На диаграмме (рис. 3.10) представлены прямоугольные импульсы отдельных напряжений, число которых соответствует числу фаз многофазной системы напряжений, полученной на сопротивлениях ПИП (см. рис. 3.8), т.е. $3m$. Из диаграммы видно, что по оси абсцисс совокупность напряжений можно разбить на интервалы с длительностью угла θ , при этом каждый интервал характеризуется набором нулей и единиц (кода) (см. рис. 3.11), соответствующим вертикальному срезу напряжений фаз. При переходе из одного интервала в соседний изменяется состояние только одного фазного напряжения. Каждому интервалу соответствуют положение вектора ЭДС АД на плоскости, следовательно, и код, который определяется фазными напряжениями, образующими результирующий вектор ЭДС АД. Число разрядов кода соответствует числу $3m - n$. Приняв какой-либо интервал за нулевой, можно контролировать угол между этим положением и тем, в котором находится вращающийся вектор ЭДС. Такой принцип контроля положения вращающегося вектора является дискретным, при этом контролируется положение вектора в зоне с углом θ , поэтому точность контроля определяется величиной угла θ и увеличивается при его уменьшении.

Информацию о положении вектора ЭДС на плоскости, представленную цифровым кодом с числом разрядов n , можно преобразовать в двоичный код, число используемых разрядов которого будет малым, или в единичный сигнал, предупреждающий о нахождении вектора в одной из зон.

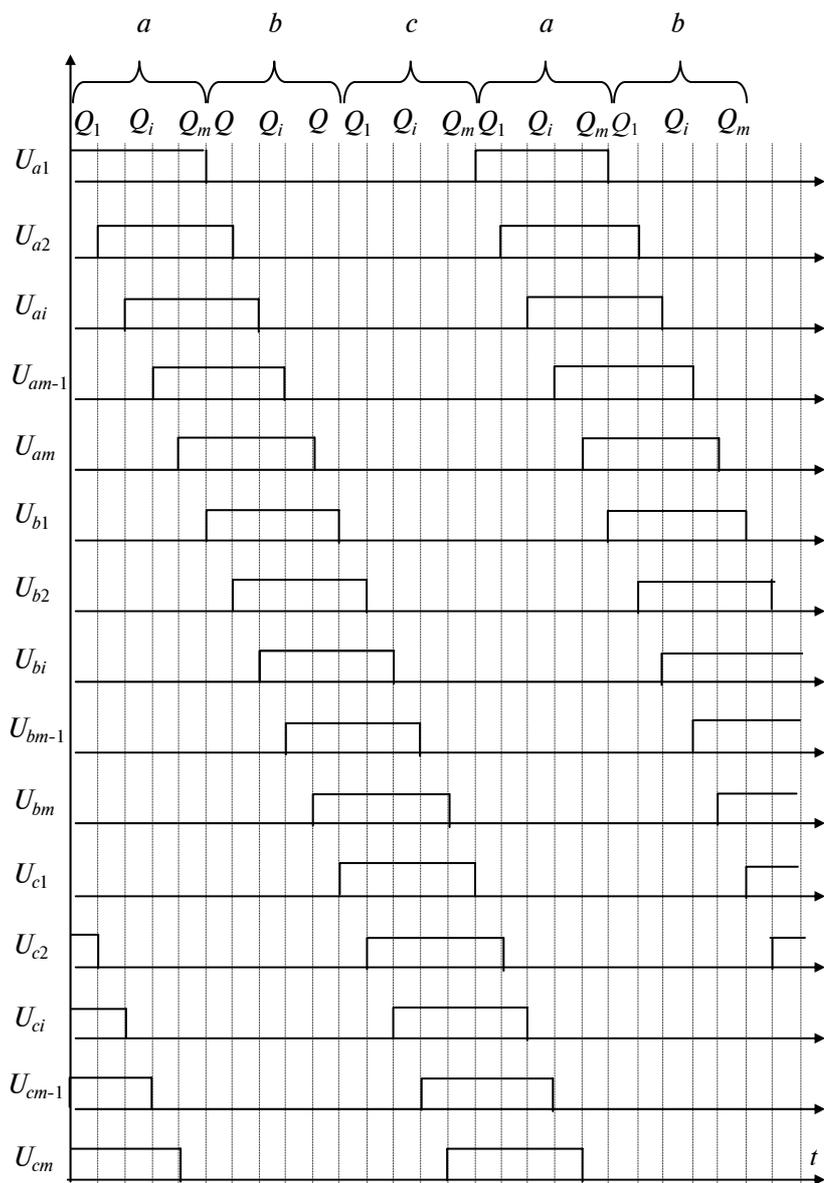


Рис. 3.10 Временная диаграмма

N_{III} θ	$a1$	$a2$	a_i	$am-1$	am	$b1$	$b2$	b_i	$bm-1$	bm	$c1$	$c2$	c_i	$cm-1$	cm
1	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1
2	1	1	0	0	0	0	0	0	0	0	0	0	1	1	1
i	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1
$m-1$	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1
m	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0
1	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0
2	0	0	1	1	1	1	1	0	0	0	0	0	0	0	0
i	0	0	0	1	1	1	1	1	0	0	0	0	0	0	0
$m-1$	0	0	0	0	1	1	1	1	1	0	0	0	0	0	0
m	0	0	0	0	0	1	1	1	1	1	0	0	0	0	0
1	0	0	0	0	0	0	1	1	1	1	1	0	0	0	0
2	0	0	0	0	0	0	0	1	1	1	1	1	0	0	0
i	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0
$m-1$	0	0	0	0	0	0	0	0	0	1	1	1	1	1	0
m	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1

Рис. 3.11 Таблица входов дешифратора

3.3.1 Проектирование дешифратора ПИП

Архитектуру дешифратора определяют по входу временные диаграммы ПИП (рис. 3.10) и шина данных микропроцессора компьютерного электропривода. Например, для микрокалькуляторов на БИС К145 и К745 интерфейсная шина ввода информации ориентирована на двоично-десятичный код $N_{2/10}$. В этом случае проектируется дешифратор из единичного позиционного кода N_{III} в $N_{2/10}$. Для синтеза матричной схемы дешифратора DC по методам аналогии из временных диаграмм (рис. 3.10) конструируют в коде N_{III} таблицу входов (рис. 3.11), которой сопоставляют таблицу выходов дешифратора (рис. 3.12) согласно разрядам кода $N_{2/10}$. Формат входной таблицы (рис. 3.11) $3m \times 3m$ по

$N_{2/10}$ θ	10^0				10^1			
	2^0	2^1	2^2	2^3	2^0	2^1	2^2	2^3
θ_a 1	1	0	0	0	0	0	0	0
2	0	1	0	0	0	0	0	0
i	0	1	1	0	0	0	0	0
$m-1$	0	1	0	0	1	0	0	0
m	1	1	0	0	1	0	0	0
θ_b 1	0	0	1	0	1	0	0	0
2	1	0	1	0	1	0	0	0
i	1	0	0	1	1	0	0	0
$m-1$	1	0	1	0	0	1	0	0
m	0	1	1	0	0	1	0	0
θ_c 1	1	1	1	0	0	1	0	0
2	0	0	0	1	0	1	0	0
i	0	1	0	0	1	1	0	0
$m-1$	0	0	0	1	1	1	0	0
m	1	1	1	1	1	1	0	0

остояний m трех векторов фаз A, B, C на гвует потенциалу E семейства временных а ЭДС (рис. 3.10) на таблице (рис. 3.11) ставления функции из координат физики в й таблицы (рис. 3.12) регламентировано бцов нормировано разрядами кода $N_{2/10}$ и ера $3m = 3 \times 13$, т.е. $N_{max} = 39$. Для о 2×4 разрядов или 8 столбцов таблицы

Рис. 3.12 Таблица выходов дешифратора

Таблицы дешифратора (рис. 3.11, 3.12) служат эквивалентом для синтеза схемы преобразователя в удобной для конструирования форме комбинаторной, релейной или матричной логики. Наиболее перспективна упорядоченная архитектура матричной логики, предполагающая программирование ПЗУ или ПЛИС. Проектирование матрицы дешифратора организуют методами аналогии преобразования функции из адресного пространства мнемоники (рис. 3.11, 3.12) таблиц истинности в топологию схемотехники нормально дизъюнктивной формы. При этом таблицы (рис. 3.11, 3.12) транспонируют и по таблице входов (рис. 3.11) программируют матрицы И/НЕ-И (единицы – по адресам матрицы И, а нули – по позициям матрицы НЕ-И). Выходная таблица (рис. 3.12) копируется на матрицу ИЛИ (рис. 3.13): соответственно местоположение логических единиц отображается в междуузлии точкой, отражающей логический вентиль (рис. 3.13).

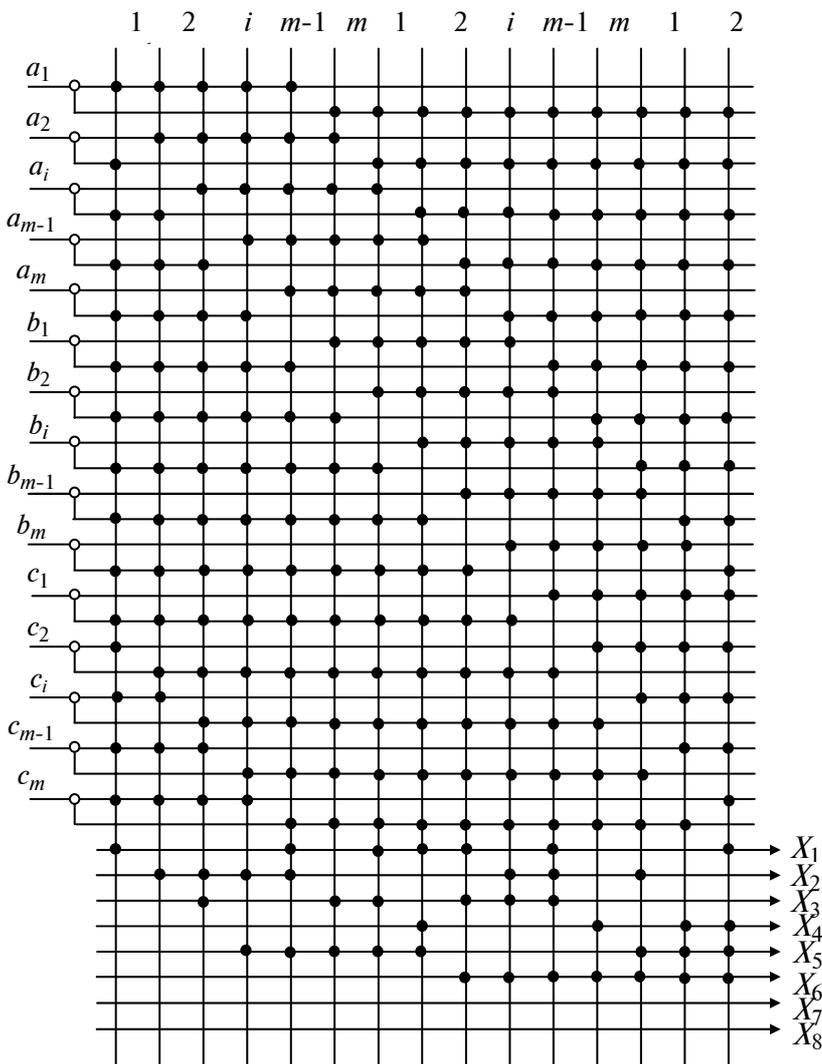


Рис. 3.13 Матричная схема дешифратора

3.3.2 Расчет ПИП

1 Определяем число импульсов m за фиксированный интервал $T = 0,1$ с для известного диапазона частоты f АД:

а) $m_{\max} = f_{\max} T = 200 \cdot 0,1 = 20;$

б) $m_{\min} = f_{\min} T = 50 \cdot 0,1 = 5;$

в) $\Delta m = \Delta f T = 0,75 \cdot 0,1 = 0,075;$

г)

$$\varepsilon_m = \frac{\Delta m \cdot 100}{m_{\max} - m_{\min}} = \frac{0,075 \cdot 100}{20 - 5} = 0,5 = \varepsilon_f,$$

что соответствует заданной погрешности.

2 Находим угол θ вектора ЭДС

АД по формуле $\theta = \frac{2\pi}{p} m$ [град]:

а) $\theta_{\max} = 120 m_{\max} = 120 \cdot 20 = 2400;$

б) $\theta_{\min} = 120 m_{\min} = 120 \cdot 5 = 600;$

$$в) \theta = 120 \Delta m = 120 \cdot 0,075 = 9;$$

$$г) \varepsilon_{\theta} = \frac{\theta \cdot 100}{\theta_{\max} - \theta_{\min}} = \frac{9 \cdot 100}{2400 - 600} = 0,5 \leq \varepsilon_p,$$

выполнение условия $\varepsilon_{\theta} \leq \varepsilon_p$ подтверждает правильность алгоритма расчета.

3 Проектируем ПИП ЭДС АД в виде n -фазного трансформатора с понижением напряжения с 380 до 27 В для коэффициента трансформации $k_T = 380 / 27 = 14$ и первичной обмотки $W_1 = 100$ витков.

а) Рассчитываем число n вторичных обмоток n -фазного трансформатора

$$n = \frac{2\pi}{p\theta} = \frac{120}{9} = 13, (3),$$

округляем до ближайшего целого числа $n = 13$.

б) Вычисляем число витков вторичных обмоток для $i = \overline{1, n}$ по формулам

$$W_{2i} = \frac{2}{\sqrt{3}k_T} W_1 \sin(60 - \theta(i-1));$$

$$W_{3i} = \frac{2}{\sqrt{3}k_T} W_1 \sin \theta(i-1),$$

результаты расчетов сведем в таблицу:

i	1	2	3	4	5	6	7	8	9	10	11	12	13
W_{2i}	7,2	6,4	5,2	4,5	3,7	2,1	0,9	0,4	1,8	3,0	4,1	5,2	6,1
W_{3i}	0	1,3	2,6	3,7	4,9	5,8	6,7	7,4	7,8	8,2	8,3	8,2	7,9

в) По числу обмоток n -фазного трансформатора скорректируем угол θ_0 векторной диаграммы ПИП

$$\theta = 2\pi / pn = 120 / 13 = 9,23 \text{ град.}$$

4 Определяем диапазон кода N_{θ} контроля частоты вращения вала АД из соотношения $N = \theta / \theta_0$:

$$а) N_{\theta_{\max}} = \theta_{\max} / \theta_0 = 2400 / 9,23 = 260 \approx 256;$$

округляя до ближайшего числа 2^n , т.е. $2^8 = 256$;

$$б) N_{\theta_{\min}} = \theta_{\min} / \theta_0 = 600 / 9,23 = 65 \approx 64, \text{ так как } 2^6 = 64;$$

в) $\Delta N_{\theta} = \theta_0 / \theta_0 = 1$;

г) Оценим погрешность контроля по коду

$$\varepsilon_{N\theta} = \frac{\Delta N \cdot 100}{N_{\theta \max} - N_{\theta \min}} = \frac{100}{256 - 64} = 0,52 \%,$$

что меньше заданной погрешности $\varepsilon_p = 1 \%$.

Выводы

По информационной технологии спроектирован компьютерный электропривод:

- рассчитаны характеристики асинхронного электродвигателя в заданном диапазоне регулирования с регламентированной погрешностью;
- рассмотрены управляемый выпрямитель, управляемый инвертор и канал контроля частоты вращения двигателя;
- приведены синтез и анализ архитектуры интерфейсов управления напряжением трехфазного моста и инвертора, а также контроля частоты вращения двигателя;
- приведены примеры реализации интерфейсов в комбинаторной и матричной логике базисах ИС, СИС и БИС.

4 МИКРОПРОЦЕССОРНАЯ ЗАЩИТА КОМПЬЮТЕРНОГО ЭЛЕКТРОПРИВОДА

Проведен информационный анализ реле защиты асинхронного двигателя для организации информационной технологии проектирования электронной программно управляемой защиты (микропроцессорной защиты – МЗ) компьютерного электропривода. Рассмотрены схемы КЭП и комбинаторные решения электронной защиты для синтеза и анализа информационного обеспечения микропроцессорной защиты, согласованной с коммуникабельными решениями компьютерного электропривода. Приведены примеры проектирования МЗ на уровне схемотехники АС и мнемотехники ПО в образах математики МО и физики МС.

Защита представляет собой электрическую схему, состоящую из одного или нескольких реле, специальных электрических или неэлектрических приборов, работающих при возникновении аварийного или ненормального режима. Релейная защита автоматически определяет участок с аварией или нерегламентированным режимом и подает команду на отключение или сигнал обслуживающему персоналу. Виды устанавливаемых защит обусловлены как мощностью двигателя, так местом и режимом его работы. В электроприводе широкое применение находят три схемы защиты: реле защиты АД от перегрузок, многофазные реле тока с выдержкой времени и цифровое реле напряжения.

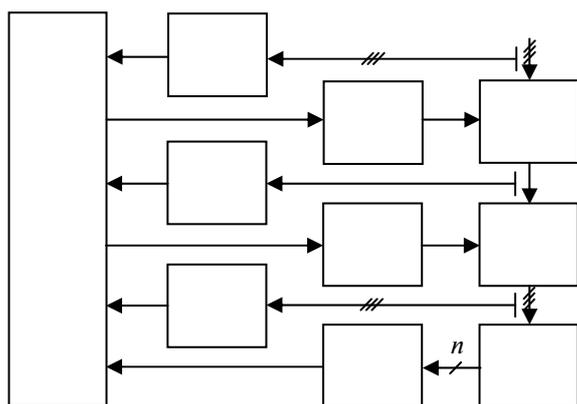
Анализ известных решений показывает, что функция защиты электропривода реализуется комбинаторными схемами с фиксированными структурами и связями, регламентированными жестким алгоритмом. Электронное реле конструируют в базисах полупроводниковых приборов и малых интегральных схем с узкой специализацией и широкой номенклатурой, что снижает метрологическую эффективность и технологичность электрооборудования, увеличивает аппаратную избыточность и экономические затраты. Защита на комбинаторных схемах функционирует с низким КПД и

ненормируемой определенностью из-за ограниченного коэффициента усиления, высокой нелинейности преобразования и наличия температурного, параметрического и временного дрейфа.

4.1 Эквивалентные архитектуры

Указанные противоречия решает информационная технология в процессе проектирования коммуникабельного информационного обеспечения, реализующего в комплексе неделимых компонент науки и техники линейную функцию с адаптивным диапазоном и нормированной точностью, регламентируемых погрешностью цифровых эквивалентов.

Структурная схема (рис. 4.1) КЭП с интеллектуальной защитой синтезирована по принципу аналогии из обобщенной структуры (см. рис. 2.1) информационного электромеханического преобразования энергии с интеграцией функций защиты по дифференцированным каналам управления. Структура КЭП дополнительно включает интерфейс диагностики (ИД) с параллельными каналами защиты, соответственно выпрямителя (КЗВ), инвертора (КЗИ) и двигателя (КЗД) (см. рис. 4.1). Каналы защиты реализуют управление преобразователями энергии по следящей обратной связи в узлах диагностики по правилам техники безопасности, систематизированным в банке данных ПК в виде пакета программ диагностики. Следовательно, архитектура интерфейса диагностики содержит схемы каналов защиты, формирующих универсальные АС и соответствующие программы их функционирования, систематизированные в гибкое ПО, которые в комплексе автоматизируют электробезопасность компьютерного привода.



. 4.1

Архитектуры каналов защиты ИД аналогичны, поэтому в обобщенной схеме достаточно проанализировать структуру одного из каналов, например, защиты выпрямителя. Структурная схема следящей обратной связи диагностики электробезопасности выпрямления содержит последовательное включение (рис. 4.1) КЗВ, ПК, КУН, УВ, коммутирующего посредством управляемой проводимости энергию трехфазной сети переменного тока в регулируемое напряжение постоянного тока. В отличие от неуправляемой комбинаторной структуры программируемая матрица БИС диагностирует узлы защиты по адресам с произвольной выборкой в координатах пространства и времени схемо- и мнемотехники. Это позволяет до минимума сократить в адресуемых узлах число датчиков контроля и исполнительных механизмов, преобразователей сигнала и энергии. Исходя из этого достаточно проиллюстрировать защиту одного диагностируемого адреса (по входу или выходу преобразования энергии), например, на входе УВ в узле генератора сети переменного тока.

Датчиком контроля адресуемых узлов на выходах генератора и входах выпрямителя УВ служит КЗВ, коммутирующий ток между узлами по управляемым проводимостям полупроводникового

преобразователя, подобного УВ, но на семисторах с двусторонним управлением. Подобие функций защиты на различных иерархических уровнях обуславливает эквивалентность их архитектур, поэтому периферийная схема КЗВ соответствует анализируемой структуре диагностики электробезопасности в узлах, с адресами топологических входов и выходов УВ. При этом схема замещения периферии КЗВ идентична типовой структуре следящей обратной связи интегральной функции, конструируемой из последовательного включения узла с входным адресом УВ-КЗВ-ПК-КУН-УВ, коммутирующего ток генератора в узел с выходным адресом УВ.

Как и эквивалентные на различных уровнях интеграции схемы АС, систематизированы вложением друг в друга адресные пространства таблиц, подпрограмм и программ ПО, что приводит к упорядоченности по информатизации интегральные АС и дифференциальное ПО в гибкую и многофункциональную, ассоциативную и универсальную архитектуру. Идентичность схемо- и мнемотехнических образов позволяет моделировать адаптивную архитектуру по методам эквивалентов с нормируемыми мерами, организующим целенаправленную последовательность простых эквивалентных операций, т.е. информационную технологию проектирования линейных решений в явном виде с адаптивными характеристиками и воспроизводимыми результатами, регламентируемыми априори точностью цифровых эквивалентов.

Сущность информационной технологии проектирования иллюстрирует синтез и анализ функциональной схемы КЭП с МЗ на примере микропроцессорного комплекта БИС К745.

Из семейства число-импульсных БИС для конструирования контрольно-измерительных комплексов предназначена микросхема К745ИК1801-2 [14]. Этот микроконтроллер обеспечивает функции управления и обработки данных при обмене информацией между последовательным одноканальным каналом связи (системной магистралью) микрокалькулятора МК-52 в режиме прямого доступа и адресуемой памятью с произвольной выборкой.

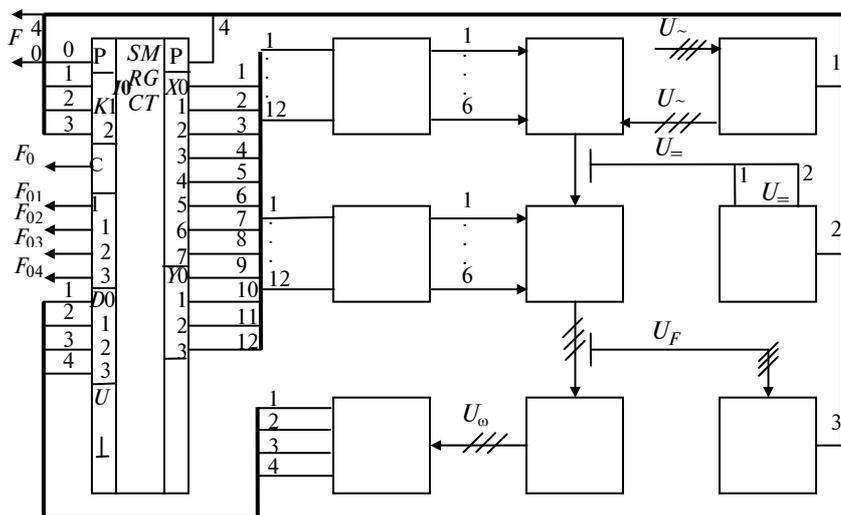
Адресацию знакомест из системной магистрали R_g на выходную шину данных $\{Y\}_0^3$ организует шина адреса $\{X\}_0^7$ по последовательной выборке с линейным законом сканирования. Для считывания информации с системной магистрали число-импульсного ПК необходимо выходные шины адреса X и данных Y микроконтроллера К745 объединить поразрядно с соответствующими входами каналов управления КУН и КУЧ по позициям $\{\overline{1, 12}\}$ (см. рис. 4.2). При этом информационные выходы $\{\overline{1, 6}\}$ каналов управления подключают к соответствующим управляющим входам УВ и УИ. Каналы защиты КЗВ, КЗИ и КЗД соединяют с узлами диагностики КЭП по аналогии со структурной схемой (рис. 4.1), а их выходы $\{\overline{1, 3}\}$ коммутируют с директивными входами $\{K\}_0^2$ при динамической индикации нарушений (см. рис. 4.2) или с входной шиной данных $\{D\}_0^2$ при статической регистрации контролируемых режимов.

На функциональной схеме шина данных $\{D\}_0^3$ служит для считывания динамических характеристик АД, формируемых измерительным каналом КИС на информационных выходах $\{\overline{1, 4}\}$. Для адресации знакомест в системной магистрали R_g микроконтроллера тактовые входы $\{\Phi\}_4^1$ соединяют с частотными выходами $\{F_{0i}\}_4^1$ фазового генератора ПК, вход синхронизации СИ машинных циклов $T_0 = 1/F_0$ объединяют со сканирующим выходом I_3 центрального микропроцессора ПК [4, 13, 14], а системную магистраль R_g по связям $\{0, 4\}$ (рис. 4.2) включают в разрыв канала динамической памяти между входами R_g микросхем DD2 и DD3 (см. рис. 2.25 [13]). При организации прямого доступа к динамической памяти в этот разрыв последовательно подключают оперативные регистры конструируемых интерфейсов, например, системные входы 0 и выходы 4 магистрали R_g

микроконтроллера, КУН, КУЧ и КИС (рис. 4.2), а при необходимости магистраль объединяют через оперативную память последовательность каналов защиты КЗВ, КЗИ, КЗД. Прямой доступ к информации системной магистрали повышает на несколько порядков оперативность и надежность, расширяет гибкость архитектуры и технологичность проектирования программ ПО. При прямом доступе в кольцо динамической памяти ПК сокращается аппаратная избыточность АС за счет исключения параллельных соединений по шинам данных и адреса. Примеры оригинальных технических решений и оценка их эффективности приведены в работах [4, 5, 10, 11].

Как видно из вышеописанного, информационная технология проектирования КЭП с МЗ включает информационный анализ известных решений и синтез по принципам аналогии эквивалентных архитектур на структурном, функциональном и принципиальном уровнях.

Схемы (рис. 4.1, 4.2) функционируют в диалоговом и автоматическом режимах. Оператор в диалоговом режиме загружает в ПК программы измерения и контроля, управления и защиты. В автоматическом режиме при нормальном функционировании КЭП регистрируются по шине данных $\{D\}_0^3$ динамические характеристики АД с выхода КИС, по которым в ПК рассчитываются режимные параметры управления и по шине данных $\{Y\}_0^3$ поступают в КУН и КУЧ в соответствии с адресной



. 4.2

последовательностью знакомест по шине $\{X\}_0^7$. КУН и КУЧ по информационным шинам $\{\overline{1, 6}\}$ управляют соответственно амплитудой напряжения УВ и частотой трехфазной сети переменного тока УИ. При этом АД преобразует электрическую энергию в механическую по заданным оператором законам регулирования, а динамические характеристики контролирует через измерительный канал КИС и системную магистраль микроконтроллера К745 персональный компьютер. По следящей обратной связи управляются и контролируются электромеханические характеристики АД в каждом машинном цикле с частотой F_0 при адресации данных в системной магистрали ПК по знакоместам последовательностью тетрады фазовых импульсов $\{F_{0i}\}_4^1$.

Аварийные ситуации отслеживают каналы КЗВ и КЗИ, КЗД и КИС. На выходах $\{\overline{1, 3}\}$ каналов защиты формируются при этом последовательности импульсов, которые по директивным входам $\{K\}_0^2$ определяют адресное пространство (логическое, операционное или диалоговое), выбирают программы и регламентируют электробезопасность КЭП от перегрузки и перенапряжения, обрывов и короткого замыкания, перекоса и пропадания фаз.

Следующим этапом информационной технологии является проектирование архитектуры на принципиальном уровне, проиллюстрируем его на примере анализа и синтеза микропроцессорной защиты.

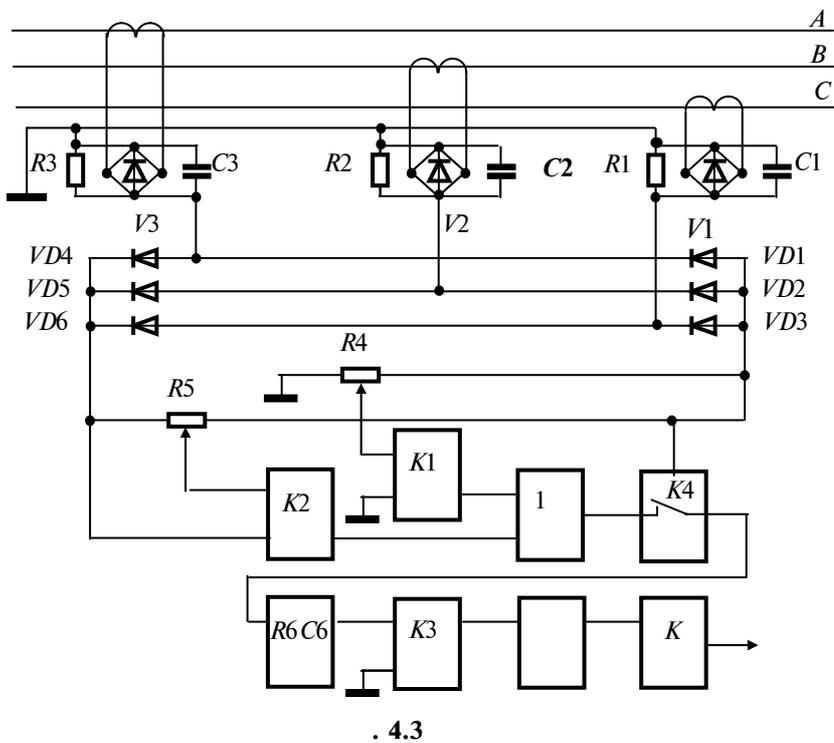
4.2 Анализ реле защиты

Проведен анализ известных релейных структур [15] для выявления закономерностей развития функций измерения и контроля, диагностики и защиты электрооборудования при возникновении аварийных или ненормальных режимов электробезопасности для синтеза функций в основных формах схемотехники, математики и физики. Показано совершенствование структур от аналоговых и импульсных к цифровым схемам по процессам преобразования амплитуды и времени в цифровой эквивалент для интеграции интеллектуальной защиты при информатизации процессов. Синтезированы временные диаграммы известных решений, принятые за эквивалентные функции, отражающие сущность физических процессов и необходимые для технологии проектирования информационного обеспечения микропроцессорной защиты на уровне схем АС и программ ПО, моделей МО и норм МС.

4.2.1 Защита асинхронного двигателя

Полупроводниковое реле (рис. 4.3) служит для защиты асинхронного двигателя от перегрузки, короткого замыкания и обрыва по фазам.

В цепи вторичных трансформаторов тока через мосты $V1 - V3$ включены нагрузочные резисторы $R1 - R3$, напряжения на которых пропорциональны токам двигателя. Конденсаторы $C1 - C3$ сглаживают пульсацию напряжения. Эти напряжения через диоды $VD1 - VD3$ приложены к потенциометру $R4$, напряжение с которого поступает на пороговый элемент $K1$. Если токи в фазах АД не превышают номинального значения, то напряжение на входе $K1$ недостаточно для его срабатывания. Если токовая перегрузка превышает допустимую, то $K1$ срабатывает и запускает промежуточное реле $K4$, которое подает сигнал на цепь задержки $R6C6$. Напряжение с конденсатора $C6$ подается на пороговый элемент $K3$, усилитель $У$ и выходное электромагнитное реле K , контакты которого включены в цепь

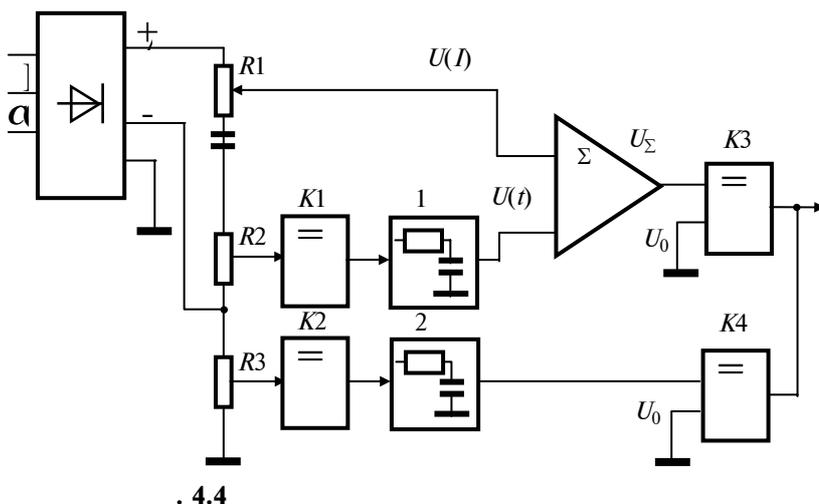


катушки магнитного пускателя или автомата. Если длительность перегрузки меньше, чем время задержки в цепи $R6C6$, то АД не отключается. Если длительность перегрузки больше, чем время задержки, то двигатель обесточивается.

При обрыве фазы, например A , пропадает напряжение на перегрузочном резисторе $R3$ этой фазы. Поскольку фазы B и C остаются под током, то на выходе имеем напряжение $U_{\text{вых}}$. Под действием этого напряжения протекает ток через резистор $R3$, диод $VD4$, который нагружает потенциометр $R5$. Напряжение потенциометра $R5$ прикладывается к пороговому элементу $K2$, который срабатывает. После этого действует цепочка $1-K4-R6C6-K3-U-K$ и происходит отключение асинхронного двигателя. Часть функций выполняет микропроцессор, функции $K4$ и $K3$ выполняют ПЗУ.

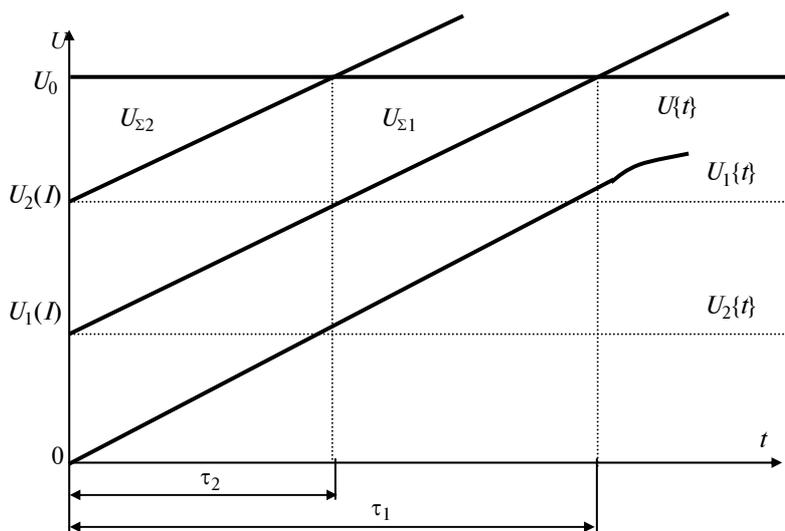
4.2.2 Расцепитель тока

Полупроводниковый расцепитель серии «Электрон» (рис. 4.4) предназначен для защиты трехфазной цепи от допустимого нарастания тока. Напряжение, пропорциональное токам в фазах, через промежуточные трансформаторы подается на выпрямитель, после чего поступает на резисторы $R1, R2, R3$. Пропорциональное току напряжение $U(I)$ с $R1$ подается на суммирующий блок для сложения с сигналом $U(t)$ интегратора И1, реализуемого на RC -цепочке. Канал интегратора И1



функционирует под действием тока перегрузки при срабатывании полупроводникового реле $K1$. Когда суммарный сигнал U_{Σ} достигает порога срабатывания U_0 полупроводникового реле $K3$, оно выдает сигнал на тиристорный усилитель $У$, воздействующий на обмотку электромагнита расцепителя.

Процесс срабатывания реле поясняется на рис. 4.5. Пусть U_0 – пороговое напряжение, при котором происходит срабатывание реле. Это напряжение равно сумме напряжения $U(I)$, пропорционального току, и напряжения $U(t)$, получаемого от элемента задержки И1. Если ток $I_1 < I_2$, то



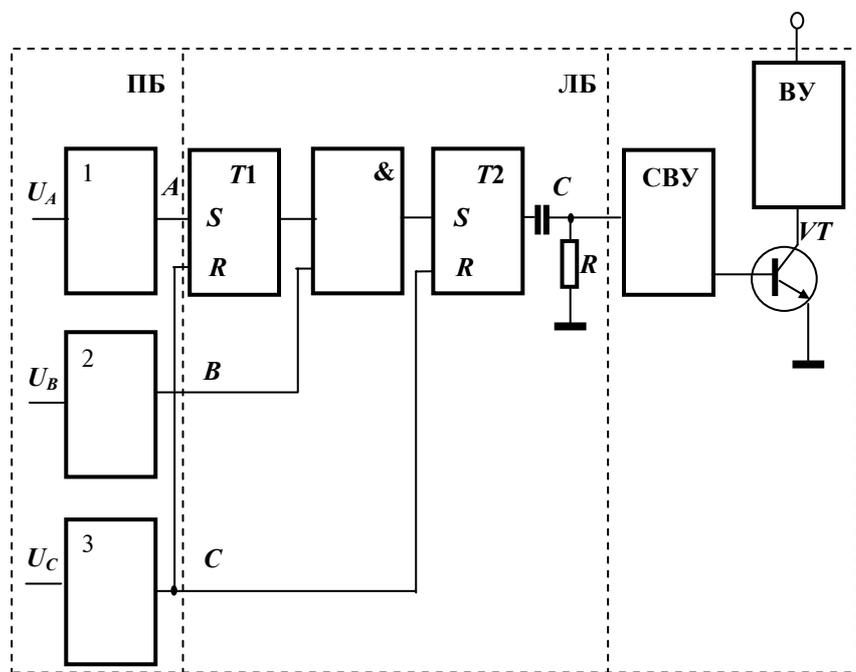
. 4.5

напряжение $U_1(I_1) < U_2(I_2)$, а сигнал $U_{\Sigma 1} = U_1(I_1) + U(t)$ идет ниже кривой $U_{\Sigma 2} = U_2(I_2) + U(t)$. При этом амплитуда $U_{\Sigma 2}$ пересекает порог U_0 раньше (время τ_2), чем кривая $U_{\Sigma 1}$ (интервал τ_1). Соответственно получаем при токе I_1 выдержку времени τ_1 и при токе $I_2 > I_1$ выдержку времени $\tau_2 < \tau_1$. Выдержка времени зависит от тока перегрузки. При токах $K3$ работает канал $R3-K2-И2-K4$. Уровень тока срабатывания регулируется потенциометром $R1$, а время срабатывания – резистором $R2$. Недостатком реле является сложность регулирования.

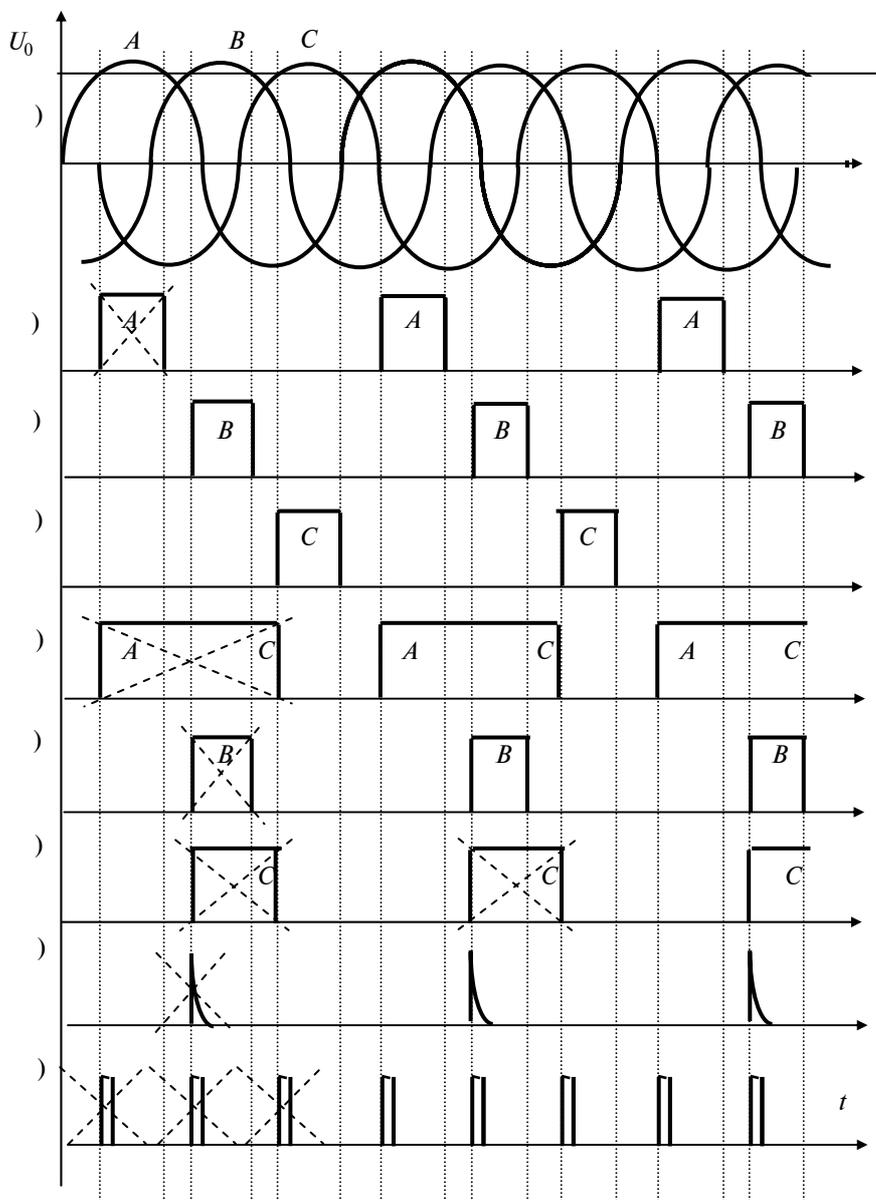
4.2.3 Цифровое реле напряжения

Для защиты двигателей, тиристорных преобразователей, других трехфазных потребителей при недопустимом снижении симметричного напряжения, асимметрии междуфазного напряжения, обратном чередовании фаз служит реле ЕЛ-10-1 (с выдержкой времени) и ЕЛ-10-2 (без выдержки времени). На входе реле (рис. 4.6) включены пороговые элементы ПЭ1, ПЭ2, ПЭ3, образующие пороговый блок (ПБ) для сравнения с напряжением U_0 уставки амплитуд трехфазного напряжения (рис. 4.7, а). С выхода ПБ (рис 4.7, б, в, г) прямоугольные импульсы поступают в логический блок ЛБ, на

триггеры $T1$ и $T2$ и логический элемент И. Формируемые в ЛБ прямоугольные импульсы (рис 4.7, ж) через дифференциальную цепочку RC (рис 4.7, з) подаются на схему временной установки (СВУ), которая с выдержкой времени открывает транзистор VT выходного усилителя (ВУ). Если контролируемое напряжение симметрично и близко к номинальному значению, то выходные импульсы не приводят к срабатыванию СВУ и ВУ. Когда изменение трехфазного напряжения и порядок чередования фаз выходят за пределы допуска, на выходе ЛБ исчезает нормируемая последовательность импульсов. При этом по истечении времени выдержки в СВУ выдается сигнал на ВУ и выходное реле срабатывает.



. 4.6



. 4.7

Допустим, исчезло напряжение на фазе A (рис 4.7, a , b), при этом перестает работать триггер $T1$ и на его выходе появляется логический 0 (рис. 4.7, d). Триггер $T2$ перестает переключаться (рис. 4.7, $ж$). На выходе RC -цепочки сигнал пропадает (рис 4.7, $з$), на вход СВУ и ВУ не подается сигнал ЛБ, и реле отключает цепь. Реле срабатывает при снижении напряжения в одной из фаз до (55 ... 66 %) $U_{ном}$ при номинальном напряжении в остальных фазах. При обрыве двух или трех фаз одновременно или при обратном следовании фаз реле срабатывает при напряжении (70 ... 75 %) $U_{ном}$. Коэффициент возврата реле не менее 0,9. Время срабатывания реле ЕЛ-10-1 не превышает 6 с. Реле не срабатывает при колебании симметричного напряжения в пределах (85 ... 110 %) $U_{ном}$ [15].

4.3 Синтез микропроцессорного реле

Синтез микропроцессорного реле по информационной технологии приведен на уровне блок-схемы программы ПК и матричной схемы ПЛМ.

4.3.1 Блок-схема программы

В соответствии с семейством временных диаграмм (рис. 4.7, д, ж) строим таблицу состояний триггеров $T1$ и $T2$.

S_k	R_k	Q_{k+1}
0	0	∞
1	0	1
0	1	0
1	1	Q_k

Синтезируем по таблице состояний структурную формулу:

$$Q_{k+1} = f_1 + f_3 = (S\bar{R} + SRQ)_k = [S(\bar{R} + RQ)]_k.$$

Применим теорему Де-Моргана дважды:

$$Q_{k+1} = \overline{[\overline{S + R(\bar{R} + Q)}]_k} = \overline{(\bar{S} + (RQ))_k}, \text{ или } Q_{k+1} = [S(\bar{R} + Q)]_k.$$

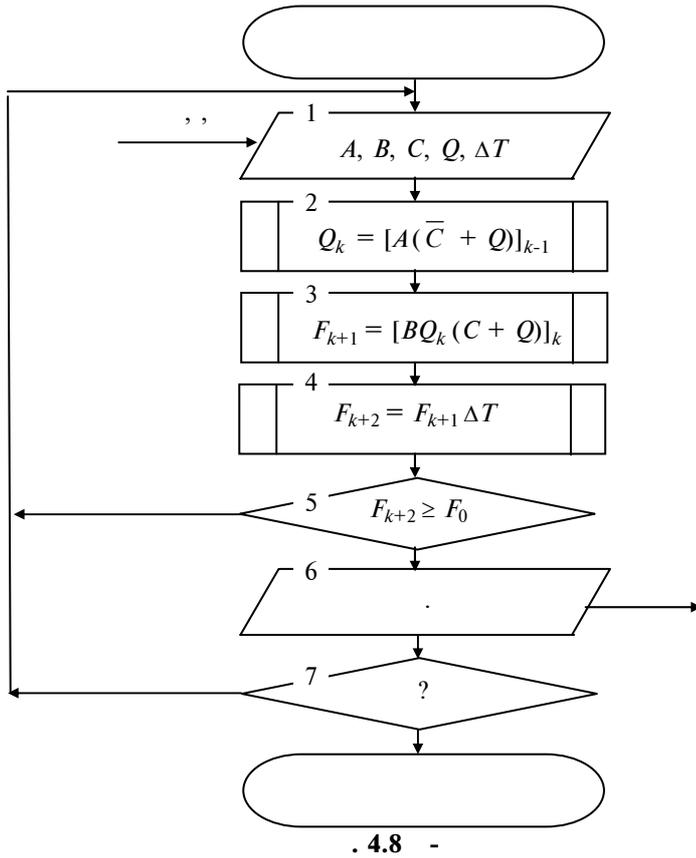
Для триггера $T2$ потенциалы R и S соответствуют функциям $R = C$, $S = Bf_A$, а на его выходе формируется сигнал F по формуле

$$F_{k+1} = [Bf_A (\bar{C} + Q)]_k.$$

Учитывая, что $f_{Ak} = [A(\bar{C} + Q)]_{k-1}$ функция триггера $T1$ с потенциалами $R = C$ и $S = A$, находим алгоритм работы цифрового реле защиты в нормальной дизъюнктивной форме

$$F_{k+1} = \{B[A(\bar{C} + Q)]_{k-1} (\bar{C} + Q)\}_k.$$

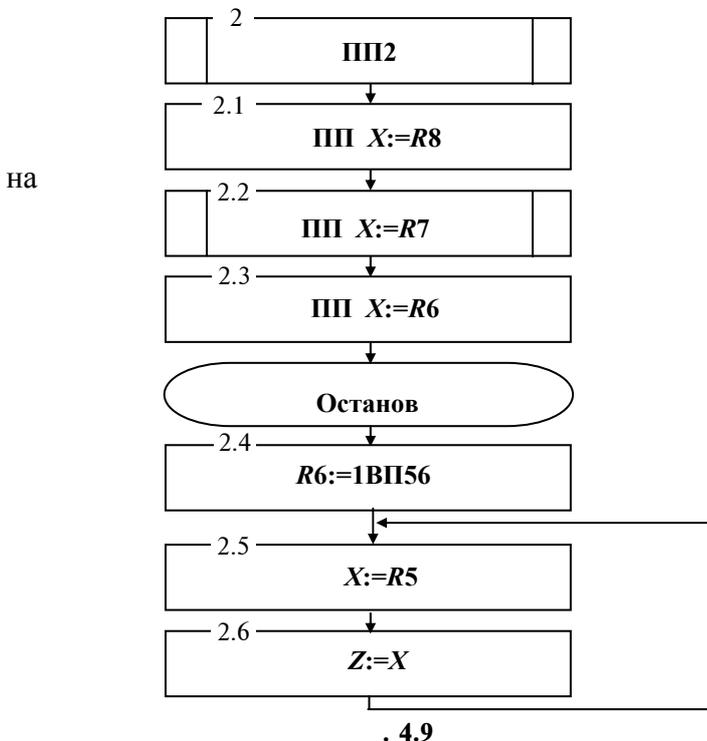
В соответствии с данным алгоритмом построим блок-схему работы реле. Блок-схема (рис. 4.8) включает в себя семь блоков. Блок 1 осуществляет считывание данных, поступающих от



пользователя. Блок 2 реализует функцию триггера $T1$. Блок 3 рассчитывает выходную функцию логического умножения. Блок 4 осуществляет задержку функции F_{k+2} в следующие состояния через время ΔT . Блок 5 условного перехода, сравнивает значения выходной функции F в состоянии $k + 2$ с опорным значением. Блок 6 вывода включает внешнее устройство. Блок 7 режима определяет два состояния «да» или «нет». Если продолжение не требуется, программа закончена; если требуется продолжение программы, осуществляем переход на начало выполнения программы.

Выполнение программы осуществляется последовательно, в соответствии с алгоритмом.

Подпрограмма триггера



Блок-схема подпрограммы (рис. 4.9) показывает работу триггера реле защиты асинхронного двигателя в матричной логике комплекте К745.

Блоки 2.1 – 2.3 присваивают регистру X состояния потенциалов триггера из регистров $R8 - R6$ и выводят информацию на матрицу (лампочки горят). Далее идет остановка. Первая часть программы моделирует нормальный режим.

. 4.9

Затем блок 2.4 выключает (гасит) регистр $R6$ (имитируя аварийный режим). Блоки 2.5 и 2.6 выводят информацию на матрицу, далее программа закичивается.

4.3.2 Матричная архитектура

Физику работы цифрового реле защиты однозначно определяет только семейство временных диаграмм из основных форм представления функции. Доминантами являются входные (рис. 4.7, б – з) и выходные (рис. 4.7, з) временные последовательности, которые служат нормированной мерой проектирования компонент информационного обеспечения. Архитектура матричной логики включает неделимые компоненты: аппаратные средства (например, структурные и принципиальные схемы) и программное обеспечение (таблицы алгоритмов функционирования). Информационная технология проектирования организует анализ и синтез архитектуры по принципам аналогии мнемо- и схемотехники.

Соответственно временным диаграммам (рис. 4.7, б – з) синтезируем по методу аналогии [10] таблицу кодов (рис. 4.10, а), которую после анализа [5, 12] информационными методами мнемотехники принимаем за эквивалент функции реле защиты.

Анализ таблицы (рис. 4.10, а) показывает, что вектору входных переменных A, B, C соответствуют в нормальном режиме защиты четыре цифры $\overline{0,3}$ единичного позиционного кода N_1 из восьми комбинаций бинарного кода. Другие числа и их последовательности регистрируют аварийные режимы, регламентирующие отключение реле с логической функцией $F = 0$. При нормальном функционировании логическая единица инициируется сигналом B , так как $F = B = 1$. Реализуя функцию для единичных значений, будут учтены коды и их последовательность не только для нормального, но и аварийных режимов релейной защиты.

A	B	C	F
0	0	0	0
1	0	0	0
0	1	0	1
0	0	1	0

)

A	a	Q	f
0	0	0	0
1	0	1	1
1	1	1	0
0	1	0	0

)

A	B	C	a			Q			F
			3	4	5	3	4	5	
0	0	0	0			0	0	0	0
1	0	0	0			1	0	0	1
1	0	0	1			1	0	0	0
0	0	0	1			0	0	0	0
	1						1		1
	1		1				1		
			1						
		1						1	1
		1		1				1	
			1						

)

. 4.10 :
- ; - ; -

На втором этапе сформируем элементарную таблицу эквивалентов для одной переменной A и фрагмента f функции F . Из таблицы кодов (рис. 4.10, а) следуют четыре состояния переменной A с двумя логическими значениями и фиксированной последовательностью $\{0\ 1\ 0\ 0\}$. Для организации последовательностной функции f необходимы четыре состояния из чередования заданных и промежуточных значений, наиболее близкой к заданной является комбинация $\{0\ 1\ 1\ 0\}$ для входной

переменной A (рис. 4.10, б). Память программно реализуют командой «стоп», при которой адрес перехода указывает заданный адрес состояния, в других случаях формируется следующая подстановка по указанному адресу перехода. В простейшем случае пересылку организуют инкрементацией адреса на единицу, т.е. сдвигом $\Delta N = 1$.

Синтезируем элементарную подпрограмму функции формирователя единичного импульса методом эквивалентов [10, 12]. Обратную связь из состояния k в последующее $k + 1$ реализуем входными адресами синхронизации A_k и маски a_k и выходным разрядом Q_{k+1} . Фрагмент f программируют эквивалентно функции F (см. рис. 4.10, а) для формирования одиночного импульса с длительностью импульса синхронизации по команде «стоп», а дифференцированные импульсы фронта (среза) моделируют структурным сдвигом исходной последовательности на один шаг вперед (назад) в асинхронные моменты адреса пересылки. Для определенности выберем фрагмент f с алгоритмом формирования дифференцированного импульса по фронту синхронизирующего сигнала, т.е. последовательность $\{0\ 1\ 0\ 0\}$ (рис. 4.10, б).

По условию задачи состояние выхода Q_{k+1} копирует адрес A_k синхронизации, а адрес a_k маски на шаг сдвига ΔN преобразует исходный столбец $A_k = Q_{k+1} = \{0\ 1\ 1\ 0\}$ в последовательность $a_k = \{0\ 0\ 1\ 1\}$. Подпрограмма элементарной функции f формирователя на рис. 4.10, б представлена тривиальной таблицей состояния, которую после анализа принимают за эквивалент для проектирования технических решений по аналогии.

Таблица эквивалентов по четным адресам $\{A, a\}$ нуль $\{0\ 0\}$ и два $\{1\ 1\}$ копирует логические потенциалы импульса A синхронизации за счет выполнения команд «стоп» $A_k = a_k = Q_{k+1}$: на нулевом шаге $k = 0$ – логический нуль, а на втором – соответственно единица. Нечетные адреса один $\{1\ 0\}$ и три $\{0\ 1\}$ инициируют переключения на четные адреса памяти из-за инверсных значений $\overline{a_k} = Q_{k+1}$, инкрементирующих адреса переходов со сдвигом ΔN на единицу. Анализ таблицы эквивалентов доказывает адекватность алгоритма подпрограммы элементарной функции f с физическим процессом дифференцирования фронта импульса синхронизации.

Третий этап решает задачу проектирования программного обеспечения для трехфазной последовательности импульсов A, B, C синхронизации. Синтезируют полную таблицу состояния функции F реле защиты методом эквивалентов за счет тиражирования элементарных таблиц по аналогии со вторым этапом. При этом утраивают входные адреса синхронизации $\{A, B, C\}$ по разрядам $\{a_0, a_1, a_2\}$ и маски с позициями $\{a_3, a_4, a_5\}$, соответственно расширяют выходную шину $\{Q_3, Q_4, Q_5\}$ для введения обратной связи на $(k + 1)$ -м шаге по выходу Q_{k+1} для маскированного адреса a_k .

Например, для сигнала $A = \{0\ 1\}$ при $B = C = 0$ таблица эквивалентов (рис. 4.10, б) копируется в таблице состояния (рис. 4.10, в) в виде подпрограммы на первых шагах $k = \overline{0, 3}$ по адресам $a_0 = A$ и $a_3 = a$ на входе, по разрядам $Q_3 = Q$ и $Q_0 = f = F$ на выходе. При этом другие позиции заполняют логическими нулями. По аналогии синтезируют подпрограмму сигналов $B = \{0\ 1\}$ при $k = \overline{4, 7}$ и $C = \{0\ 1\}$ при $k = \overline{8, 11}$ с адресацией $a_1 = B, a_4 = a$ и $a_2 = C, a_5 = a$ на входе таблицы (рис. 4.10, в), по разрядам $Q_4 = Q, Q_0 = f = F$ и $Q_5 = Q, Q_0 = f = F$ на ее выходе. Оставшиеся незаполненные позиции также обнуляют.

Таблицу состояния анализируют методами мнемо- и схемотехники, например, методом аналогии по семейству временных диаграмм, которые сопоставляют с нормированной мерой исходной диаграммы. Анализ временных диаграмм (рис. 4.7) показывает тождественность синхронизирующих последовательностей сигналов A, B, C синтеза и физических мер (рис. 4.7, б – з). Выходные управляющие последовательности физической нормы (рис. 4.7, з) и синтезированного решения (рис. 4.7, и) подобны, причем надежность моделируемой

последовательности на порядок выше за счет тройного дублирования импульсов защиты, формируемых программно по алгоритму дифференцирования фронтов импульсов синхронизации.

На четвертом этапе проектируются аппаратные средства, например в виде принципиальных и структурных схем матричной логики. Спроектированная таблица (рис. 4.10, в) методом аналогии [10] преобразуется в матричную форму на структурном (рис. 4.11, а) и принципиальном (рис. 4.11, б) уровнях ПЗУ или ПЛИМ средней или большой степени интеграции. Структурная схема (рис. 4.11, а) цифрового реле реализует программируемый вычислитель CPU на постоянном запоминающем устройстве ROM для формирования одиночных импульсов FL1, разрядностью 6×4 . Число адресов соответствует количеству входов схемы и входных столбцов таблицы (рис. 4.10, в), а выходная шина Q – четырехразрядная по числу выходных столбцов таблицы. Для реализации обратной связи последовательностной логики одноименные $i = \overline{3,5}$ разряды адресных входов a_i и выходов Q_i пересылки объединены. Последовательность импульсов функции F защиты формируется на нулевом разряде Q_0 шины управления, а три младших адреса $a_0 - a_2$ служат входами синхронизации

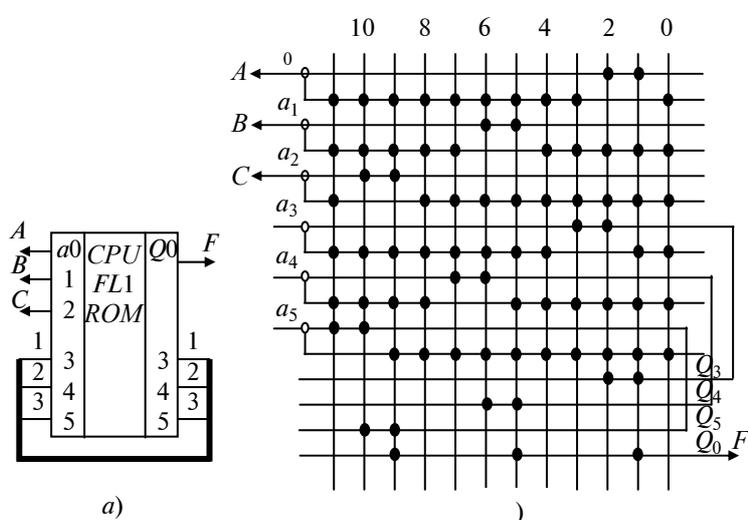


Рис. 4.11 Схемы цифрового реле:

трехфазных сигналов A, B, C .

На принципиальной схеме (рис. 4.11, б) точки в узлах матрицы обозначают вентили, подключенные анодами к столбцам, а катодами к строкам и реализуют функцию $F(1)$ в нормальной дизъюнктивной форме. Дешифрация адресных входов $\overline{a_0, a_5}$ организована параллельными матрицами И, НЕ-И, нагруженными последовательно на матрицу ИЛИ для мультиплексирования выходной шины Q. Анализ схемы методом аналогии синтезирует семейство временных диаграмм (рис. 4.7, б, в, г, и), эквивалентных физическим мерам (рис. 4.7, б – г, з) технического задания, что доказывает правильность схиемо- и мнеморешений архитектуры цифрового реле защиты.

В отличие от итерационных методов анализа комбинаторных схем методы аналогии и эквивалентов наглядно и просто, оперативно и экономично организуют прямой алгоритм проектирования оптимального по нормированным эквивалентам технического решения с открытой архитектурой, адаптируемой к априорной информации. Это позволяет автоматизировать целенаправленную последовательность синтеза и анализа упорядоченной архитектуры релейной защиты в информационную технологию проектирования электрооборудования.

Выводы

1 Показана эквивалентность архитектур микропроцессорной защиты КЭП на различных уровнях интеграции АС: структурном, функциональном и принципиальном, обусловленная информационной концепцией и принципами микросхемотехники.

2 Выявлено многообразие и широкая номенклатура узкоспециализированных схем защиты с комбинаторной структурой и несогласованными характеристиками, регламентируемыми жестким алгоритмом функционирования и итерационным анализом конструирования.

3 Систематизированы известные решения электромеханической защиты по вектору информатизации НТР и синтезированы временные диаграммы анализируемой функции, принятые за эквивалент ее представления в образах схемотехники, физики и математики для организации информационного обеспечения интеллектуальной диагностики электробезопасности.

4 Предложена информационная технология проектирования коммуникабельных компонент микропроцессорной защиты с адаптивным диапазоном регулирования и нормируемой точностью, регламентируемой погрешностью цифровых эквивалентных мер.

5 Проиллюстрирована технология проектирования архитектуры интерфейса диагностики электробезопасности КЭП на примере моделирования математического обеспечения и блок-схем программ ПК, алгоритмов эквивалентных таблиц и матричных структур ПЛМ микропроцессорных реле защиты.

СПИСОК ЛИТЕРАТУРЫ

- 1 Основы автоматизированного электропривода: Учеб. пособие для вузов / М.Г. Чиликин и др. М.: Энергия, 1974. 568 с.
- 2 Кублановский Я.С. Тиристорные устройства. М.: Энергия, 1978. 96 с.
- 3 Герасимов Б.И., Глинкин Е.И. Микропроцессорные аналитические приборы. М.: Машиностроение, 1989. 248 с.
- 4 Герасимов Б.И., Глинкин Е.И. Микропроцессоры в приборостроении. М.: Машиностроение, 1997. 246 с.
- 5 Глинкин Е.И. Схемотехника микропроцессорных систем. Тамбов: Изд-во Тамб. гос. техн. ун-та, 1998. 158 с.
- 6 Щуцкий В.И., Бабокин Г.И., Ставцев В.А. Повышение надежности и безопасности электромеханических систем с преобразователями частоты. М.: Недра, 1996. 169 с.
- 7 Глинкин Е.И., Глинкин М.Е. Схемотехника БИС: Выпрямители и инверторы. Тамбов: Изд-во Тамб. гос. техн. ун-та, 1999. 72 с.
- 8 Схемотехника измерительно-вычислительных систем / Под ред. Е.И. Глинкина. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2000. 80 с.
- 9 Глинкин Е.И. Схемотехника аналоговых интегральных схем. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2000. 120 с.
- 10 Глинкин Е.И. Схемотехника аналого-цифровых преобразователей. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2001. 160 с.
- 11 Глинкин Е.И. Схемотехника БИС: Автоматические интерфейсы ввода-вывода. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2001. 72 с.
- 12 Глинкин Е.И. Схемотехника СИС. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2001. 48 с.
- 13 Программируемые микрокалькуляторы / Под ред. Я.К. Трохименко. М.: Радио и связь, 1990. 272 с.
- 14 Микропроцессоры и микропроцессорные комплекты интегральных микросхем: Справочник / Под ред. В.А. Шахнова. М.: Радио и связь, 1988. Т. 1. 368 с.
- 15 Чунихин А.А. Электрические аппараты. М.: Энергоатомиздат, 1988. С. 420 – 424.

СОДЕРЖАНИЕ

ВВЕДЕНИЕ

.....	3
1 ИНФОРМАЦИОННАЯ КОНЦЕПЦИЯ	
.....	6
1.1 Информационный анализ развития КЭП	7
.....	
1.2 Информационное обеспечение	9
.....	
1.3 Информационная модель	15
.....	
Выводы	
.....	21
.....	
2 КОМПЬЮТЕРНЫЙ ЭЛЕКТРОПРИВОД	22

.....				
2.1	Структурные	схемы		22
.....				
2.2	Расчет режимных значений АД			25
.....				
2.3	Расчет характеристик выпрямителя			29
.....				
Выводы				33
.....				
3	ПРОЕКТИРОВАНИЕ	АРХИТЕКТУРЫ		34
.....				
3.1	Канал управления напряжением			34
.....				
3.2	Канал управления частотой			39
.....				
3.3	Канал измерения скорости			42
.....				
3.3.1	Проектирование дешифратора ПИП			48
.....				
3.3.2	Расчет ПИП			51
.....				
Выводы				53
.....				
4	МИКРОПРОЦЕССОРНАЯ ЗАЩИТА	КОМПЬЮТЕРНОГО ЭЛЕКТРОПРИВОДА		54
.....				
4.1	Эквивалентные архитектуры			55
.....				
4.2	Анализ реле защиты			60
.....				
4.2.1	Защита асинхронного двигателя			60
.....				
4.2.2	Расцепитель тока			62
.....				
4.2.3	Цифровое реле напряжения			63
.....				
4.3	Синтез микропроцессорного реле			66
.....				
4.3.1	Блок-схема программы			66
.....				
4.3.2	Матричная архитектура			69
.....				
Выводы				74
.....				

.....