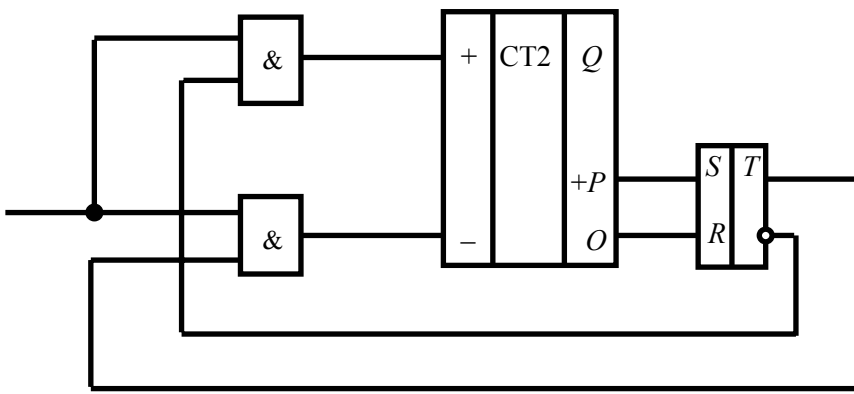


**СХЕМОТЕХНИКА  
ЭЛЕКТРОННЫХ СРЕДСТВ**



• ИЗДАТЕЛЬСТВО ТГТУ •

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
ТАМБОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

**СХЕМОТЕХНИКА  
ЭЛЕКТРОННЫХ СРЕДСТВ**

Методические указания,  
программа и контрольные задания  
для студентов заочного отделения специальности 200800

Тамбов  
• Издательство ТГТУ •  
2004

УДК 621.38(076)  
ББК з85 я 73-5  
С14

Утверждено Редакционно-издательским советом университета

Рецензент  
Доктор технических наук, профессор  
*М.М. Мордасов*

Составитель  
*З.М. Селиванова*

С14 Схемотехника электронных средств: Метод. указ. / Сост. З.М. Селиванова. Тамбов: Изд-во Тамб. гос. техн. ун-та, 2004. 32 с.

Представлены методические указания, программа и контрольные задания по дисциплине «Схемотехника электронных средств», в которых рассмотрены принципы функционирования электронных устройств различного назначения, основные методы их анализа и расчета, примеры решения задач из контрольного задания.

Предназначены для студентов заочного отделения специальности 200800.

УДК 621.38(076)  
ББК з85 я 73-5

© Тамбовский государственный  
технический университет  
(ТГТУ), 2004

Учебное издание

СХЕМОТЕХНИКА  
ЭЛЕКТРОННЫХ СРЕДСТВ

Методические указания

Составитель СЕЛИВАНОВА Зоя Михайловна

Редактор В.Н. Митрофанова  
Инженер по компьютерному макетированию Т.А. Сынкова

Подписано к печати 25.02.2004.

Формат 60 × 84/16. Гарнитура Times. Бумага газетная. Печать офсетная.

Объем: 1,86 усл. печ. л.; 1,8 уч.-изд. л.

Тираж 100 экз. С. 156

Издательско-полиграфический центр  
Тамбовского государственного технического университета  
392000, Тамбов, ул. Советская, 106, к. 14

## **ВВЕДЕНИЕ**

Методические указания написаны в соответствии с программой курса «Схемотехника электронных средств» по специальности 200800 «Проектирование и технология радиоэлектронных средств».

При изучении данного курса студенты должны усвоить методы построения аналоговых, импульсных и цифровых устройств, а также методы их анализа и синтеза по заданным статическим и динамическим характеристикам.

### **1 МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ВЫПОЛНЕНИЮ КОНТРОЛЬНОЙ РАБОТЫ**

Целью контрольной работы является проверка усвоения студентами материала по программе дисциплины «Схемотехника электронных средств». Поэтому перед выполнением контрольной работы следует изучить соответствующие разделы курса по рекомендуемой литературе и решить необходимое количество задач.

Контрольная работа состоит из семи задач по основным разделам курса и 25 вариантов. Свой вариант студент определяет по двум последним цифрам номера зачетной книжки.

Контрольная работа оформляется в тетради, на обложке которой должна быть этикетка с указанием наименования вуза, факультета, группы, дисциплины, фамилии и инициалов студента.

При решении каждой задачи необходимо привести условие задачи, начертить заданную схему или графики. В ходе решения давать пояснения и все используемые расчетные формулы.

В конце решения задачи написать полученный ответ, а также список использованных источников.

## **2 ПРОГРАММА**

### **ТЕМА 1 ВВЕДЕНИЕ**

Назначение электронных средств и современные принципы их проектирования. Качественные показатели электронных средств и их связь с микроэлектроникой.

**АНАЛОГОВЫЕ, ИМПУЛЬСНЫЕ И ЦИФРОВЫЕ ЭЛЕКТРОННЫЕ СИСТЕМЫ: ОСНОВНЫЕ ОСОБЕННОСТИ И СВОЙСТВА, СРАВНИТЕЛЬНЫЙ АНАЛИЗ, ПРЕИМУЩЕСТВА И НЕДОСТАТКИ.**

### **ТЕМА 2 ОСНОВНЫЕ СВОЙСТВА И МАТЕМАТИЧЕСКОЕ ОПИСАНИЕ АНАЛОГОВЫХ УСИЛИТЕЛЬНЫХ УСТРОЙСТВ**

**НАЗНАЧЕНИЕ, СТРУКТУРНАЯ СХЕМА, КЛАССИФИКАЦИЯ, ОСНОВНЫЕ ПАРАМЕТРЫ И ХАРАКТЕРИСТИКИ УСИЛИТЕЛЬНЫХ УСТРОЙСТВ. ТИПЫ УСИЛИТЕЛЕЙ (ПОСТОЯННОГО И ПЕРЕМЕННОГО ТОКА, ШИРОКОПОЛОСНЫЙ, ИЗБИРАТЕЛЬНЫЙ И Т.Д.).**

Обратная связь как основа синтеза усилительных устройств с заданными свойствами (классификация, влияние на основные параметры усилительного устройства).

Математическое описание усилительных устройств. Логарифмические амплитудные и фазовые характеристики. Связь логарифмических характеристик с параметрами усилителей. Синтез устройств с заданными свойствами. Понятие об устойчивости усилителя.

### **Тема 3 Усилительные каскады на биполярных и полевых транзисторах**

Усилитель на транзисторе, включенном по схеме с общим эмиттером и истоком. Основные параметры.

Классы усиления. Типовые схемы смещения, методика термостабилизации, эквивалентная схема. Методики расчета.

Эмиттерный и истоковый повторители. Основные области применения и характеристики различных режимов усиления.

Дифференциальный усилитель, основные характеристики, особенности построения и область применения. Температурная стабильность. Схемы источников постоянного напряжения и тока, токовое зеркало. Использование транзисторов в качестве активной нагрузки усилительного каскада. Улучшение

характеристик дифференциальных усилителей (использование схем источников тока, составных транзисторов и комбинированных схем на полевых и биполярных транзисторах).

Оконечные усилители мощности. Принципы построения, условия работы. Реализация различных режимов усиления. Способы согласования с нагрузкой. Усилители на комплектарных транзисторах. Способы защиты от перегрузки. Основные расчетные соотношения. Применение составных транзисторов.

#### **Т е м а 4 Многокаскадные усилители**

Виды межкаскадных связей. Особенности выполнения межкаскадных связей по постоянному и переменному токам. Методика расчета  $RC$ -цепей связи по заданным частотным свойствам. Усилители постоянного тока. Построение частотных и фазовых характеристик.

#### **Т е м а 5 Операционные усилители**

Назначение. Основные допущения. Условное графическое изображение. Принципы построения, структурная схема типового операционного усилителя, особенности схемотехники, основные параметры и характеристики. Применение цепей частотозависимой обратной связи.

#### **Т е м а 6 Преобразователи аналоговых сигналов на базе операционных усилителей**

Построение функциональных преобразователей на основе операционного усилителя: суммирующие, вычитающие, интегрирующие, дифференцирующие, логарифмические усилители, функциональные преобразователи, источники тока и напряжения, ограничители уровня – назначение, принципы построения, типовые схемные решения, основные параметры и расчетные соотношения.

#### **Т е м а 7 Устройства сравнения аналоговых сигналов**

Однопороговые и двухпороговые сравнивающие устройства на основе операционного усилителя, триггеры Шмитта: назначение, типовые схемы включения, условное обозначение, точность порогов срабатывания и отпускания, основные параметры, характеристики и расчетные соотношения.

Интегральные компараторы: особенности построения, функциональные возможности, основные параметры и характеристики, типовые схемы включения, расчетные соотношения.

#### **Т е м а 8 Импульсные усилители мощности**

Области применения, преимущества и недостатки импульсных усилителей мощности. Обобщенная структурная схема. Методы импульсного усиления электрического сигнала. Основные требования к импульсным усилителям мощности. Статические и динамические потери при активном и активно-индуктивном характере нагрузки. Режимы импульсного усиления мощности. Типовые схемные решения. Методы снижения потерь. Основные расчетные соотношения.

#### **Т е м а 9 Источники вторичного электропитания**

Назначение, основные свойства и характеристики, структурные схемы. Выпрямители: схемы одно и двухполупериодных выпрямителей, принципы функционирования, основные свойства и расчетные соотношения. Фильтры: основные типы, свойства, области применения и расчетные соотношения.

Источники вторичного электропитания непрерывного и импульсного действия. Особенности построения стабилизаторов напряжения и тока. Основные схемы импульсных регуляторов, физика работы, свойства, основные расчетные соотношения импульсных регуляторов, физика работы, свойства, основные расчетные соотношения.

Стабилизирующие и нестабилизирующие преобразователи напряжения: назначение, основные типы и их свойства. Методы стабилизации выходных параметров и повышения энергетической эффективности. Основные тенденции и перспективы развития.

### **Тема 10 Представление цифровой информации электрическими сигналами, классификация и способы описания цифровых устройств**

Особенности представления информации электрическими сигналами. Понятие логических констант, переменных, функций, их представления электрическими сигналами. Способы представления логических функций; словесное описание, алгебраическая форма записи (дизъюнктивная и конъюнктивная формы), таблицы истинности, кубические комплексы. Взаимное преобразование логических функций, логические элементы. Переход от логических функций к структурным схемам и обратно. Классификация логических устройств.

### **Тема 11 Минимизация структуры логических устройств**

Цель минимизации структуры логических устройств. Общие принципы минимизации. Покрытие функции алгебры логики минимальной стоимости. Минимизация с использованием карт Вейча (Карно) и методов «машинной» минимизации.

### **Тема 12 Комбинационные логические устройства**

Функционально полные системы логических элементов. Синтез логических устройств в заданном базисе логических элементов. Особенности построения логических устройств на реальной элементной базе (использование элементов с заданным числом входов). Типовые комбинационные логические устройства: шифраторы, дешифраторы, мультиплексоры, демультиплексоры, цифровые компараторы, преобразователи кода – назначение, структура построения, основные свойства и характеристики.

## **ТЕМА 13 ПОСЛЕДОВАТЕЛЬНОСТНЫЕ ЛОГИЧЕСКИЕ УСТРОЙСТВА**

Назначение триггеров, их классификация и методы описания. Типы триггеров, одноступенчатые триггеры (асинхронный и синхронный  $RS$ -триггер,  $D$ -триггер,  $T$ -триггер), двухступенчатые триггеры ( $RS$ -триггер,  $JK$ -триггер), триггеры с динамическими входами ( $RS$ -триггер,  $JK$ -триггер) назначение и принципы построения. Триггеры с комбинированными входами.

Синтез последовательностных устройств: понятие состояния цифрового автомата (ЦА), обобщенная структурная схема ЦА, определение объема памяти ЦА. Методы синтеза ЦА, переход от таблицы состояния к логической схеме и обратно, функциональные узлы последовательностных логических устройств: счетчики – назначение, классификация, способы переноса сигнала, основные типы (двоичные, двоично-кодированные, реверсивные); регистры – назначение, классификация, основные типы (параллельные, последовательные); организация межрегистровых связей.

### **Тема 14 Арифметико-логическое устройство (АЛУ)**

Сумматоры: полусумматоры, одно- и многоразрядные сумматоры, алгоритмы функционирования, основные уравнения и структурные схемы.

Структура арифметико-логического устройства. Реализация арифметических и логических операций. Схемотехническая организация АЛУ.

### **Тема 15 Базовые логические элементы (БЛЭ)**

Классификация и основные требования к логическим элементам: совместимость входных и выходных сигналов, нагрузочная способность, свойства квантования сигнала, помехоустойчивость.

Характеристики логических элементов: амплитудная переходная, входная и выходная характеристики; статические, динамические и интегральные параметры логических элементов. Классификация и основные области применения различных БЛЭ. БЛЭ транзисторно-транзисторной логики (ТТЛ); состав базовых элементов, схемотехника, принципы работы, способы повышения быстродействия, разновидности и основные параметры.

БЛЭ эмиттерно-связанной логики (ЭСЛ): состав базовых элементов, схемотехника, принцип работы, способы повышения быстродействия, разновидности и основные характеристики.

БЛЭ логика на МДП-транзисторах (п-МОП, р-МОП, КМОП): состав базовых элементов, схемотехника, принцип работы, разновидности и основные характеристики.

БЛЭ интегральной инжекционной логики (И<sup>2</sup>Л): схемотехника, разновидности, основные характеристики, принципы работы и построения структуры.

## **ТЕМА 16      ГЕНЕРАТОРЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ И ТАЙМЕРЫ**

Назначение и основные характеристики, принципы построения и типы генераторов. Автогенераторы и одновибраторы на элементах ТТЛ логики, автогенераторы на элементах КМОП логики (условия генерации, расчет длительности и периода импульсов).

Интегральные таймеры: область применения и структурная схема, принцип действия, основные схемы включения (автоколебательный и заторможенный генераторы).

## **Тема 17      Полупроводниковые запоминающие устройства (ЗУ)**

Основные определения и классификация. Оперативные запоминающие устройства (ОЗУ); структура при одномерной и двумерной организации, способы наращивания объема памяти на заданной элементной базе. Типы элементарных запоминающих элементов на биполярных и полевых транзисторах (запоминающие элементы статических ЗУ на биполярных транзисторах с диодами Шоттки, на ЭСЛ-элементах, на структурах И<sup>2</sup>Л, на МОП и КМОП транзисторах, элементы ЗУ динамического типа). Постоянные запоминающие устройства. Характеристики и параметры полупроводниковых ЗУ. Постоянные запоминающие устройства (ПЗУ): классификация, принципы построения, основные характеристики и области применения. Масочные, прожигаемые и репрограммируемые ПЗУ: схемотехника базовых запоминающих ячеек, принципы работы и изготовления, методы программирования и репрограммирования.

## **Тема 18      Логические устройства с программируемыми характеристиками**

Назначение и область применения программируемых логических интегральных схем (ПЛИС). Обобщенная структура и классификация. Программируемая матричная логика, программируемые логические матрицы, базовые матричные кристаллы: особенности структуры и схемотехническая реализация. Применение мультиплексора в качестве универсального логического элемента.

## **Тема 19      Аналого-цифровые и цифро-аналоговые преобразователи (АЦП и ЦАП)**

Классификация, основные определения и характеристики ЦАП и АЦП. Типовые схемы построения ЦАП. ЦАП с суммированием токов: типовая схема, основные параметры и характеристики, использование интегральных схем при построении ЦАП.

Основные типы АЦП-АЦП: последовательного счета со счетчиком (циклические и нециклические), поразрядного уравнивания, параллельного преобразования, с интегрированием. Основные свойства и характеристики, области применения, типовые схемы, принципы работы. Применение специализированных интегральных микросхем при построении АЦП.

Преобразователи напряжения-частота: основные параметры и характеристики, типовые схемы, принципы действия. Особенности применения типовых интегральных микросхем и преобразователя.

## **Тема 20      Заключение**



Автоматизация процессов проектирования логической структуры БИС и СБИС. Кремниевые компиляторы. Перспективы развития электроники, функциональная электроника.

### 3 МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ТЕМАМ КУРСА И ПРИМЕРЫ РЕШЕНИЯ ЗАДАЧ

#### 3.1 Схемотехника усилительных каскадов на биполярных и полевых транзисторах

При разработке усилительных устройств наибольшее распространение получили каскады на биполярных и полевых транзисторах, в которых используется соответственно схемы включения транзистора с общим эмиттером и общим истоком. Реже используются схемы включения с общим коллектором и общим стоком. Схемы включения с общей базой или общим затвором находят применение только в узком классе устройств, например, во входных цепях радиоприемных устройств, работающих в диапазоне УКВ.

**Задача 1** В каскаде ОЭ (рис. 1) используется транзистор, у которого  $h_{11э} = 800 \text{ Ом}$ ;  $h_{12э} = 5 \cdot 10^{-4}$ ;  $h_{21э} = 48$ ;  $h_{22э} = 80 \text{ мкСм}$ ;  $R_k = 5,1 \text{ кОм}$ ;  $R_H = 10 \text{ кОм}$ ;  $R_r = 1 \text{ кОм}$ ;  $R_3 = 0,51 \text{ кОм}$ . Найти коэффициент усиления по напряжению и по току, входное и выходное сопротивление.

#### РЕШЕНИЕ

Найдем входное сопротивление схемы. Известно, что

$$R_{вх} = r_6 + (r_3 + R_3) (1 + h_{21э}) = r_6 + r_3 (1 + h_{21э}) + R_3 (1 + h_{21э}).$$

В этом выражении слагаемые  $r_6 + r_3 (1 + h_{21э})$  есть параметр  $h_{11э}$ . Поэтому можно считать, что  $R_{вх} = h_{11э} + (1 + h_{21э}) R_3 = 800 + 49 \cdot 0,51 \cdot 10^3 = 25,8 \text{ кОм}$ .

Для определения коэффициента усиления по напряжению воспользуемся выражением

$$K_U = -\beta R_{кн} / (R_r + R_{вх}),$$

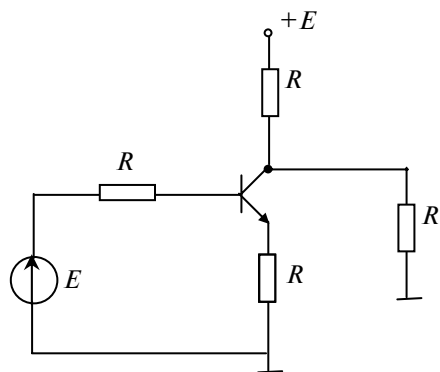


Рис. 1 Усилительный каскад с ОЭ

где  $\beta \approx h_{21э}$  – коэффициент передачи тока базы;  $R_{кн} = R_k \parallel R_H = R_k R_H / (R_k + R_H)$  – эквивалентное сопротивление в цепи коллектора.

Подставив числовые значения, получим:

$$K_U = -48 \frac{5,1 \cdot 10}{5,1 + 10} 10^3 / [(1 + 25,8) 10^3] = -6,05.$$

ЗДЕСЬ ЗНАК МИНУС ГОВОРИТ ОБ ИНВЕРСИИ СИГНАЛА.

Коэффициент усиления по току определяется отношением

$$K_I = -\beta \frac{R_T}{R_T + R_{BX}} \frac{R_K}{R_K + R_H} = 48 \frac{10^3}{(1+28,5)10^3} \frac{5,1 \cdot 10^3}{(5,1+10)10^3} = 0,6.$$

Отмечаем, что схема не дает усиления по току.

Выходное сопротивление равно:

$$R_{\text{вых}} = R_K \parallel r_k^* (1 + \beta \gamma_6),$$

где  $\gamma_6 = R_3 / (R_3 + R_T)$  – коэффициент токораспределения в базе;  $r_k^* = \frac{1}{h_{22}}$  – дифференциальное сопротивление коллекторного перехода.

Подставляем данные:

$$r_k^* (1 + \beta \gamma_6) = \frac{1}{80 \cdot 10^{-6}} \left[ 1 + 48 \frac{0,51 \cdot 10^3}{(1+0,51)10^3} \right] \approx 200 \text{ кОм}.$$

Отсюда  $R_{\text{вых}} = 5,1 \cdot 10^3 \parallel 200 \cdot 10^3 = 5,1 \cdot 200 / (5,1 + 200) 10^3 \approx 4,9 \text{ кОм}$ ;  $R_{\text{вых}} \approx R_K$ .

**Задача 2** Рассчитать схемы двухтактного бестрансформаторного оконечного каскада (рис. 2), работающего в режиме АВ, если требуемая мощность в нагрузке составляет 4 Вт при  $R_H = 5 \text{ Ом}$ ; выходное сопротивление источника сигнала  $R_T = 100 \text{ Ом}$ ; диапазон частот 0 – 16 кГц.

### Решение

Найдем амплитуды напряжения и тока в нагрузке

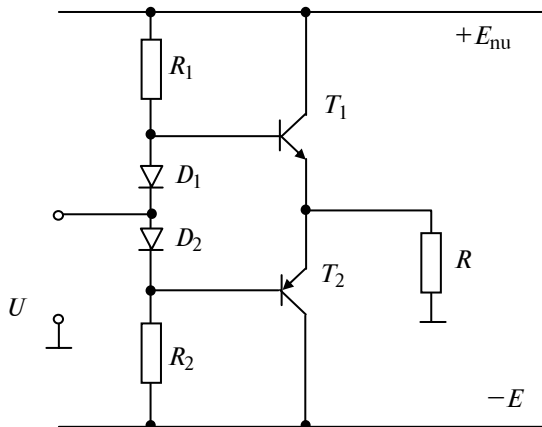
$$U_{\text{HT}} = \sqrt{2R_H P_H},$$

где  $P_H$  – мощность в нагрузке;

$$U_{\text{HT}} = \sqrt{2 \cdot 4 \cdot 5} \approx 6 \text{ В};$$

$$I_{\text{HT}} = U_{\text{HT}} / R_H = 6 / 5 = 1,2 \text{ А}.$$

Исходя из амплитуды напряжения  $U_{\text{HT}}$  и полагая  $U_{\text{нач}} \approx 3 \text{ В}$ , выберем напряжение питания  $|E_{\text{пит}}| \geq U_{\text{HT}} + U_{\text{нач}} = 6 + 3 = 9 \text{ В}$ . Выбираем  $E_{\text{нач}} = \pm 9 \text{ В}$ .



**Рис. 2** Усилитель мощности

Граничная частота транзистора  $f_B \geq f_v \sqrt{M_B^2 - 1}$ , где  $f_v$  – верхняя граничная частота усилителя;  $M_B$  – коэффициент частотных искажений схемы в области высоких частот. Полагая, что на частоте  $f_B$  коэффициент частотных искажений равен  $M_B = \sqrt{2}$  и принимая  $f_v = 16 \text{ кГц}$ , получаем

$$f_B \geq 16 \cdot 10^3 / \sqrt{2-1} = 16 \text{ кГц}.$$

Рассчитанным параметрам удовлетворяет пара биполярных транзисторов КТ 814 ( $p - n - p$ ) и КТ 815 А ( $n - p - n$ ), имеющих такие параметры  $I_{к\text{ макс}} = 1,5\text{А}$ ;  $\beta \geq 40$ ;  $P_{к\text{ доп}} = 10\text{ Вт}$ ;  $U_{кэ\text{ макс}} = 40\text{ В}$ ;  $f_T = 3\text{ МГц}$ . Их вольт-амперные характеристики (ВАХ) показаны на рис. 3.

Как видим, здесь выполнены следующие условия:

$$I_{к\text{т}} < I_{к\text{ макс}};$$

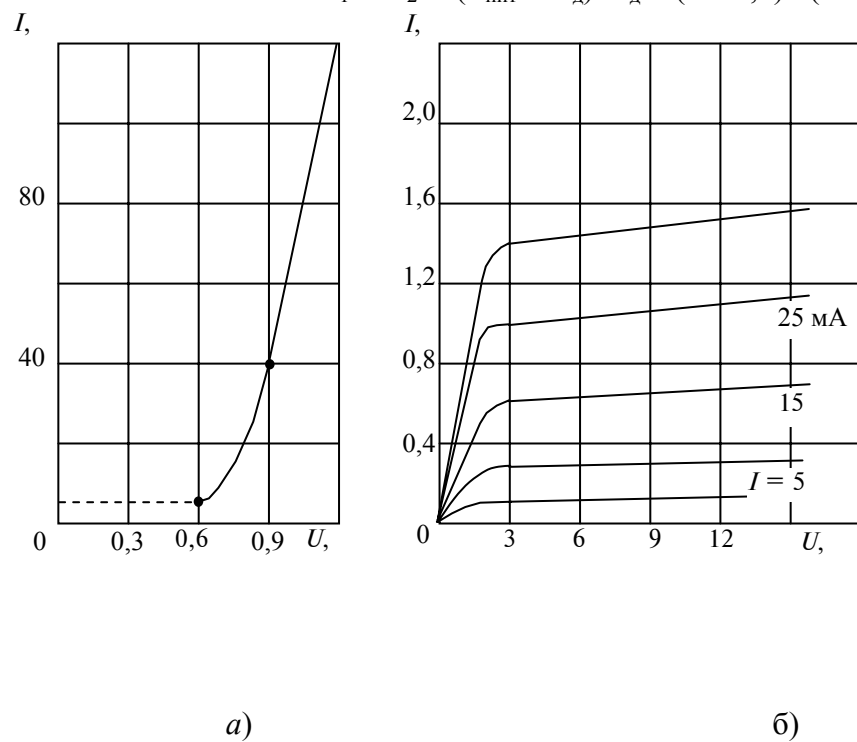
$$(0,25 \dots 0,3)P_{\text{вых}} \leq P_{к\text{ доп}};$$

$$|E_{\text{пит}}| < U_{кэ\text{ доп}}.$$

Указанная в справочнике граничная частота  $f_T$  связана с частотой  $f_{\text{в}}$  соотношением:  $f_T \approx \beta f_{\text{в}}$ , откуда следует, что  $f_{\text{в}} \approx f_T / \beta = (3 \cdot 10^6) / 40 = 75\text{ кГц}$ , т.е. требования по частоте также выполняются.

Выбираем кремниевый диод, устанавливаемый для начального смещения – Д 206. Из его ВАХ следует, что для обеспечения на этом диоде напряжения  $0,6\text{ В}$  через него должен течь ток  $5\text{ мА}$ . Отсюда находим сопротивление резисторов  $R_1$  и  $R_2$ :

$$R_1 = R_2 = (E_{\text{пит}} - U_{\text{д}}) / I_{\text{д}} = (9 - 0,6) / (5 \cdot 10^{-3}) = 1,68 \cdot 10^3\text{ Ом}.$$



**Рис. 3 Входная (а) и выходные (б) характеристики**

Ближайший номинал  $1,6\text{ кОм}$ . Отмечаем, что  $R_1, R_2 \geq R_{\text{вх}}$ . Коэффициент передачи усилителя по напряжению:

$$K_U \approx [(1 + \beta) R_{\text{н}}] / (R_{\text{г}} + R_{\text{вх}}) \approx (1 + \beta) R_{\text{н}} / [R_{\text{г}} + (1 + \beta) R_{\text{н}}] =$$

$$= (41 \cdot 5) / (100 + 41 \cdot 5) = 0,67.$$

Амплитуда входного напряжения:

$$U_{\text{т вх}} = U_{\text{тн}} / K_U = 6 / 0,67 = 9,55\text{ В}.$$

Амплитуда входного тока:

$$I_{\text{т вх}} = U_{\text{т вх}} / R_{\text{вх}} = 9,55 / 205 = 46,5\text{ мА}.$$

## Контрольные вопросы

- 1 Какие существующие методы стабилизации режима покоя известны?
- 2 От каких параметров зависит коэффициент усиления каскада на транзисторе, включенном по схеме с общим эмиттером?
- 3 Как зависят коэффициент усиления и передаточная функция каскада с цепью последовательной ООС по току нагрузки от сопротивления  $R_3$ ?
- 4 Чему равно входное сопротивление эмиттерного повторителя?
- 5 Что такое дифференциальный усилитель?
- 6 Какие напряжения называются синфазными?
- 7 Как введение разделительных конденсаторов влияет на ЛАЧХ многокаскадного усилителя с RC-связями?
- 8 Что такое дрейф нуля усилителя постоянного тока?
- 9 Поясните, почему в эмиттерные цепи каскадов усиления постоянного тока включены стабилизаторы?
- 10 Почему выходные транзисторы усилителей мощности обычно включают по схеме с общим коллектором?

### 4.2 Схемотехника операционных усилителей

Операционный усилитель (ОУ) – унифицированный многокаскадный усилитель постоянного тока, удовлетворяющий следующим требованиям к электрическим параметрам: коэффициент усиления по напряжению стремится к бесконечности; входное сопротивление стремится к бесконечности; выходное сопротивление стремится к нулю; если входное напряжение равно нулю, то выходное напряжение также равно нулю; бесконечная полоса усиливаемых частот.

Являясь идеальным усилительным элементом, ОУ составляет основу всей аналоговой электроники, что стало возможным в результате достижений современной микроэлектроники, позволившей реализовать достаточно сложную структуру ОУ в интегральном исполнении на одном кристалле и наладить массовый выпуск подобных устройств.

На основе операционного усилителя созданы многочисленные электронные устройства: инвертирующий и неинвертирующий усилители, дифференциальный усилитель, мультивибратор, компаратор, активные фильтры и т.д.

Объясняется это тем, что, вводя в цепи прямой и обратной передачи его сигналов различные линейные и нелинейные цепи, можно направленно синтезировать узлы с требуемым алгоритмом преобразования входного сигнала.

**Задача 3** В схеме мультивибратора (рис. 4)  $R_1 = 30$  кОм;  $R_2 = 75$  кОм;  $R = 51$  кОм;  $C = 10$  нФ. Найти длительность импульса на входе и время восстановления.

*Решение*

ДЛИТЕЛЬНОСТЬ ВЫХОДНОГО ИМПУЛЬСА:

$$t_{и} = \tau \ln [1/(1-\gamma)],$$

где  $\tau = CR = 10 \cdot 10^{-9} \cdot 51 \cdot 10^3 = 510$  мкс;

$$\gamma = R_1 / (R_1 + R_2) = 30 / (30 + 75) \approx 0,286; 1 / (1 - \gamma) = 1 / (1 - 0,286) = 1,4;$$

$$\ln [1/(1-\gamma)] = \ln 1,4 = 0,336;$$

$$t_{и} = 510 \cdot 0,336 = 171.$$

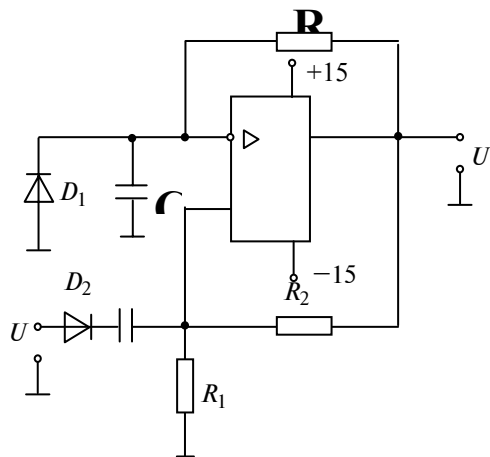


Рис. 4 Схема одновибратора

Время восстановления

$$t_{\text{восст}} = \tau \ln(1 + \gamma) = 510 \ln(1 + 0,286) = 128 \text{ мкс.}$$

Диод  $D_2$  включен для устранения влияния источника запускающих сигналов на работу одновибратора после его запуска.

**Задача 4** Рассчитать активный фильтр низкой частоты по схеме на рис. 5, а со следующими параметрами: полоса пропускания 0...20 Гц; коэффициент передачи в диапазоне рабочих частот 100.

Решение

Верхняя круговая частота полосы пропускания равна  $\omega_b = 2\pi f_b = 2\pi \cdot 20 = 40\pi$ .

Для реализации схемы используем операционный усилитель К140УД22 с параметрами

$$K_{\text{чo}} = 5 \cdot 10^4; \quad T_{\text{oy}} = 1,59 \cdot 10^{-3} \text{ с.}$$

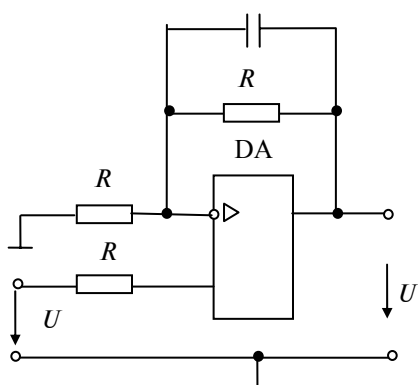
Определим требуемый коэффициент передачи цепи ООС по постоянному току

$$K_{\text{ч оос}} = K_{\text{иo}} / (1 + K_{\text{иo}} K_{\text{ч}}) \quad \text{или}$$

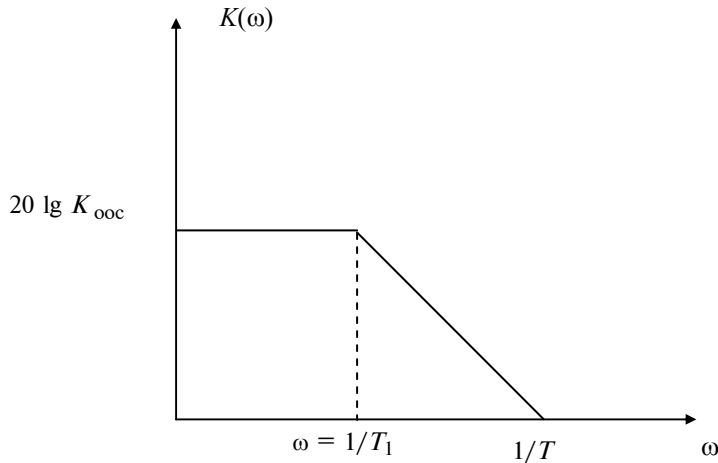
$$K_{\text{ч}} = (K_{\text{иo}} - K_{\text{и оос}}) / (K_{\text{и оос}} K_{\text{иo}}) = (5 \cdot 10^4 - 100) / (5 \cdot 10^4 \cdot 100) = 9,98 \cdot 10^{-3}.$$

Найдем требуемую постоянную времени

$$T_{\text{оос2}} = 1 / \omega_b = 1 / 40\pi = 7,96 \cdot 10^{-3} \text{ с.}$$



a)



б)

**Рис. 5 Типовая схема фильтра низких частот (а) и ее ЛАХЧ (б)**

Согласно передаточной функции

$$W_{\text{оу оос}}(P) = K_{\text{и оос}} (T_{\text{ч2}}P + 1) / (T_{\text{оос 1}}P + 1).$$

Для выбранной схемы имеем  $T_{\text{ч1}} > T_{\text{ч2}}$  и  $K_{\text{и о}} K_{\text{ч}} = 499 \gg 1$ . Тогда с достаточной точностью можно полагать, что  $T_{\text{оос 2}} \approx T_{\text{ч1}} = R_{\text{ос}} C_{\text{ос}}$ . Допустим,  $R_{\text{кор}} = 1$  кОм. Тогда  $R_{\text{ос}} = K_{\text{и оос}} R_{\text{кор}} = 100$  кОм.  $C_{\text{ос}} = T_{\text{оос 2}} / R_{\text{ос}} = 7,96 \cdot 10^{-3} / (100 \cdot 10^3) = 7,96 \cdot 10^{-8} \text{ ф} = 79,6 \text{ нФ}$ .

Принимаем  $C_{\text{ос}} = 75,0 \text{ нФ}$ .

### КОНТРОЛЬНЫЕ ВОПРОСЫ

- 1 Чем отличаются передаточные характеристики ОУ по инвертирующему и неинвертирующему входам?
- 2 Какой вид имеет ЛАЧХ стандартного ОУ?
- 3 Зачем во входном каскаде ОУ используют дифференциальный усилитель?
- 4 Как соотносятся максимальное выходное напряжение ОУ и напряжение питания?
- 5 Что такое частота единичного усиления ОУ?
- 6 Чем определяется диапазон рабочих частот реального интегратора?
- 7 Чем ограничивается полоса пропускания фильтра высокой частоты?
- 8 Объясните, каким образом можно уменьшить погрешность выходного напряжения реального интегратора?
- 9 Определите тип ООС, используемой в повторителе напряжения?
- 10 Объясните, почему между входами ОУ и общей шиной необходимо включать резисторы с одинаковым сопротивлением?

### 3.3 Математическое описание и минимизация цифровых устройств

В цифровой технике применяются позиционные системы счисления: двоичные, восьмеричные, десятичные и шестнадцатеричная. Наибольшее распространение получила двоичная система счисления. Для описания алгоритмов работы цифровых устройств используется Булева алгебра, на основе которой формируются функции алгебры логики (ФАЛ). Устройства, алгоритмы которых описываются при помощи ФАЛ, называются логическими. Исходные ФАЛ обычно минимизируют. Целью минимизации ФАЛ является уменьшение стоимости ее технической реализации и повышение надежности.

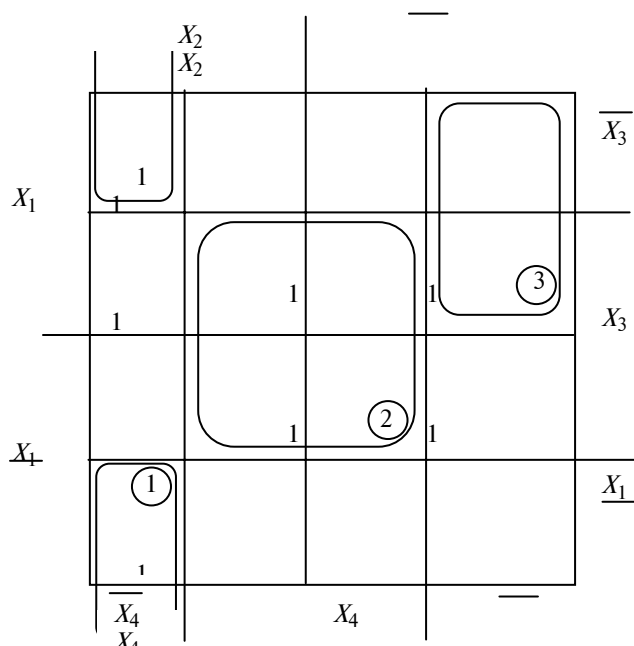
**Задача 5** Минимизация ФАЛ, заданную таблицей истинности (табл. 1), для единичных значений с использованием карты Вейча.

**1 Таблица истинности**

$X_4$	$X_3$	$X_2$	$X_1$	$Y$
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0

Продолжение табл. 1

$X_4$	$X_3$	$X_2$	$X_1$	$Y$
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



## Рис. 6 Карта Вейча

### Решение

По заданной ФАЛ составим карту Вейча (рис. 6).

Единичные значения ФАЛ для переменных  $X_1, X_2, X_3, X_4$  заносим в карту Вейча. Далее единичные значения ФАЛ в карте Вейча объединяем в контуры. При этом число клеток таблицы в контуре должно равняться  $2^k$ , где  $k = 0, 1, 2, 3, \dots$  – целые числа. Затем выписываем из каждого контура общие переменные. Минимизированная логическая функция представляется в виде логической суммы произведений общих переменных каждого контура карты Вейча.

$$Y_1 = X_2 \bar{X}_4 \bar{X}_3; \quad Y_2 = X_4 X_3; \quad Y_3 = \bar{X}_2 \bar{X}_4 X_1;$$

$$Y = Y_1 + Y_2 + Y_3; \quad Y = X_2 \bar{X}_4 \bar{X}_3 + X_4 X_3 + \bar{X}_2 \bar{X}_4 X_1.$$

### Контрольные вопросы

#### 1 В чем заключается минимизация ФАЛ с помощью карты Вейча?

- 2 Представьте карты Вейча функции двух, трех, четырех и пяти переменных.
- 3 К чему сводится алгоритм минимизации ФАЛ?
- 4 В чем заключается минимизация недоопределенной ФАЛ?
- 5 В чем заключается минимизация системы ФАЛ?

### 3.4 Схемотехника комбинационных логических устройств

Синтезировать цифровое устройство, в том числе и комбинационное, – это значит по заданным правилам построить структурную схему минимальной сложности из логических элементов заданного базиса. Решение задачи синтеза должно учитывать особенности логических элементов выбранного базиса, например, ограничения на возможные коэффициенты разветвления по входам и выходам логических элементов и др.

При изучении комбинационных устройств необходимо рассмотреть типовые функциональные узлы комбинационных логических устройств: мультиплексоры и демультимплексоры, преобразователи кодов (шифраторы и дешифраторы), цифровые компараторы, а также арифметико-логические устройства.

**Задача 6** Осуществить минимизацию логической функции  $Y(X_4 X_3 X_2 X_1)$ , заданную таблицей истинности (табл. 2), с помощью карты Вейча и построить структурную схему логического устройства, используя базовые логические элементы И – НЕ.

### Решение

Единичные значения ФАЛ заносим в карту Вейча (рис. 7).

Считываем контуры и получаем минимизированное значение ФАЛ

$$Y = X_2 \bar{X}_3 X_1 + X_4 \bar{X}_3 X_1 + X_3 \bar{X}_2 \bar{X}_4 + X_3 \bar{X}_1 \bar{X}_2.$$

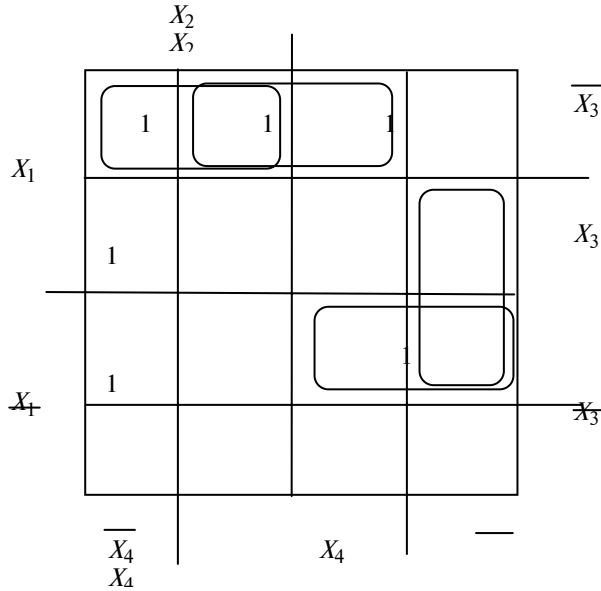
Для реализации логического устройства в базисе «И – НЕ», преобразуем полученную ФАЛ по правилам Де-Моргана в базисе ЛЭ «И – НЕ».

### 2 ТАБЛИЦА ИСТИННОСТИ

$X_4$	$X_3$	$X_2$	$X_1$	$Y$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0



0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0



**Рис. 7 Карта Вейча**

$$\begin{aligned}
 Y &= X_2\bar{X}_3X_1 + X_4\bar{X}_3X_1 + X_3\bar{X}_2\bar{X}_4 + X_3\bar{X}_1\bar{X}_2 = \\
 &= (X_2\bar{X}_3X_1) \cdot (X_4\bar{X}_3X_1) \cdot (X_3\bar{X}_2\bar{X}_4) \cdot (X_3\bar{X}_1\bar{X}_2).
 \end{aligned}$$

Для реализации логического устройства потребуется четыре инвертора, четыре трехходовых элемента И-НЕ и один четырехходовый элемент И – НЕ. Полученная структурная схема логического устройства показана на рис. 8.

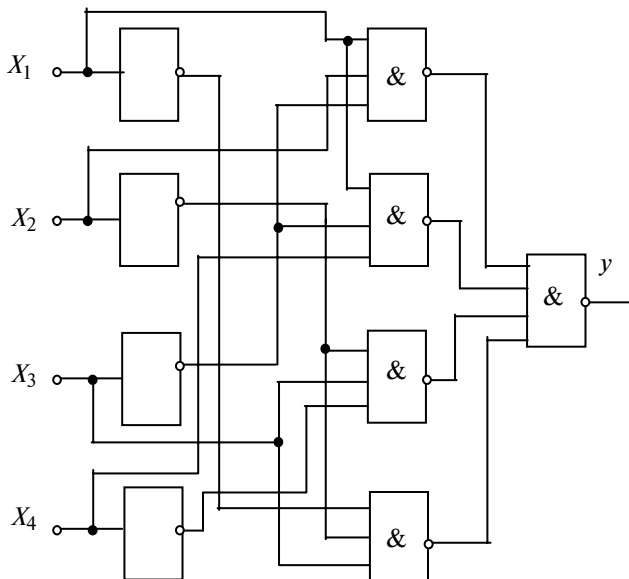


Рис. 8 Структурная схема логического устройства

### КОНТРОЛЬНЫЕ ВОПРОСЫ

- 1 В чем особенность синтеза логических устройств на базе ЛЭ с числом входов, большим требуемого; меньшим требуемого?
- 2 Каковы назначение и структурная схема мультиплексора; демультиплексора?
- 3 Поясните назначение и условное графическое изображение преобразователя кодов.
- 4 Приведите структурные схемы шифратора и дешифратора, поясните их назначение.
- 5 Поясните назначение и приведите логическую схему цифрового компаратора.

### 3.5 Схемотехника последовательных устройств

Особенностью последовательных логических устройств является зависимость сигнала не только от действующих в настоящий момент на входе логических переменных, но и от тех, которые действовали в предыдущие моменты времени. Очевидно, что для выполнения этого условия значения переменных должны быть запомнены логическим устройством. Функцию запоминания значений логических переменных в цифровых схемах выполняют триггеры. При изучении последовательных логических устройств необходимо рассмотреть основные функциональные узлы последовательных логических устройств: регистры, счетчики, распределители тактов.

**Задача 7** На вход последовательного шестизрядного регистра (рис. 9) подается двоичное число  $X = 011101001$ . Какое число будет записано в регистр через семь тактов, если в исходном состоянии он обнулен.

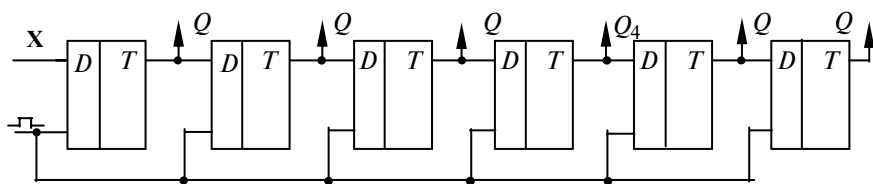


РИС. 9 ШЕСТИРАЗРЯДНЫЙ РЕГИСТР

#### РЕШЕНИЕ

В ДАННЫЙ РЕГИСТР ОСУЩЕСТВЛЯЕТСЯ ПОСЛЕДОВАТЕЛЬНЫЙ ВВОД ДВОИЧНОГО ЧИСЛА  $X$ . ПРИ ЭТОМ С ПРИХОДОМ КАЖДОГО ТАКТИРУЮЩЕГО ИМПУЛЬСА НА ВХОД С ПОСЛЕДУЮЩИЕ ТРИГГЕРЫ БУДУТ ПЕРЕКЛЮЧАТЬСЯ В ТО СОСТОЯНИЕ, В КОТОРОМ НАХОДИЛСЯ ПРЕДЫДУЩИЙ ТРИГГЕР, ТО ЕСТЬ В ТРИГГЕРЫ ЗАПИСЫВАЕТСЯ ТА ИНФОРМАЦИЯ, КОТОРАЯ БУДЕТ НА ЕГО ИНФОРМАЦИОННОМ ВХОДЕ  $D$ .

Таким образом, через семь тактов в регистр будет записано двоичное число 110100.

### КОНТРОЛЬНЫЕ ВОПРОСЫ

- 1 Поясните назначение триггерных устройств.
- 2 Как строятся триггеры с динамическим управлением?
- 3 Приведите структурные схемы и условные обозначения параллельного, сдвигающего и реверсивного регистров.
- 4 Назовите основные параметры и признаки классификации счетчиков.
- 5 Каким образом достигается повышение быстродействия счетчиков?

### 4 КОНТРОЛЬНАЯ РАБОТА

**Задача 1** В усилительном каскаде с общей базой (рис. 10) заданы следующие параметры:  $h_{216}$ ;  $h_{126}$ ;  $h_{226}$ ;  $h_{116}$ ;  $R_3$ ;  $R_k$ ;  $R_n$ ;  $R_r$  (табл. 3). Найти усилительные параметры схемы.

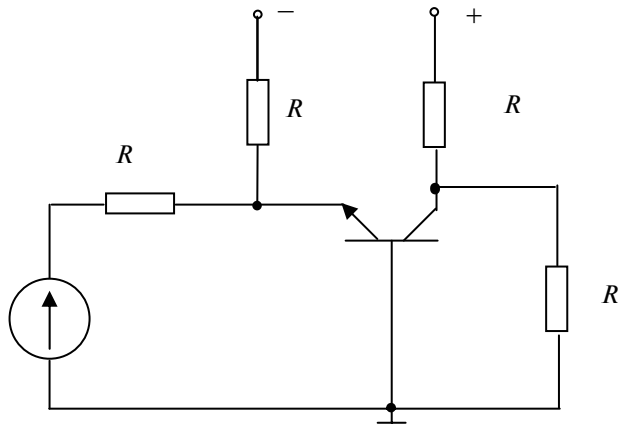


Рис. 10 Усилительный каскад с ОБ

3 Исходные данные к задаче 1

№ вар и-анта	$h_{21б}$	$h_{12б} \times 10^{-4}$	$h_{22б},$ мкСм	$h_{11б},$ Ом	$R_э,$ Ом	$R_к,$ Ом	$R_н,$ КОм	$R_г,$ Ом
0	0,97	10	3	39	180	1	13	100
1	0,99	8	4	27	180	1,5	15	130
2	0,98	9	2	24	150	1,2	18	150
3	0,99	10	1	30	200	1	10	100
4	0,96	7	4	22	180	1,5	20	180
5	0,97	10	3	24	220	1,2	22	200
6	0,99	8	2	39	200	1	13	130
7	0,98	9	1	27	180	1,5	15	100
8	0,96	7	4	30	150	1,2	18	150
9	0,97	8	2	22	200	1	10	180

Продолжение табл. 3

№ вар и-анта	$h_{21б}$	$h_{12б} \times 10^{-4}$	$h_{22б},$ мкСм	$h_{11б},$ Ом	$R_э,$ Ом	$R_к,$ Ом	$R_н,$ КОм	$R_г,$ Ом
10	0,98	10	3	39	220	1,2	20	130
11	0,99	9	1	27	200	1,5	22	100
13	0,97	8	3	30	180	1,2	15	200
14	0,96	10	1	22	150	1,5	18	180
15	0,99	9	2	39	180	1	20	100
16	0,98	8	3	27	200	1,5	13	100
17	0,96	10	1	39	180	1	15	130
18	0,97	9	4	30	220	1,2	18	150

19	0,99	7	2	27	180	1,5	10	100
20	0,96	10	3	24	150	1	20	180
21	0,98	7	1	22	220	1,2	22	200
22	0,97	8	4	29	150	1,5	13	130
23	0,99	9	2	30	200	1	15	100
24	0,96	10	1	27	180	1,2	18	150

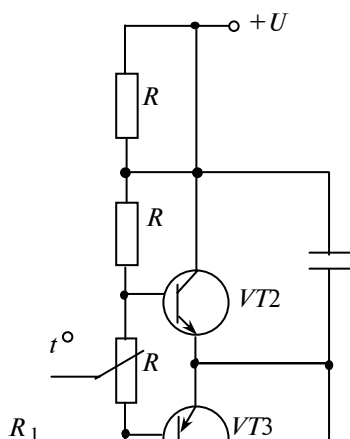
**Задача 2** Рассчитать усилитель мощности, схема которого приведена на рис. 11, со следующими параметрами:  $P_{\text{вых}}$ , Вт;  $R_{\text{н}}$ , Ом;  $f_{\text{min}}$ , Гц;  $f_{\text{max}}$ , Гц, значения которых приведены в табл. 4.

#### 4 Исходные данные к задаче 2

№ варианта	0	1	2	3	4	5	6	7	8	9	10	11	12
$P_{\text{вых}}$ , Вт	13	12	11	7	8	9	10	9	8	7	11	12	13
$R_{\text{н}}$ , Ом	10	13	15	8	10	13	8	15	10	13	15	10	8
$f_{\text{min}}$ , Гц	46	52	46	48	54	48	50	54	52	46	48	50	52
$f_{\text{max}}$ , кГц	10	13	12	11	15	14	12	13	10	15	14	12	10

Продолжение табл. 4

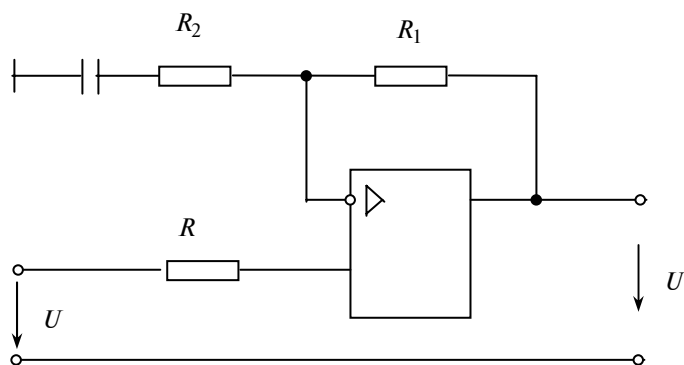
№ варианта	13	14	15	16	17	18	19	20	21	22	23	24
$P_{\text{вых}}$ , Вт	9	8	13	12	11	7	8	9	10	13	12	11
$R_{\text{н}}$ , Ом	10	13	15	8	10	13	15	8	10	13	15	8
$f_{\text{min}}$ , Гц	50	52	46	54	48	50	54	52	46	48	50	52
$f_{\text{max}}$ , кГц	10	13	12	11	15	14	12	13	10	15	14	12





№ варианта	13	14	15	16	17	18	19	20	21	22	23	24
$R_1$ , кОм	24	22	30	39	27	30	22	39	24	22	30	39
$R_2$ , кОм	52	56	68	62	75	68	62	56	51	62	51	75
$R$ , кОм	180	100	150	100	180	150	100	180	150	100	180	150
$C$ , нФ	50	50	50	50	50	50	50	50	50	50	50	50

**Задача 4** Используя операционный усилитель К140УД20, спроектировать активный фильтр высокой частоты (рис. 13) с коэффициентом передачи  $K_n$ ,  $R_{oc}$ ,  $T_{oy} = 15,9 \cdot 10^{-3}$  с, нижней частотой полосы пропускания  $f_n$  (табл. 6).



**Рис. 13** Активный фильтр высоких частот

### 6 Исходные данные к задаче 4

№ варианта	0	1	2	3	4	5	6	7	8	9	10	11	12
$K_n$	65	70	50	60	80	65	55	70	80	65	70	60	60
$R_{oc}$ , кОм	2,7	2,4	3,0	3,9	4,3	4,7	2,2	2,7	2,4	3,0	3,9	4,3	4,3
$f_n$ , Гц	550	480	600	500	450	480	550	600	450	500	480	550	550
№ варианта	13	14	15	16	17	18	19	20	21	22	23	24	
$K_n$	70	65	80	70	55	65	80	60	50	70	65	55	

$R_{ос},$ кОМ	3,9	3,0	2,4	2,7	2,2	4,7	4,3	3,9	3,0	2,4	2,7	4,7
$f_{н},$ ГЦ	48 0	50 0	45 0	60 0	55 0	48 0	45 0	50 0	60 0	48 0	55 0	45 0

**Задача 5** Минимизировать ФАЛ, заданную таблицей истинности (табл. 7), для единичных значений с использованием карты Вейча.

### 7 Исходные данные для решения задачи 5

Входные переменные				Значение ФАЛ для соответствующего варианта													
$X_4$	$X_3$	$X_2$	$X_1$	0	1	2	3	4	5	6	7	8	9	10	11	12	13
0	0	0	0	1	0	1	0	1	0	1	1	0	1	0	1	0	0
0	0	0	1	1	1	1	1	0	0	1	1	1	1	0	0	0	1
0	0	1	0	0	0	0	1	0	1	0	0	0	1	1	1	0	1
0	0	1	1	0	1	0	0	1	1	1	0	1	0	0	1	0	1
0	1	0	0	0	0	1	1	0	0	1	1	0	0	1	1	1	0
0	1	0	1	1	1	1	0	1	1	1	1	1	0	0	0	1	0
0	1	1	0	1	1	1	1	0	1	1	1	0	1	1	1	0	1
0	1	1	1	0	0	0	1	0	0	1	0	0	1	0	0	1	1
1	0	0	0	1	0	0	1	0	0	1	0	1	1	0	1	1	1
1	0	0	1	1	1	1	0	1	1	0	1	1	1	1	0	1	0
1	0	1	0	0	1	1	0	1	1	0	1	0	1	0	1	1	0
1	0	1	1	0	0	0	0	1	0	0	0	0	0	1	0	0	1
1	1	0	0	0	0	1	1	0	1	0	0	1	0	1	0	0	1
1	1	0	1	0	1	0	0	1	1	0	1	0	1	0	1	1	0
1	1	1	0	1	1	1	0	1	0	1	1	1	1	1	0	1	0
1	1	1	1	1	0	1	1	0	1	0	0	1	0	1	0	1	0

Продолжение табл. 7

Входные переменные				Значение ФАЛ для соответствующего варианта										
$X_4$	$X_3$	$X_2$	$X_1$	14	15	16	17	18	19	20	21	22	23	24
0	0	0	0	0	0	1	0	1	0	1	0	1	1	0

0	0	0	1	1	1	1	0	1	0	1	0	1	0	0
0	0	1	0	1	1	0	1	0	0	1	1	0	1	0
0	0	1	1	0	0	1	1	0	1	0	1	0	0	1
0	1	0	0	1	0	0	0	1	1	1	0	1	1	1
0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
0	1	1	0	1	1	1	0	1	0	1	1	0	0	1
0	1	1	1	1	0	1	1	0	1	0	0	1	1	0
1	0	0	0	1	1	0	0	1	1	0	1	0	1	0
1	0	0	1	0	0	0	0	1	0	1	0	1	0	1
1	0	1	0	1	1	1	1	0	1	1	0	1	0	1
1	0	1	1	0	0	1	1	0	0	0	1	0	1	0
1	1	0	0	1	0	1	0	1	1	1	1	0	0	1
1	1	0	1	1	1	0	0	1	1	0	0	1	1	0
1	1	1	0	0	1	0	1	0	0	1	1	0	0	1
1	1	1	1	0	0	0	1	0	0	0	0	1	0	1

**Задача 6** Осуществить минимизацию логической функции (ФАЛ)  $Y(X_4, X_3, X_2, X_1)$ , заданную таблицей истинности (табл. 8), с помощью карты Вейча и построить структурную схему логического устройства, используя базовые логические элементы И – НЕ.

**8 Исходные данные для решения задачи 6**

Входные переменные				Значение ФАЛ для соответствующего варианта													
$X_4$	$X_3$	$X_2$	$X_1$	0	1	2	3	4	5	6	7	8	9	10	11	12	13
0	0	0	0	1	0	1	1	0	1	0	1	0	1	0	1	1	0
0	0	0	1	1	1	1	0	1	1	1	1	0	0	1	1	0	1
0	0	1	0	1	0	1	1	0	0	1	0	1	1	0	1	1	1
0	0	1	1	0	1	0	0	1	0	0	1	0	1	1	1	1	1
0	1	0	0	1	0	0	1	0	1	0	0	1	1	1	0	1	0
0	1	0	1	0	1	0	0	0	1	1	1	0	1	1	1	0	1
0	1	1	0	1	0	1	0	0	0	0	0	1	0	1	0	1	0
0	1	1	1	1	0	1	1	1	1	1	0	1	0	0	0	0	1
1	0	0	0	0	0	1	1	1	0	0	1	0	0	1	0	1	0



1	0	0	1	0	0	1	0	0	1	0	1	0	1	1	1	0	0
1	0	1	0	1	0	1	1	1	1	1	0	0	0	0	1	0	1
1	0	1	1	1	1	0	1	1	0	1	1	0	1	1	0	1	0
1	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1
1	1	0	1	1	0	1	0	1	1	0	1	1	0	1	0	0	0
1	1	1	0	0	1	0	1	1	0	1	0	0	0	0	0	1	1
1	1	1	1	0	1	0	0	0	0	1	1	1	0	0	1	0	0

Продолжение табл. 8

Входные переменные				Значение ФАЛ для соответствующего варианта													
$X_4$	$X_3$	$X_2$	$X_1$	14	15	16	17	18	19	20	21	22	23	24			
0	0	0	0	1	0	1	1	1	0	1	1	0	0	1			
0	0	0	1	0	1	0	0	0	1	0	1	1	1	0			
0	0	1	0	0	1	0	1	0	0	1	0	1	0	0			
0	0	1	1	1	0	1	0	1	1	0	1	0	1	1			
0	1	0	0	0	1	0	1	0	1	1	0	1	0	0			
0	1	0	1	1	0	1	0	1	0	0	1	0	1	1			
0	1	1	0	1	0	0	1	1	1	0	0	0	0	1			
0	1	1	1	0	1	1	0	0	0	1	0	1	0	0			
1	0	0	0	1	1	0	1	0	1	0	1	0	1	0			
1	0	0	1	0	0	1	0	1	0	1	0	1	0	1			
1	0	1	0	1	0	0	1	0	1	0	0	0	0	1			
1	0	1	1	0	1	0	1	1	0	1	1	1	1	0			
1	1	0	0	0	0	1	0	0	1	0	0	1	1	0			
1	1	0	1	1	1	0	1	1	0	1	1	0	0	1			
1	1	1	0	0	1	1	0	1	1	1	0	0	1	1			
1	1	1	1	1	0	1	0	0	0	0	1	1	0	0			

**Задача 7** На вход последовательного четырехразрядного регистра (рис. 14) подается двоичное число  $X$  (табл. 9). Какое число будет записано в регистр через шесть тактов, если в исходном состоянии регистр обнулен.

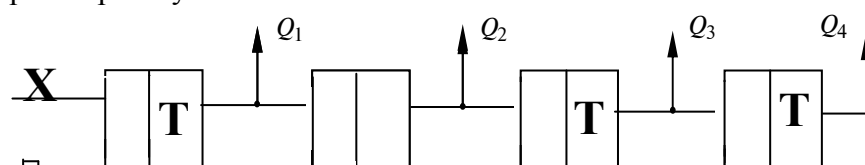


Рис. 14 Четырехразрядный регистр

9 Исходные данные к задаче 7

	№ варианта												
	0	1	2	3	4	5	6	7	8	9	10	11	
Число <i>X</i>	1	0	1	0	1	1	0	1	0	1	0	1	
	1	1	0	1	0	0	1	1	1	0	1	0	
	1	0	1	1	1	1	0	1	0	1	0	1	
	0	1	0	0	0	0	1	0	1	0	1	0	
	0	0	1	1	1	1	1	0	1	1	1	1	
	1	1	1	1	0	0	0	1	0	0	1	0	
	0	1	0	0	0	0	1	0	1	0	0	1	
	№ варианта												
	1	2	3	4	5	6	7	8	9	0	1	2	3
Число <i>X</i>	1	0	1	0	1	1	0	1	0	1	0	1	0
	0	1	1	1	0	0	1	0	1	0	1	0	1
	1	0	0	0	1	0	1	1	1	0	1	0	1
	0	1	0	1	0	1	0	0	1	1	0	1	1
	0	0	1	0	1	0	1	0	1	0	1	0	0
	1	1	0	0	0	1	0	1	0	1	0	0	1
	0	0	0	1	0	0	1	0	0	0	0	1	0

СПИСОК ЛИТЕРАТУРЫ

- 1 Опачий Ю.Ф. и др. Аналоговая и цифровая электроника. М.: Радио и связь, 1996. 768 с.
- 2 Манаев Е.И. Основы радиоэлектроники. М.: Радио и связь, 1990. 512 с.
- 3 Каяцкас А.А. Основы радиоэлектроники. М. Высшая школа, 1988. 464 с.
- 4 Цифровые интегральные микросхемы: Справочник / М.И. Богданович, И.Н. Грель, С.А. Дубинина и др. Минск: Беларусь, Польша, 1996. 605 с.
- 5 Полупроводниковые приборы. Диоды, тиристоры, оптоэлектронные приборы: Справочник / Под ред. Н.Н. Горюнова. М.: Энергоатомиздат, 1984.
- 6 Головатенко-Абрамова Л.П., Лапидес А.М. Задачи по электронике. М.: Энергоатомиздат, 1992. 110 с.

