

Т.И. ЧЕРНЫШОВА, Н.Г. ЧЕРНЫШОВ

**КОНСТРУИРОВАНИЕ И
ТЕХНОЛОГИЯ
ПОЛУПРОВОДНИКОВЫХ
ИНТЕГРАЛЬНЫХ МИКРОСХЕМ
НА УНИПОЛЯРНЫХ
ТРАНЗИСТОРАХ**



ИЗДАТЕЛЬСТВО ТГТУ

Учебное издание

ЧЕРНЫШОВА Татьяна Ивановна
ЧЕРНЫШОВ Николай Генрихович

КОНСТРУИРОВАНИЕ И ТЕХНОЛОГИЯ
ПОЛУПРОВОДНИКОВЫХ ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ НА УНИПОЛЯРНЫХ
ТРАНЗИСТОРАХ

Учебно-методическое пособие

Редактор З.Г. Чернова
Компьютерное макетирование М.А. Филатовой

Подписано к печати 15.12.2005.

Формат 60 × 84/16. Гарнитура Times. Бумага офсетная. Печать офсетная.

Объем: 2,56 усл. печ. л.; 2,7 уч.-изд. л.

Тираж 100 экз. С. 887^М

Издательско-полиграфический центр
Тамбовского государственного технического университета
392000, Тамбов, Советская, 106, к. 14
Министерство образования и науки Российской Федерации
Государственное образовательное учреждение
высшего профессионального образования
"Тамбовский государственный технический университет"

Т.И. ЧЕРНЫШОВА, Н.Г. ЧЕРНЫШОВ

**КОНСТРУИРОВАНИЕ И
ТЕХНОЛОГИЯ ПОЛУПРОВОДНИКОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ
НА УНИПОЛЯРНЫХ
ТРАНЗИСТОРАХ**

Рекомендовано УМО по образованию в области радиотехники, электроники, биомедицинской техники и автоматизации в качестве учебно-методического пособия по курсовому проектированию для студентов специальности 210200 дневного и заочного отделений



Тамбов
◆ Издательство ТГТУ ◆
2005

УДК 621.3.011.75
ББК з81я73-1
Ч49

Рецензент
Доктор технических наук, профессор
Д.А. Дмитриев

Чернышова Т.И., Чернышов Н.Г.

Ч49 Конструирование и технология полупроводниковых
интегральных микросхем на униполярных транзисторах:
Учеб.-метод. пособие. Тамбов: Изд-во Тамб. гос. техн.
ун-та, 2005. 44 с.

Приводится методика расчета, анализа характеристик и топологии интегральных микросхем на МДП-транзисторах.

Предназначено для студентов дневного и заочного отделений специальности 210201, изучающих "Интегральные устройства радиоэлектронных средств".

УДК 621.3.011.75
ББК з81я73-1

© Чернышова Т.И., Чернышов Н.Г.,
2005
© Тамбовский государственный
технический университет
(ТГТУ), 2005

ВВЕДЕНИЕ

Основной задачей курсового проекта по дисциплине «Интегральные устройства радиоэлектронных средств» является приобретение навыков самостоятельного инженерного и конструкторского расчета интегральных микросхем (ИМС) на униполярных транзисторах.

При проектировании ИМС значительное внимание уделяется расчету, анализу и топологии МДП-структур. При расчете параметров МДП-транзисторов первоочередной задачей является проведение сравнительного анализа характеристик ИМС со схемами аналогичного назначения. Кроме того, необходимо учитывать новейшие достижения в области МДП-структур и современной элементной базы.

1 ЦЕЛЬ И ЗАДАЧИ КУРСОВОГО ПРОЕКТИРОВАНИЯ

Целью курсового проекта является:

- обобщение и закрепление знаний, полученных по дисциплине «Интегральные устройства радиоэлектронных средств»;
- расширение знаний студентов о процессах, происходящих в интегральных микросхемах, использующих МДП-транзисторы, и методах их анализа;
- развитие навыков практического применения теоретических знаний и принятия инженерных и конструкторских решений;
- освоение методики расчета МДП-ИМС с использованием современных средств вычислительной техники.

2 СОДЕРЖАНИЕ И ОБЪЕМ КУРСОВОГО ПРОЕКТА

Проект выполняется в соответствии с индивидуальным заданием, разработанным руководителем. Вариант задания определяется руководителем курсового проекта.

Курсовой проект включает пояснительную записку и графическую часть. Объем пояснительной записки 25 – 30 страниц. Пояснительная записка и графическая часть проекта оформляются согласно стандарту предприятия «Проекты (работы) дипломные и курсовые».

В соответствии с утвержденным заданием (прил. А) на курсовой проект пояснительная записка включает следующие основные разделы:

- 1) схема интегральная с использованием МДП-транзисторов;
- 2) расчет электрических параметров МДП-транзисторов;
- 3) расчет конструктивных параметров МДП-ИМС;
- 4) конструирование МДП-транзисторов;
- 5) конструирование топологии кристалла МДП-ИМС.

Графическая часть объекта выполняется на листах формата А3 (топология кристалла МДП-ИМС) и А4 (электрическая схема и слои печатной платы). Обозначение элементов на электрических схемах выполняется согласно ГОСТ-2.701-2.759–68(71).

3 МЕХАНИЗМ РАБОТЫ И КЛАССИФИКАЦИЯ МДП-ТРАНЗИСТОРОВ

МДП-транзисторы – одна из разновидностей полевых транзисторов, в которых используется эффект дрейфа основных носителей заряда под действием продольного электрического поля и модуляция этого тока поперечным электрическим полем.

МДП-транзисторы отличаются от биполярных транзисторов, поскольку механизм их работы основан на перемещении только основных носителей заряда. В связи с этим их называют униполярными. Эти транзисторы имеют ряд преимуществ перед биполярными:

- 1) размеры и площадь гораздо меньше;
- 2) малый уровень шумов;
- 3) устойчивость к перегрузкам по току;
- 4) высокое входное сопротивление;
- 5) малую мощность рассеяния;
- 6) высокую помехоустойчивость;

7) малую стоимость;
 8) не нуждаются в создании изолирующих областей, что повышает степень интеграции,
 ряд недостатков:

- 1) меньшее быстродействие;
- 2) худшая воспроизводимость параметров;
- 3) низкая стабильность параметров во времени.

МДП-транзистор имеет четыре электрода, которые называют стоком, истоком, затвором и подложкой (рис. 1). Принцип действия МДП-транзистора основан на эффекте изменения электропроводности поверхностного слоя полупроводника между стоком и истоком под действием напряжения, приложенного к управляющему электроду (затвору), отделенному от поверхности полупроводника тонким слоем диэлектрика. Участок полупроводника с изменяющейся электропроводностью, в котором дрейфуют (движутся) основные носители заряда, называют каналом и изображают на чертежах в виде скрещенных линий. Затвор – металлическая или полупроводниковая область, используемая для создания модуляции дрейфового тока. Подложка является конструктивной основой МДП-транзистора.

Принцип действия МДП-транзистора основан на модуляции электропроводности поверхностного слоя полупроводника за счет изменения поперечного электрического поля между затвором и подложкой. Тип электропроводности обязательно совпадает с типом электропроводности областей стока и истока. Так как тип электропроводности истока, стока и канала противоположен типу электропроводности подложки, то сток. Исток и канал образуют с подложкой $p-n$ -переход.

В зависимости от типа основных носителей тока в канале различают n -канальные и p -канальные МДП-транзисторы. По конструктивному исполнению различают транзисторы со встроенным каналом и с индуцированным каналом.

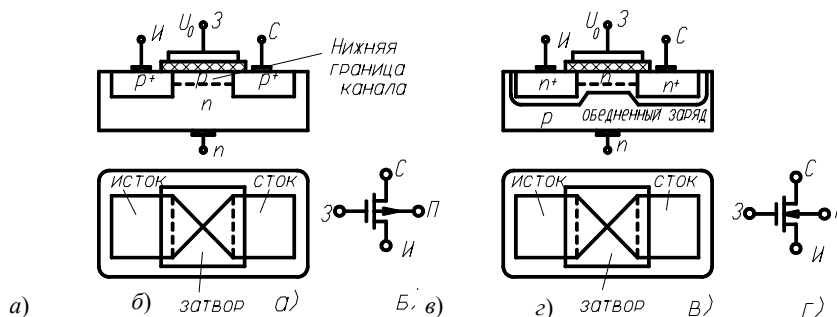


Рис. 1 МДП-транзисторы с индуцированным каналом n -типа: (а – упрощенная конструкция; б – условное обозначение) и с индуцированным каналом p -типа (в – упрощенная конструкция; г – условное обозначение)

Структура МДП-транзистора со встроенным каналом такова, что создание канала в тонком приповерхностном слое полупроводника предусматривается самой технологией производства. На чертежах канал в таких транзисторах обозначают сплошной линией.

Структура МДП-транзистора с индуцированным каналом отлична. При нулевом напряжении на затворе канал отсутствует. Если увеличить его (по модулю), то при некотором значении напряжения затвор-исток U_0 , называемом пороговым напряжением, на поверхности полупроводника будет индуцироваться инверсный слой, электропроводность которого совпадает с электропроводностью стока и истока. В результате области стока и истока оказываются соединенными тонким проводящим каналом между собой, и во внешней цепи возникает ток.

В связи с тем, что до последнего времени наибольшее применение в цифровых ИМС получили МДП-транзисторы с индуцированным каналом, дальнейшее изложение будет относиться к транзисторам этого типа.

Интегральные микросхемы, содержащие одновременно p -канальные и n -канальные транзисторы, называют комплементарными (КМДП-ИМС), которые отличаются высокой помехоустойчивостью, малой потребляемой мощностью, высоким быстродействием. Эти преимущества достигаются за счет более сложной технологии с меньшим выходом годных схем.

В МДП-ИМС нет необходимости применять дополнительные области для изоляции элементов друг от друга, в связи с чем степень интеграции МДП-ИМС выше, чем степень интеграции ИМС на биполярных транзисторах, а технологические маршруты их изготовления содержат меньшее количество операций.

Наибольшее распространение получили следующие маршруты производства: технология МДП-ИМС на p -канальных транзисторах с алюминиевыми и кремниевыми затворами, технология МДП-ИМС на n -канальных транзисторах с кремниевыми затворами, технология КМДП-ИМС с алюминиевыми, молибденовыми или кремниевыми затворами.

На рис. 2 показана последовательность технологических операций при производстве p -канальных МДП-ИМС с алюминиевыми затворами, на рис. 3 – n -канальные МДП-ИМС с кремниевыми затворами, на рис. 4 – маршрут производства КМДП-ИМС с кремниевыми затворами.

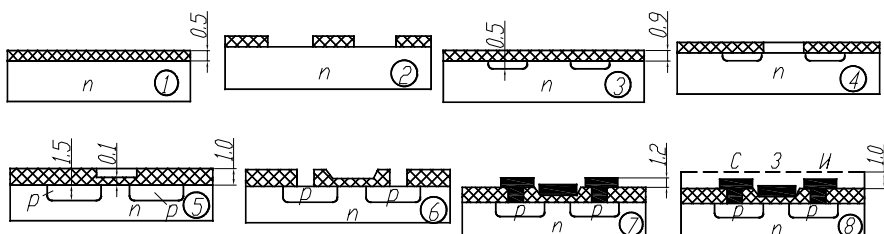


Рис. 2 Последовательность технологических операций при производстве p -канальных МДП-ИМС с алюминиевыми затворами:

- 1 – окисление кремниевой пластины n -типа; 2 – фотолитография для вскрытия окон под области стоков, истоков и диффузионных шин; 3 – локальная загонка примеси p -типа в поверхностную область будущих стоков и истоков методом ионного легирования и второе окисление с одновременной разгонкой примеси;
- 4 – фотолитография для удаления окисла с подзатворных областей; 5 – формирование подзатворного диэлектрика окислением в сухом кислороде и дополнительная разгонка примеси в областях стоков и истоков; 6 – фотолитография для вскрытия окон под контакты к областям стока, истока и диффузионным шинам; 7 – нанесение пленки алюминия и фотолитография для создания рисунка разводки; 8 – нанесение пассивирующего слоя ФСС с последующим фотолитографическим вскрытием окон над контактными площадками и областями скрайбирования

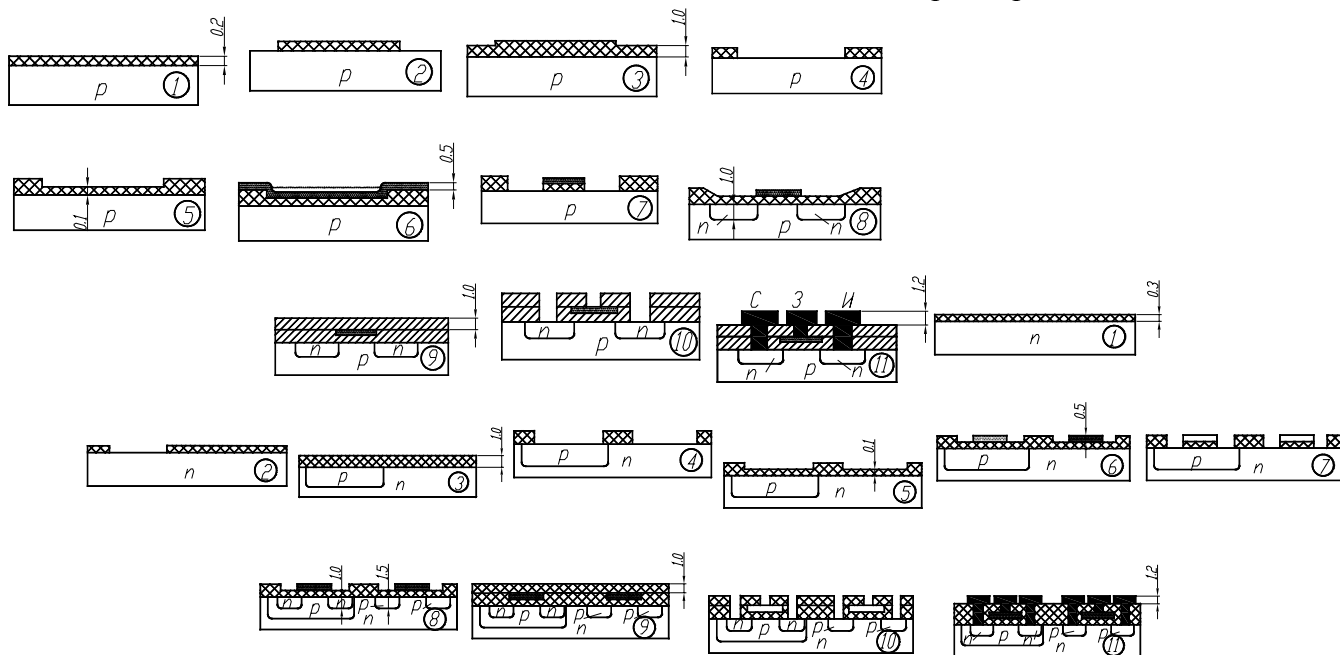


Рис. 4 Последовательность технологических операций при производстве КМДП-ИМС с кремниевыми затворами:

- 1 – окисление кремниевой пластины p -типа; 2 – фотолитография для вскрытия окон под диффузию примеси p -типа и формирования областей размещения n -канальных транзисторов; 3 – ионное внедрение бора во вскрытые области, окисление и одновременная разгонка бора; 4 – фотолитография для вскрытия окон под области n -канальных транзисторов, диффузионных шин и охранных колец; 5 – формирование подзатворного

окисла кремния; 6 – нанесение пленки поликристаллического кремния и фотолитография по поликристаллическому кремнию для формирования кремниевых затворов и шин; 7 – фотолитография для вскрытия окон под легирование областей стоков, истоков p -канальных транзисторов, p -шин и p -охранных колец и проведение загонки бора ионным легированием, затем фотолитография для вскрытия окон под легирование областей стоков, истоков n -канальных транзисторов, n -шин и n -охранных колец и проведение загонки фосфора ионным легированием; 8 – окисление и одновременная разгонка примесей в ионно-легированных слоях; 9 – нанесение фосфоросиликатного стекла (межслойная изоляция); 10 – вскрытие окон под контакты методом фотолитографии; 11 – напыление алюминия и фотолитография для формирования металлических проводящих дорожек, перемычек на затворы и контактных площадок

5 ОСНОВНЫЕ ПАРАМЕТРЫ МДП-СТРУКТУР И МДП-ТРАНЗИСТОРОВ

Для удобства проектирования МДП-ИМС целесообразно рассмотреть электрофизические параметры исходной полупроводниковой (кремниевой) подложки, а также конструктивные и электрические параметры МДП-транзисторов и связь их между собой.

К электрофизическим параметрам кремния, влияющим на характеристики МДП-структур, относятся: тип электропроводности $n(p)$; концентрация примеси в пластине N_0 , см^{-3} или удельное объемное сопротивление ρ_v , Ом·см; подвижность носителей заряда канале μ_n или μ_p , $\text{см}^2/(\text{В}\cdot\text{с})$; концентрация поверхностных состояний $N_{\text{пов}}$, см^{-2} ; диэлектрическая проницаемость $\epsilon_{\text{п}}$.

Основными конструктивными параметрами МДП-транзистора (рис. 5) являются: длина канала l_k , мкм; ширина канала b_k , мкм; толщина затворного диэлектрика h_d , мкм. Остальные конструктивные параметры (размеры затвора, областей стока и истока, толщина стока и истока) являются вспомогательными и определяются при проектировании по технологическим ограничениям на размеры МДП-структур (см. табл. 1).

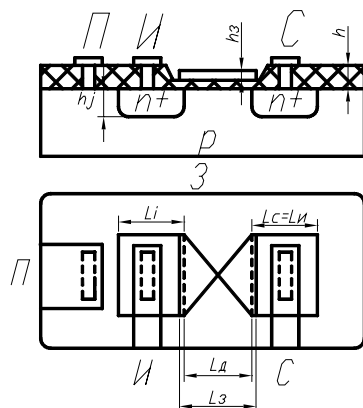


Рис. 5 К определению конструктивных параметров МДП-транзистора

К основным электрическим параметрам и характеристикам МДП-транзисторов относятся: стоковая характеристика $I_c = f(U_c)$ при $u_3 = \text{const}$; стоко-затворная характеристика $I_c = f(U_3)$ при $u_c = \text{const}$; пороговое напряжение U_0 , В; крутизна S , А/В; удельная крутизна S_0 , А/В²; дифференциальное сопротивление канала R_k , Ом; входное сопротивление $R_{\text{вх}}$, МОм; паразитные межэлектродные емкости $C_{\text{зп}}$, $C_{\text{зи}}$, $C_{\text{зс}}$, $C_{\text{си}}$, $C_{\text{ип}}$, $C_{\text{сп}}$, пФ; постоянная времени канала τ_k , нс.

Рассмотрим параметры U_0 , S , S_0 , R_k на основе анализа стоковых и стоко-затворных характеристик МДП-транзистора без учета токов утечки в схеме включения с общим истоком (рис. 6, а), как наиболее распространенной в цифровых ИМС.

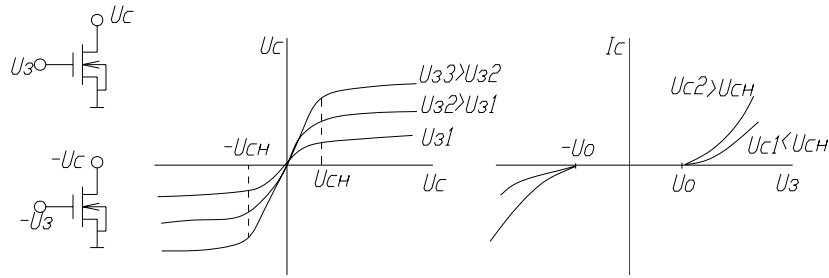


Рис. 6 Схемы включения (а), стоковые (б) и стоко-затворные (в) статические характеристики *n*- и *p*-канальных МДП-транзисторов

Семейство стоковых характеристик *n*- и *p*-канальных МДП-транзисторов приведено на рис. 6, б. Условно их можно разделить на два участка: крутой и пологий, где наблюдается насыщение стокового тока I_c при достаточно большом стоковом напряжении U_0 . Границу насыщения характеризуют напряжением насыщения

$$U_{сн} = U_3 - U_0, \quad (1)$$

знаки при U_3 и U_0 соответствуют типу электропроводности индуцированного канала.

Семейство стоко-затворных характеристик приведено на рис. 6, в. Начало всех характеристик соответствует пороговому напряжению U_0 . При стоковых напряжениях, соответствующих режиму насыщения ($U_c \geq U_{сн}$), характеристики практически сливаются.

Аналитически выражение стоковой характеристики имеет вид:

$$I_c = \frac{\mu C_{30} b_k}{2l_k} [2U_c(U_3 - U_0) - U_c^2] \text{ при } U_c \leq U_3 - U_0; \quad (2)$$

$$I_c = \frac{\mu C_{30} b_k}{2l_k} (U_3 - U_0)^2 \text{ при } U_c > U_3 - U_0, \quad (3)$$

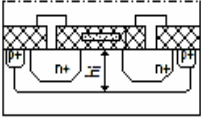
где C_{30} – удельная емкость затвора относительно канала, определяемая по формуле

$$C_{30} = \epsilon_0 \epsilon_d / h_d, \quad (4)$$

где ϵ_d – диэлектрическая проницаемость подзатворного диэлектрика.

1 Технологические ограничения на размеры МДП-структур

Чертеж топологии	Наименование элемента топологии, наименование и обозначение размера	Вид технологии		
		<i>p</i> -МДП	<i>n</i> -МДП	КМДП
<p><i>p</i>-канальный МДП-транзистор с алюминиевым затвором</p>	Толщина подзатворного диэлектрика (SiO ₂) h_d , мкм	0,07...0,1	0,07...0,1	$\geq 0,1$
	Толщина толстого диэлектрика (SiO ₂) $h_{тд}$, мкм	1,0	1,0	1,0
	Толщина металлизации (алюминия) h_m , мкм	1,2	1,2	1,2
	Толщина кремниевого затвора $h_{п.к.з.}$, мкм	–	0,5	0,5
	Толщина межслойной изоляции (ФСС) $h_{м.и.}$, мкм	–	1,0	1,0
	Толщина пассивирующего слоя $h_{пс.}$, мкм	1,0	1,0	1,0
	Толщина стоков, истоков, диффузионных проводников h_j , мкм	1,5	1,0	1,0 (<i>n</i> +) 1,5 (<i>p</i> +)
	Толщина <i>p</i> -областей для формирования <i>n</i> -канальных транзисторов КМДП-ИМС h_i , мкм	–	–	6,0...7,0
	Минимальная длина алюминиевого (кремниевого) затвора l_3 , мкм	12	5	5

<p><i>n</i>-канальный МДП-транзистор с кремниевым затвором</p> 	<p>Перекрытие областей стока (истока) алюминиевым (кремниевым) затвором l, мкм</p>	2,0	0,8	1,0
	<p>Минимальное расстояние от края контактного окна до края стока (истока), диффузионного проводника кремниевого затвора a, мкм</p>	4,0	2,0	2,0
	<p>Минимальный размер контактного окна к стоку (истоку), диффузионному проводнику, кремниевому затвору $c \times c$, мкм</p>	6×6	5×5	5×5
	<p>Минимальное расстояние от затвора до края контактного окна к истоку (стоку) d, мкм</p>	10,0	4,0	4,0
	<p>Перекрытие области канала затвором на его конце e, мкм</p>	3,0	2,0	До охранного кольца (Al) 2,0 (Si) 5,0
	<p>Минимальное расстояние между соседними стоковыми (истоковыми) областями и диффузионными проводниками f, мкм</p>	10,0	5,0	5,0

Продолжение табл. 1

Чертеж топологии	Наименование элемента топологии, наименование и обозначение размера	Вид технологии		
		<i>p</i> -МДП	<i>n</i> -МДП	КМДП
<p>Диффузионные проводники</p>  <p>Поликремниевые проводники</p>  <p>Проводники металлизации</p> 	<p>Минимальная ширина диффузионного проводника и охранного кольца g, мкм</p>	8,0	5,0	5,0
	<p>Минимальное расстояние между кремниевыми затворами k, мкм</p>	–	4,0	4,0
	<p>Минимальное расстояние между алюминиевыми затворами и между проводниками металлизации s, мкм</p>	8,0	5,0	5,0
	<p>Минимальная ширина проводников металлизации j, мкм</p>	8,0	5,0	5,0
	<p>Перекрытие проводником металлизации контактного окна ко всем областям t, мкм</p>	3,0	2,0	2,0
	<p>Расстояние от края кристалла до контактной площадки u, мкм</p>	≥50	≥50	≥50
	<p>Минимальный размер контактной площадки для ручной (числитель) и автоматизированной (знаменатель) термокомпрессионной сварки $v \times v$, мкм</p>	50×50 / 150×150	50×50 / 150×150	50×50 / 150×150
<p>Минимальное расстояние между контактными площадками для ручной (числитель) и автоматизированной (знаменатель) термокомпрессионной сварки w, мкм</p>	70 / 50	70 / 50	70 / 50	

	Расстояние между контактными площадками и другими элементами схемы x , мкм	20	20	20
--	--	----	----	----

Усилительные свойства МДП-транзистора характеризуются крутизной стоковой характеристики

$$S = \left. \frac{\partial I_c}{\partial U_3} \right|_{U_c = \text{const}}.$$

Продифференцировав выражения, получим значения крутизны для крутого и пологого участков стоковой характеристики соответственно:

$$S = \frac{\mu C_{30} b_k}{l_k} U_c = S_0 U_c \text{ при } U_c \leq U_3 - U_0; \quad (5)$$

$$S = \frac{\mu C_{30} b_k}{2l_k} (U_3 - U_0) = S_0 (U_3 - U_0) \text{ при } U_c > U_3 - U_0, \quad (6)$$

где S_0 – удельная крутизна.

Из выражений (5), (6) видно, что крутизна МДП-транзистора линейно зависит от напряжения на электродах и не является однозначным параметром. Для ее определения необходимо обязательно оговорить режим работы, т.е. напряжения. Поэтому для характеристики параметров МДП-транзистора целесообразнее ввести удельную крутизну, которая выражается через электрофизические и конструктивные параметры МДП-структуры

$$S_0 = \mu C_{30} b_k / l_k. \quad (7)$$

Аналогично, дифференцируя выражение (2), можно определить сопротивление канала для крутого участка характеристики:

$$R_k = \frac{1}{\partial I_c / \partial U_c} = \frac{1}{S_0 (U_3 - U_c - U_0)} \text{ при } U_c \leq U_3 - U_0. \quad (8)$$

Для определения сопротивления канала в пологой области стоковой характеристики существует эмпирическая формула

$$R_k = \frac{1}{S'_0 (U_3 - U_0)^n}, \quad (9)$$

где S'_0 – удельная крутизна, вычисляемая опытным путем; $n = 1 \dots 2$ – коэффициент, зависящий от технологии изготовления.

Пороговое напряжение связано с электрофизическими параметрами МДП-структуры соотношениями:

$$U_0 = - \left(|\varphi_{мп}| + \frac{Q_{SS}}{C_{30}} + \frac{Q_n}{C_{30}} + 2\varphi_{\Phi_i} \right) \text{ для } p\text{-канального транзистора;} \quad (10)$$

$$U_0 = - \left(|\varphi_{мп}| - \frac{Q_{SS}}{C_{30}} + \frac{Q_u}{C_{30}} + 2\varphi_{\Phi_i} \right) \text{ для } n\text{-канального транзистора.} \quad (11)$$

Здесь $\varphi_{мп}$ – разность потенциалов, определяемая разницей в работах выхода полупроводника и материала затвора, в частности, металла (в случае алюминиевого затвора эту величину определяют по графику рис. 7 по известной концентрации примесей в полупроводниковой пластине N_0 и типу ее электропроводимости); Q_{SS} , Q_n – соответственно, плотности заряда поверхностных состояний на границе полупроводника и диэлектрика и пространственного заряда в полупроводнике.

Плотности зарядов определяют по выражениям:

$$Q_{SS} = qN_{пов}; \quad (12)$$

$$Q_n = \sqrt{2\varepsilon_0 \varepsilon_n q N_0 \varphi_{\Phi_i}}, \quad (13)$$

где q – заряд электрона; φ_{Φ_i} – потенциал, зависящий от уровня Ферми в полупроводнике относительно середины запрещенной зоны:

$$\varphi_{\Phi_i} = \varphi_T \ln(N_0 / n_i), \quad (14)$$

где φ_T – температурный потенциал ($\sim 0,026$ В); n_i – собственная концентрация носителей в полупроводнике, равная для кремния $2 \cdot 10^{10}$ см⁻³.

Из сравнения формул (10) и (11) видно, что пороговое напряжения n -канального транзистора ниже, так как два последних слагаемых меняют знаки на обратные. Существенным резервом снижения поро-

говых напряжений является уменьшение разности потенциалов $\varphi_{мп}$ за счет подбора материала затвора и уменьшения плотности поверхностных состояний $N_{пов}$, которая зависит от качества поверхности и ее ориентации относительно плоскостей кристаллической решетки.

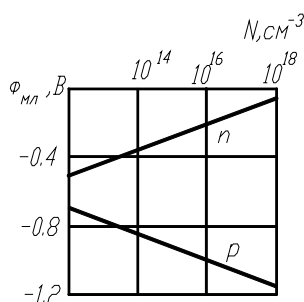


Рис. 7 Зависимость разности потенциалов $\varphi_{мп}$ для системы Al-Si от концентрации примеси в кремнии

Для определения паразитных емкостей и входного сопротивления необходимо снова обратиться к конструкции МДП-транзистора, представленной на рис. 5. Как видно из рисунка, входное сопротивление $R_{вх}$ равно сопротивлению утечки конденсатора затвор-сток (исток) или затвор-подложка и достигает десятков-сотен МОм.

Паразитные межэлектродные емкости МДП-транзистора зависят от геометрических размеров стока, истока, затвора и определяются (при симметричном расположении стока и истока) по формулам:

– емкость затвор-сток (исток):

$$C_{зи} = C_{зс} = C_{з0} b_k (l_3 - l_k) / 2 ; \quad (15)$$

– емкость затвор-подложка:

$$C_{зп} = C_{з0} b_k l_k ; \quad (16)$$

– емкость сток (исток)-подложка:

$$C_{сп} = C_{ип} = C_{j0} [b_k l_c + 2(b_k + l_c) h_j] ; \quad (17)$$

– емкость сток-исток:

$$C_{си} = C_{сп} C_{ип} / (C_{сп} + C_{ип}) = C_{сп} / 2 ; \quad (18)$$

– в схеме с общим истоком (рис. 6, а):

$$C_{си} \approx C_{сп} . \quad (19)$$

Удельную емкость обратно смещенного перехода сток-подложка C_{j0} определяют по эмпирической формуле

$$C_{j0} = \sqrt{\frac{2q\varepsilon_d \varepsilon_0 N_0}{U_{диф} + U_{с\ min}}} , \quad (20)$$

где $U_{диф}$ – диффузионный потенциал перехода сток-подложка ($\sim 0,7$ В); $U_{с\ min}$ – минимальное напряжение стока.

При проектировании цифровых МДП-ИМС удобнее оперировать входной и выходной емкостями МДП-транзистора, которые легко выразить через межэлектродные емкости для схемы с общим истоком:

$$C_{вх} = C_{зп} + C_{зи} ; \quad (21)$$

$$C_{вых} = C_{зп} . \quad (22)$$

Быстродействие МДП-транзисторов ограничивается временем релаксации заряда в активной области транзистора, которое характеризуют постоянной времени канала τ_k :

$$\tau_k = C_{зп} R_k .$$

Подставляя сюда значения из выражений (8), (7), (16), получим

$$\tau_k = \frac{l_k^2}{\mu(U_3 - U_0 - U_c)} \text{ при } U_c \leq U_3 - U_0 . \quad (23)$$

Постоянная времени канала, равная $10^{-9} \dots 10^{-10}$ с, много меньше постоянных времени внешних цепей транзистора, которыми и определяются частотные характеристики МДП-ИМС.

Рассмотренные параметры МДП-транзистора отражены в эквивалентной схеме рис. 8, а, где через $R_{ип}$ и $R_{сп}$ обозначены сопротивления закрытых $p-n$ -переходов исток-подложка и сток-подложка. Для аналитических расчетов в статическом режиме можно использовать упрощенную схему (рис. 8, б), полученную путем объединения выводов истока и подложки в пренебрежении инерционностью канала.

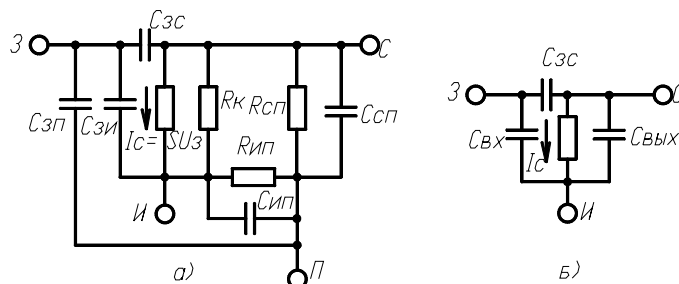


Рис. 8 Эквивалентные схемы МДП-транзисторов:
а – полная; б – упрощенная (для аналитических расчетов)

6 РЕЖИМЫ РАБОТЫ И СВЯЗЬ МЕЖДУ КОНСТРУКТИВНЫМИ И ЭЛЕКТРИЧЕСКИМИ ПАРАМЕТРАМИ МДП-ТРАНЗИСТОРОВ В ЦИФРОВЫХ ИМС

Цифровые МДП-ИМС предназначены для выполнения определенных логических функций. Базовой логической схемой для построения ИМС является инвертор, выполняющий логическую функцию инвертирования входного сигнала (операцию НЕ).

Для установления связи между конструктивными и электрическими параметрами МДП-транзисторов цифровых ИМС малой и средней степени интеграции достаточно рассмотреть статический и динамический режимы работы трех наиболее распространенных инверторов, которые отличаются схемой включения нагрузочного транзистора. Схемы, где нагрузочный транзистор выполняет функцию резистора, относят к инверторам с пассивной нагрузкой, а схемы, где он выполняет функцию активного элемента, – к инверторам с активной нагрузкой.

6.1 СТАТИЧЕСКИЙ РЕЖИМ РАБОТЫ ИНВЕРТОРА С ПАССИВНОЙ НАГРУЗКОЙ

Простейшей инвертирующей схемой на МДП-транзисторе является инвертор с пассивной нагрузкой (рис. 9). В нем в качестве нагрузки используется МДП-транзистор T_1 (в дальнейшем просто нагрузочный транзистор) с каналом такого же типа, что и ключевой транзистор T_2 .

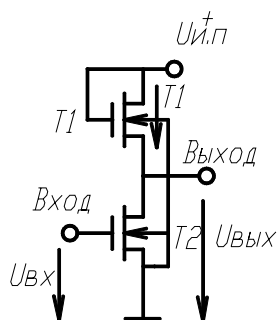


Рис. 9 Схема инвертора с пассивной нагрузкой

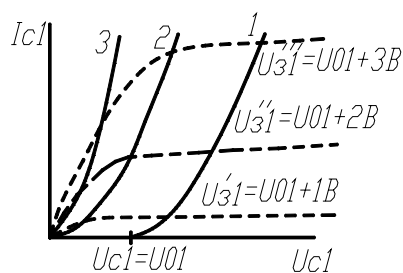


Рис. 10 Вольт-амперные характеристики нагрузочного транзистора:

	$1 - U_{\text{и.п.}}; 2 - U_3 = U_{\text{и.п.}} + U_0; 3 - U_3 > U_{\text{и.п.}} + U_0$
--	---

Рассмотрим вначале более простой случай, когда нагрузочный транзистор T_1 включен как нелинейный двухполосник (затвор объединен со стоком). Вольт-амперной характеристикой такого двухполосника является геометрическое место точек, в которых выполняется условие $U_c = U_3$. Она представляет собой параболу, целиком лежащую в пологой области стоковых характеристик (кривая 1 на рис. 10) и описываемую выражением

$$I_c = S_0 / 2(U_3 - U_0)^2.$$

Основной статической характеристикой инвертора является его передаточная характеристика $U_{\text{ввых}} = f(U_{\text{вх}})$, по которой легко рассчитать остальные статические характеристики схемы: амплитуду логического перепада ($U_{\text{ввых max}} - U_{\text{ввых min}}$), потребляемую мощность, статическую помехоустойчивость.

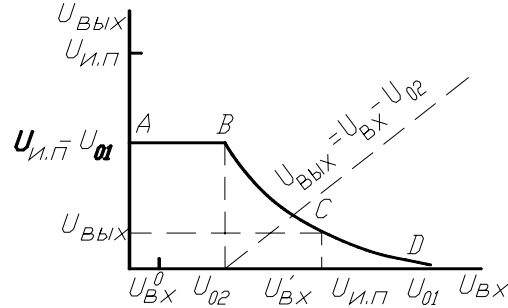


Рис. 11 Передаточная характеристика инвертора с нелинейной нагрузкой

Рассмотрим передаточную характеристику инвертора (рис. 11). При этом будем считать пороговые напряжения ключевого T_2 и нагрузочного T_1 транзисторов одинаковыми: $U_{01} = U_{02} = U_0$, что характерно для схем в интегральном исполнении. Влияние подложки полагаем пренебрежимо малым, что хорошо выполняется для низколегированной подложки с концентрацией примеси не более 10^{15} см^{-3} . В общем случае на передаточной характеристике можно выделить три участка. На участке AB ключевой транзистор закрыт, а напряжение на выходе инвертора

$$U_{\text{ввых}} = U_{\text{и.п.}} - U_{01} = U_{\text{и.п.}} - U_0. \quad (24)$$

Участок BC является переходным, где оба транзистора открыты и работают в пологой области токовых характеристик. На участке CD рабочая точка ключевого транзистора переходит в область стоковых характеристик с большой крутизной.

Закон изменения выходного напряжения для участка CD можно получить из условия равенства токов транзисторов T_1 и T_2 :

$$S_{01}(U_{\text{и.п.}} - U_{\text{ввых}} - U_0)^2 = S_{02}[2U_{\text{ввых}}(U_{\text{вх}} - U_0) - U_{\text{ввых}}^2].$$

Отсюда

$$U_{\text{ввых}} = \frac{U_{\text{и.п.}} + mU_{\text{вх}} - (m+1)U_0 - \sqrt{[U_{\text{и.п.}} + mU_{\text{вх}} - (m+1)U_0]^2 - (m+1)(U_{\text{и.п.}} - U_0)^2}}{m+1}, \quad (25)$$

где $m = S_{02}/S_{01}$ – отношение значений удельной крутизны транзисторов инвертора.

Обычно статический режим инвертора рассчитывают так, чтобы при заданных значениях

$$U_{\text{вх1}} \leq U_{\text{вх}}^0 \text{ и } U_{\text{вх2}} \geq U_{\text{вх}}^1 \quad (26)$$

получились выходные напряжения, удовлетворяющие неравенствам:

$$U_{\text{ввых1}} \geq U_{\text{ввых}}^1; U_{\text{ввых2}} \leq U_{\text{ввых}}^0. \quad (27)$$

Подставляя вторые неравенства (26), (27) в (25), получим выражение для расчета отношения значений удельной крутизны ключевого и нагрузочного транзисторов, при котором выполняется заданный статический режим:

$$m \geq \frac{(U_{\text{и.п.}} - U_0 - U_{\text{ввых}}^0)^2}{2U_{\text{ввых}}^0(U_{\text{вх}}^1 - U_0) - (U_{\text{ввых}}^0)^2}. \quad (28)$$

Если концентрация примесей в подложке больше 10^{15} см^{-3} , то необходимо учитывать влияние подложки. Из схемы рис. 9 видно, что между истоком и подложкой нагрузочного транзистора T_1 имеется разность потенциалов, которая изменяет пороговое напряжение транзистора U_{01} , а следовательно, и вы-

ходное напряжение, определяемое выражениями (24), (25). Тогда выходное напряжение инвертора с учетом влияния подложки и первого неравенства можно рассчитать по формуле

$$U'_{\text{ВЫХ}} \leq U_{\text{ВЫХ}} - K_{\text{П}} U_{\text{ВЫХ}} = U_{\text{ВЫХ}} (1 - K_{\text{П}}), \quad (29)$$

где $U_{\text{ВЫХ}}$ – напряжение без учета влияния подложки; $K_{\text{П}} = \frac{\xi}{\sqrt{U_{\text{и.п}} - U_0 - \xi \sqrt{U_{\text{и.п}} - U_0}}}$ – коэффициент влияния подложки; $\xi = \sqrt{2\varepsilon_0 \varepsilon_{\text{п}} q N_0 / C_{30}}$ – постоянная величина для данного транзистора.

Влияние потенциала подложки на характеристики МДП-транзистора заключается в том, что его изменение модулирует толщину области объемного заряда и, следовательно, канала, изменяя ток стока $I_{\text{с}}$. Таким образом, подложка является как бы вторым затвором в МДП-транзисторе.

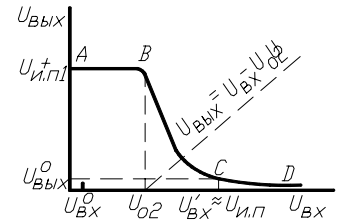
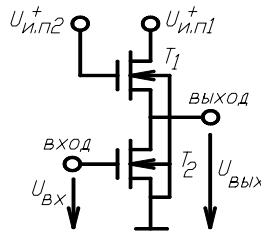
6.2 СТАТИЧЕСКИЙ РЕЖИМ РАБОТЫ ИНВЕРТОРА С ПАССИВНОЙ НАГРУЗКОЙ И ДВУМЯ ИСТОЧНИКАМИ ПИТАНИЯ

Для повышения быстродействия на затвор транзистора часто подают напряжение от отдельного источника питания $U_{\text{и.п}2} > U_{\text{и.п}1} + U_0$ (рис. 12). При этом нагрузочная характеристика перемещается в область малых напряжений $U_{\text{с}1}$ и становится более крутой (кривые 2, 3 на рис. 10). Статическая характеристика нагрузочного транзистора в этом случае описывается уравнением

$$I_{\text{с}1} = \frac{S_{01}}{2} \left[(U_{\text{и.п}2} - U_{\text{ВЫХ}} - U_0)^2 - (U_{\text{и.п}2} - U_{\text{и.п}1} - U_0)^2 \right]. \quad (30)$$

С повышением напряжения $U_{\text{и.п}2}$ нелинейность этой характеристики уменьшается, и быстродействие схемы в пределе стремится к быстродействию инвертора с линейной нагрузкой (резистором).

Передачная характеристика инвертора имеет три участка (рис. 13), причем на каждом участке на-



грузочный транзистор открыт, так как

Рис. 12 Схема инвертора с пассивной нагрузкой и двумя источниками питания

Рис. 13 Передаточная характеристика инвертора при $U_{\text{и.п}2} > U_{\text{и.п}1} + U_0$

$U_{\text{и.п}2} > U_{\text{и.п}1} + U_0$. На участке АВ ключевой транзистор T_2 закрыт и выходное напряжение $U_{\text{ВЫХ}} = U_{\text{и.п}1}$. На участке ВС ключевой транзистор работает в пологой области, а на участке CD – в крутой области стоковой характеристики. Приравнивая токи транзисторов T_1 и T_2 для участка CD, получим

$$S_{01} \left[(U_{\text{и.п}2} - U_{\text{ВЫХ}} - U_0)^2 - (U_{\text{и.п}2} - U_{\text{и.п}1} - U_0)^2 \right] = S_{02} \left[2U_{\text{ВЫХ}} (U_{\text{ВХ}} - U_0) - U_{\text{ВЫХ}}^2 \right]. \quad (31)$$

Отсюда

$$U_{\text{ВЫХ}} = \frac{m(U_{\text{ВХ}} - U_0) + (U_{\text{и.п}2} - U_0)}{m+1} \rightarrow \frac{\sqrt{[m(U_{\text{ВХ}} - U_0) + (U_{\text{и.п}2} - U_0)]^2 - (m+1)[(U_{\text{и.п}2} - U_0)^2 - (U_{\text{и.п}2} - U_0 - U_{\text{и.п}1})^2]}}{m+1}$$

В формулах (30), (31) при необходимости можно учесть влияние подложки путем уменьшения напряжения $U_{\text{и.п}2}$ на величину $K_{\text{П}} U_{\text{ВЫХ}}$, эквивалентную повышению порогового напряжения нагрузочного транзистора T_1 . Для упрощения расчетов можно подставить в (31) вместо $U_{\text{и.п}2}$ значение $U_{\text{и.п}2} - (K_{\text{П}} U_{\text{и.п}1})/2$, достаточное для середины диапазона изменения выходного напряжения.

Обычно статический режим инвертора с двумя источниками питания рассчитывают аналогично схеме с одним источником (см. рис. 13). Подставляя вторые неравенства, получим выражение для расчета отношения значений удельной крутизны ключевого и нагрузочного транзистора, при котором выполняется заданный статический режим:

$$m \geq \frac{(U_{\text{и.п}2} - U_{\text{ВЫХ}}^0 - U_0)^2 (U_{\text{и.п}2} - U_{\text{и.п}1} - U_0)^2}{2U_{\text{ВЫХ}}^0 (U_{\text{ВХ}}^1 - U_0) - (U_{\text{ВЫХ}}^0)^2}. \quad (32)$$

6.3 СТАТИЧЕСКИЙ РЕЖИМ РАБОТЫ ИНВЕРТОРА С АКТИВНОЙ НАГРУЗКОЙ

Такая схема инвертора широко распространена в КМДП-ИМС, где одновременно используются n - и p -канальные МДП-транзисторы. Преимуществами подобных инверторов являются отсутствие потребления мощности от источника питания в статическом режиме и лучшая форма передаточной характеристики.

Схема инвертора и его стоковые характеристики приведены на рис. 14. Как видно, затворы нагрузочного p -канального транзистора T_1 и ключевого n -канального транзистора T_2 соединены вместе, а исток каждого транзистора объединен с подложкой. Выходом инвертора являются объединенные стоки. При таком включении ключевой и нагрузочный транзисторы работают в противофазе, т.е. запираение одного связано с отпиранием другого и наоборот, что улучшает быстродействие. Противофазный режим можно объяснить тем, что в схеме всегда выполняется условие $U_{зи1} + U_{зи2} = U_{и.п.}$, так что уменьшение напряжения $U_{зи}$ одного из транзисторов приводит к увеличению напряжения $U_{зи}$ другого.

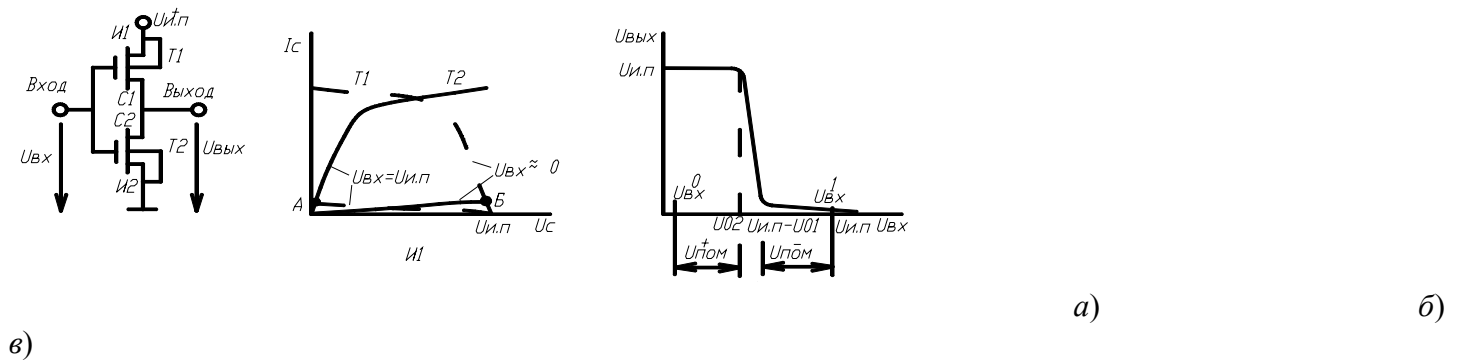


Рис. 14 Инвертор с активной нагрузкой:

a – электрическая схема; *б* – стоковые характеристики в открытом (А) и закрытом (Б) состояниях; *в* – передаточная характеристика

Рассмотрим передаточную характеристику инвертора (рис. 14). Параметры транзисторов будем считать одинаковыми, а токи утечки – пренебрежимо малыми. Пусть напряжение питания связано с пороговыми напряжениями транзисторов неравенством

$$U_{и.п.} > |U_{01}| + U_{02}. \quad (33)$$

Тогда при $0 < U_{вх} < U_{02}$ транзистор T_2 закрыт, транзистор T_1 открыт и выходное напряжение $U_{вых} = U_{и.п.}$. При увеличении $U_{вх}$ от U_{02} до $U_{и.п.} - U_{01}$ происходят плавное запираение транзистора T_1 , отпирание T_2 и уменьшение напряжения $U_{вых}$. При $U_{вх} = U_{и.п.} - U_{01}$ транзистор T_1 окончательно запирается и выходное напряжение становится равным нулю.

Отметим, что инвертор может работать и при $U_{и.п.} < U_{01} - U_{02}$, однако этот режим приводит к увеличению времени переключения, так как в течение части его оба транзистора будут закрыты. Но, с другой стороны, он дает экономию в потребляемой мощности.

Обычно статический режим инвертора рассчитывают так, чтобы при условиях (26) выполнялись неравенства (27). В силу специфики работы инвертора с активной нагрузкой для этого достаточно проверить неравенство (33).

6.4 СТАТИЧЕСКАЯ ПОМЕХОУСТОЙЧИВОСТЬ ИНВЕРТОРА

Статическая помехоустойчивость $U_{пом}$ характеризуется максимальным напряжением статической помехи, действующей на выходе или входах инвертора, но не нарушающей его нормального функционирования. Помехоустойчивость определяют из соотношения

$$U_{пом} = \min \left\{ \frac{U_{пом}^+}{U_{пом}^-} \right\}, \quad (34)$$

где $U_{пом}^+$ и $U_{пом}^-$ – допустимые значения положительной и отрицательной статических помех.

Значения статических помех можно определить по передаточной характеристике рис. 14 или по формулам:

$$U_{\text{пом}}^+ = U_{02} - U_{\text{вх}}^0; \quad (35)$$

$$U_{\text{пом}}^- = U_{\text{вх}}^1 - U_0. \quad (36)$$

При расчете статического режима инвертора для обеспечения заданной помехоустойчивости в рабочем диапазоне температур ИМС пороговые напряжения ключевого и нагрузочного транзисторов необходимо определять (при $U_{01} = U_{02} = U_0$) по выражению

$$U_{\text{пом}} = \begin{cases} (U_0 - TKU_0\Delta T_1) - U_{\text{вх}}^0; \\ U_{\text{вх}}^1 - (U_0 + TKU_0\Delta T_2), \end{cases} \quad (37)$$

где TKU_0 – температурный коэффициент пороговых напряжений (~ 4 мВ/°С); $\Delta T_1 = T_{\text{max}} - T_{\text{комн}}$; $\Delta T_2 = T_{\text{комн}} - T_{\text{max}}$; $T_{\text{комн}} = +20$ °С.

6.5 ДИНАМИЧЕСКИЙ РЕЖИМ РАБОТЫ ИНВЕРТОРОВ

Анализ динамического режима работы рассмотренных схем инверторов проведен при следующих условиях:

- а) входное напряжение меняется скачкообразно от $U_{\text{вх min}}$ до $U_{\text{вх max}}$;
- б) нагрузка имеет чисто емкостной характер и равна

$$C'_H = C_H + C_{\text{вых}} \approx C_H,$$

где $C_{\text{вых}}$ – выходная емкость инвертора.

Схема включения источника входного напряжения и конденсатора нагрузки для оценки быстродействия инвертора с нелинейной нагрузкой приведена на рис. 15, а, а соответствующие ей временные диаграммы – на рис. 15, б. Обычно быстродействие инвертора оценивают временами включения $t_{\text{вкл}}$, выключения $t_{\text{выкл}}$ и задержки распространения сигнала $t_{\text{зад}}$, уровни отсчета которых указаны на рис. 15, б. Очевидно, быстродействие инвертора будет определяться временем перезаряда конденсатора C_H , которое в свою очередь, определяется средним значением емкостного тока i_c .

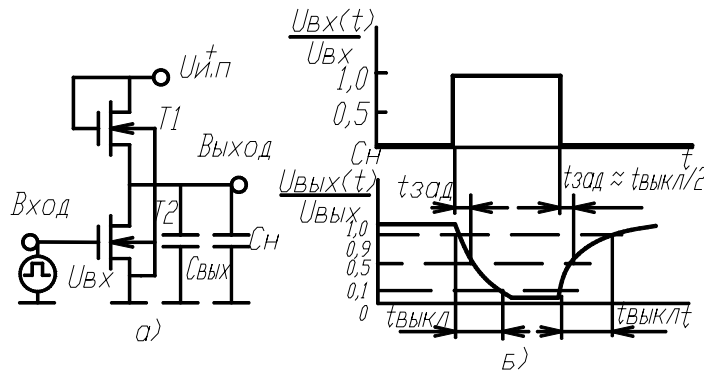


Рис. 15 Схема включения (а) и временны диаграммы работы инвертора (б) в динамическом режиме

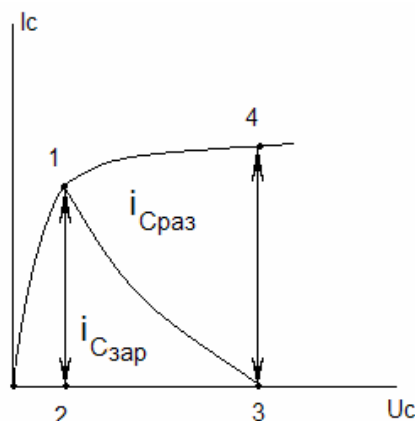


Рис. 16 К определению быстродействия инвертора

При скачкообразном входном сигнале рабочая точка инвертора перемещается по траекториям, отмеченным на рис. 16 цифрами 1-2-3 – при выключении (соответствует запирающему транзистору T_2) и 3-4-1 – при включении (соответствует отпирающему транзистору T_2). В этом случае быстродействие инвертора можно оценить по площади, расположенной под нагрузочной статической характеристикой при выключении, и по площади между нагрузочной и стоковой характеристиками ключевого транзистора при включении. Действительно, как видно из рис. 16, эти площади пропорциональны средним значениям токов заряда и разряда конденсатора нагрузки: $i_{мзар} = i_n$, $i_{сразр} = i_c - i_n$. Чем больше площади, тем больше средние значения емкостных токов и тем быстрее протекают переходные процессы. Так как площадь, соответствующая разряду конденсатора нагрузки, на рис. 17 больше площади, соответствующей его заряду, то время включения всегда меньше времени выключения. Поэтому ограничимся расчетом большего времени $t_{вкл}$.

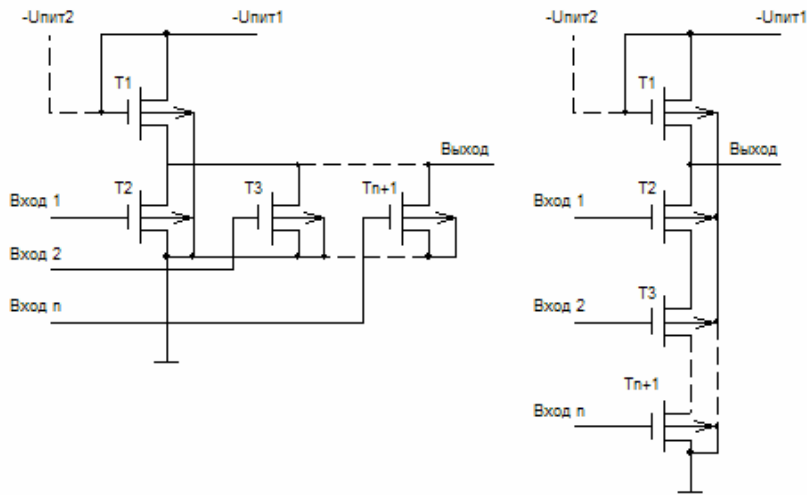


Рис. 17 Сложные схемы инверторов с пассивной нагрузкой:
 а – элемент ИЛИ-НЕ; б – элемент И-НЕ

Расчет времени выключения легко провести при скачкообразном входном сигнале, составив дифференциальное уравнение заряда конденсатора нагрузки C_n током $i(t)$ нагрузочного транзистора:

$$C_n \frac{dU_c(t)}{dt} = i(t). \quad (38)$$

Для решения уравнения (38) в его правую часть нужно подставить в случае инвертора с пассивной нагрузкой уравнение тока (3), в случае инвертора с пассивной нагрузкой и двумя источниками питания – уравнение тока (2), а в случае инвертора с активной нагрузкой – оба уравнения тока (2) и (3).

Далее приведены решения уравнения (38) для различных типов инверторов в виде выражений для времен выключения. Сюда включены выражения для сложных схем инверторов с пассивной (рис 17, а, б), активной нагрузками (рис. 18, а, б). Эти схемы имеют расширенные функциональные возможности, выполняя логические функции ИЛИ-НЕ и И-НЕ, и отличаются от простых инверторов параллельным или последовательным включением нескольких ключевых и нагрузочных МДП-транзисторов.

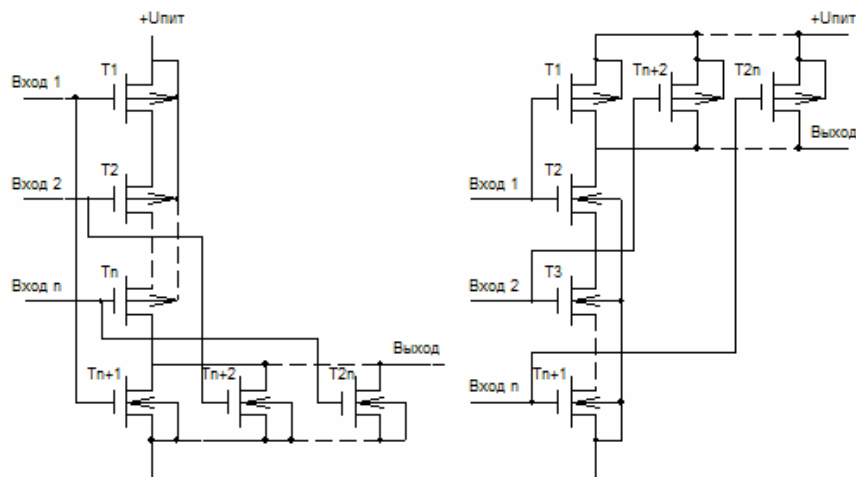


Рис. 18 Сложные схемы инверторов с активной нагрузкой:

a – элемент ИЛИ-НЕ; b – элемент И-НЕ

Для инвертора с пассивной нагрузкой (см. рис. 9, 17)

$$t_{\text{выкл}} = \frac{18C_{\text{н}}}{S_{01}(U_{\text{и.п}} - U_0)} \cdot \quad (39)$$

Для инвертора с пассивной нагрузкой и двумя источниками питания (см. рис. 12, 17)

$$t_{\text{выкл}} = \frac{C_{\text{н}}}{S_{01}(1-K)(U_{\text{и.п.2}} - U_0)} \ln \frac{9(2-1,9K)}{2-1,1K}, \quad (40)$$

где $K = U_{\text{и.п.1}} / (U_{\text{и.п.2}} - U_0)$.

Для инвертора с активной нагрузкой по схемам рис. 14, a , 18, b

$$t_{\text{выкл}} = \frac{C_{\text{н}}}{S_{01}(U_{\text{и.п}} - U_0)} \left[\ln(20K - 1) + \frac{0,9 - K}{0,5K} \right], \quad (41)$$

по схеме рис. 18, a

$$t_{\text{выкл}} = \frac{nC_{\text{н}}}{S_{01}(U_{\text{и.п}} - U_0)} \left[\ln(20K - 1) + \frac{0,9 - K}{0,5K} \right], \quad (42)$$

где n – число последовательных нагрузочных транзисторов; $K = (U_{\text{и.п}} - U_0) / U_{\text{и.п}}$.

6.6 РАБОТА ИНВЕРТОРОВ В ЦЕПОЧКЕ

Одиночный инвертор используется довольно редко. Как правило, он работает в составе сложных логических схем. При этом к инвертору предъявляются требования согласования электрических уровней с соседними каскадами для передачи двоичной информации и обеспечения заданного быстродействия.

Обычно согласование электрических уровней обеспечивается путем запирающего последующего инвертора при открытом предыдущем и наоборот. Для цепочки инверторов на МДП-транзисторах вследствие непосредственной связи между ними условие согласования обеспечивается, если:

$$U_{\text{и.п}} > U_0; \quad (43)$$

$$U_{\text{вых min}} < U_0, \quad (44)$$

где $U_{\text{вых min}}$ – минимальное напряжение на выходе открытого инвертора.

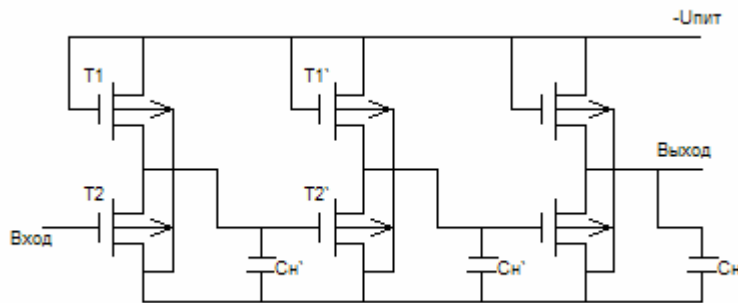


Рис. 19 Цепочка инверторов с пассивной нагрузкой

При проектировании инверторов, работающих в цепочке, для выполнения условия (43) требуется правильный подбор напряжения источника питания, а для выполнения условия (44) необходимо рассчитать отношение значений крутизны ключевого и нагрузочного транзисторов по формулам (28), (32). При проектировании цепочки инверторов с активной нагрузкой достаточно выполнить только условие (43).

Обеспечение заданного быстродействия в цепочке инверторов достигается путем равномерного распределения задержек между каскадами по формуле

$$t_{\text{выкл}} = 2t_{\text{зад}} / n, \quad (45)$$

где $t_{\text{зад}}$ – требуемая задержка распространения сигнала; n – количество последовательно включенных инверторов.

Емкость нагрузки выходного инвертора обычно задается, а емкость нагрузки промежуточного инвертора C'_n принимают равной входной емкости последующего инвертора $C'_{вх}$ и собственной выходной емкости $C_{вых}$:

$$C'_n = C'_{вх} + C_{вых} = C'_{зи2} + C'_{зи1} + C_{зс2}K_M + C'_{мет} + C_{и.пл} + C_{си2}, \quad (46)$$

где $K_M = S_{02} / S_{01}$ – коэффициент Миллера, $C_{мет}$ – емкость конденсатора, образованного проводником, соединяющим каскады, и подложкой.

Однако определение C'_n по формуле (46) невозможно, так как последние три слагаемых неизвестны и могут быть определены только после разработки эскиза топологии ИМС в целом. Поэтому для предварительного расчета целесообразно выбирать

$$C'_n = 1,0 \dots 1,5 \text{ пФ}, \quad (47)$$

а в процессе расчета уточнить это допущение.

Расчет динамического режима инвертора проводят так, чтобы при заданном времени задержки сигнала и емкости нагрузки в любых режимах работы выполнялось неравенство

$$t_{зад} \leq nt_{выкл} / 2. \quad (48)$$

Условие (48) выполняется в том случае, если удельную крутизну нагрузочных транзисторов инверторов рассчитывать по формулам (39) – (42) в зависимости от схемы, а время выключения – по выражению (45).

На основании анализа статического и динамического режимов работы различных типов транзисторов удалось установить важнейшие связи их конструктивных и электрических параметров:

1) расчет толщины затворного диэлектрика h_d производят по формулам (4), (10), (11), (37) из условия получения заданной статической помехоустойчивости;

2) удельная крутизна S_{01} нагрузочного транзистора, рассчитываемая по формулам (39) – (42), из условия получения заданного быстродействия однозначно определяет отношение ширины канала МДП-транзистора к его длине $b_{к1} / l_{к1}$;

3) расчет геометрии ключевого транзистора (отношение $b_{к2} / l_{к2}$) производят по формулам (28), (32) из условия обеспечения заданных выходных напряжений инвертора в статическом режиме.

7 КОНСТРУИРОВАНИЕ ТРАНЗИСТОРОВ И ТОПОЛОГИИ КРИСТАЛЛА МДП-ИМС

При разработке МДП-транзисторов конструктор должен стремиться к повышению удельной крутизны S_0 при работе в активном режиме, снижению порогового напряжения U_0 , уменьшению занимаемой площади и паразитных емкостей. Конечной целью является увеличение быстродействия и степени интеграции при заданной потребляемой мощности. Техническая противоречивость указанных требований (особенно первого и третьего) заставляют конструктора идти на определенные компромиссы и делает его труд творческим.

Требование уменьшения площади, занимаемой отдельным МДП-транзистором и микросхемой в целом, приводит к разработке кристалла минимально возможной площади. Однако существует предел возможностей той или иной технологии, связанный с минимальным геометрическим размером и точностью его выполнения. Поэтому при расчете и выборе конструктивных параметров МДП-транзисторов и других элементов схемы следует учитывать технологические ограничения на размеры МДП-структур, которые приведены в табл. 1.

Проектирование топологии МДП-ИМС средней и большой степеней интеграции имеет некоторые особенности. В частности, методы проектирования топологии можно подразделить на два в зависимости от того, из каких элементов создаются эти ИМС:

- 1) совокупности типовых элементов – МДП-транзисторов;
- 2) совокупности типовых логических элементов и блоков (выходных и промежуточных инверторов, триггеров, регистров и и.д.).

Первый метод совпадает с методом проектирования ИМС малой степени интеграции и позволяет получить наибольшую плотность размещения элементов на кристалле. Однако затраты времени при этом велики.

Второй метод предполагает использование топологии логических элементов или блоков, спроектированных ранее. Для рационального использования площади кристалла топологию типовых элементов и блоков проектируют в виде прямоугольных ячеек равной высоты. Проектирование включает размещение типовых элементов или блоков и трассировку соединений между ними. Данный метод ускоряет процесс проектирования топологии, но приводит к увеличению площади кристалла и ухудшению параметров ИМС.

Находит применение и комбинированный метод разработки топологии МДП-ИМС, в котором сначала разрабатывается топология логических элементов с последующим их размещением на плоскости кристалла.

Курсовое проектирование МДП-ИМС охватывает схемы малой и средней степеней интеграции. При этом наиболее приемлемыми являются первый и комбинационный методы проектирования топологии.

Разработку эскиза топологии кристалла целесообразно начинать с конструирования отдельных элементов, к которым относятся ключевые и нагрузочные МДП-транзисторы, охранные диоды и кольца. Затем производят рациональное размещение этих элементов на кристалле с одновременной прокладкой диффузионных шин и металлической разводки. На периферии кристалла размещают внешние контактные площадки для соединения с выводами корпуса и фигуры совмещения.

7.1 КОНСТРУИРОВАНИЕ МДП-ТРАНЗИСТОРОВ, РАБОТАЮЩИХ В АКТИВНОМ РЕЖИМЕ

Для транзисторов, работающих в активном режиме (к ним относятся ключевые транзисторы всех инверторов и нагрузочный транзистор инвертора, изображенный на рис. 14), с целью получения малых паразитных межэлектродных емкостей необходимо выбирать по табл. 1 минимальную длину канала, обусловленную технологическими ограничениями:

$$l_{\text{техн}} = l_3 - 2i, \quad (49)$$

и подгонять отношение ширины и длины канала $b_K / l_{\text{техн}}$ к требуемому значению удельной крутизны S_{02} , рассчитанному по формулам (28), (32). Остальные конструктивные параметры транзистора (размеры областей стока, истока, затвора, контактных окон и т.д.) выбирают в соответствии с технологическими ограничениями по табл. 1, там же представлены чертежи топологии МДП-транзисторов с каналами разных типов электропроводности.

В случае, когда $b_K / l_{\text{техн}} \geq 20$, рекомендуется П-образная конфигурация канала ключевого транзистора (рис. 20). Это имеет место при проектировании КМДП-ИМС.

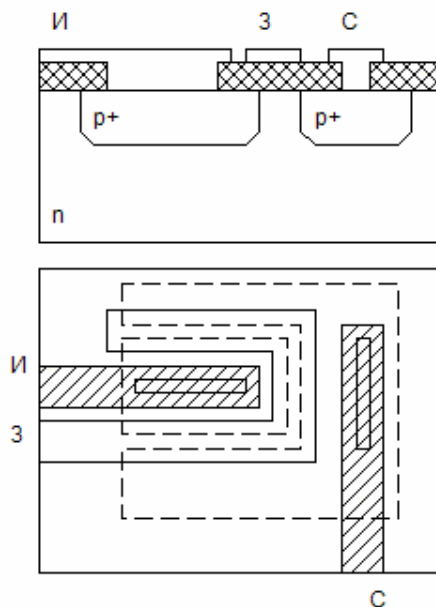


Рис. 20 Чертеж топологии МДП-транзистора с П-образным каналом

Отдельно следует остановиться на чертежах топологии МДП-транзисторов для сложных схем инверторов, где требуется обеспечивать последовательное или параллельное соединение ключевых транзисторов. Для повышения степени интеграции допускается объединение областей стоков и истоков, как это сделано на рис. 21, 22.

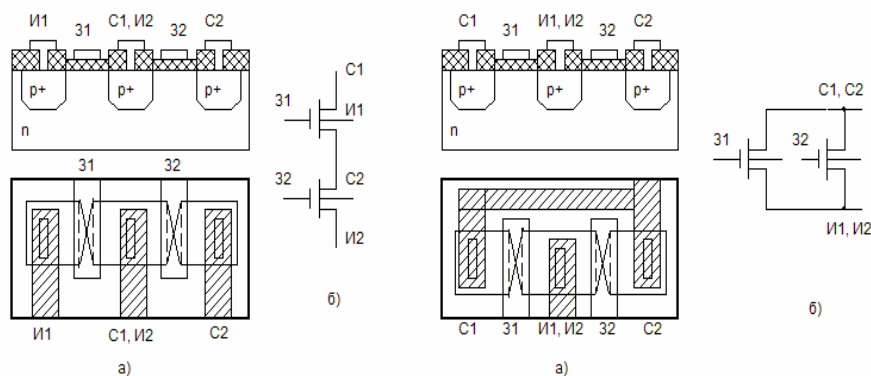


Рис. 21 Чертеж топологии (а) и электрическая схема (б) последовательного включения МДП-транзисторов

Рис. 22 Чертеж топологии (а) и электрическая схема (б) параллельного включения МДП-транзисторов

7.2 КОНСТРУИРОВАНИЕ МДП-ТРАНЗИСТОРОВ, РАБОТАЮЩИХ В ПАССИВНОМ РЕЖИМЕ

К ним относятся нагрузочные транзисторы инверторов с пассивной нагрузкой типа изображенных на рис. 9, 11. У таких транзисторов значение удельной крутизны S_{01} может быть малым, и для уменьшения площади, занимаемой элементом, целесообразно выбирать минимальную ширину канала, обусловленную технологическими ограничениями согласно табл. 1:

– для прямоугольной формы стока (истока)

$$b_{K \text{ техн}} = 2a + c ; \quad (50)$$

– для ступенчатой формы стока (истока)

$$b_{K \text{ техн}} = g . \quad (50a)$$

Длину канала подгоняют в целях получения отношения $b_{K \text{ техн}} / l_K$, соответствующему требуемому значению удельной крутизны S_{01} , рассчитанному по выражениям (39), (40). Остальные конструктивные параметры выбирают в соответствии с технологическими ограничениями из табл. 1. Чертеж топологии и электрическая принципиальная схема нагрузочного транзистора с областями стока (истока) ступенчатой формы приведены на рис. 23.

7.3 КОНСТРУИРОВАНИЕ ОХРАННЫХ ДИОДОВ

Охранные диоды используются во входных цепях цифровых комбинированных и обычных МДП-ИМС и предназначены для предотвращения пробоя пленки затворного диэлектрика под действием статического электричества. В качестве примера рассмотрим диодную защитную схему входной цепи инвертора КМДП-ИМС. Входная цепь, электрическая схема которой приведена на рис. 24, состоит из подключенных к входной шине охранных диодов D_1 и D_2 . Как известно, статический заряд, накапливаемый на выводах корпуса ИМС или инструменте монтажника, может иметь положительный и отрицательный знаки. Положительный заряд «стекает» через диод D_1 , а отрицательный – через D_2 . такая схема приво-

дит к уменьшению входного сопротивления и появлению входного тока утечки в пределах $0,5 \dots 1$ мкА. Однако динамические параметры схемы при правильном проектировании охранных диодов практически не ухудшаются.

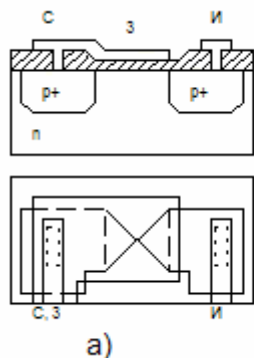


Рис. 23 Конструкция (а) и электрическая схема (б) нагрузочного *p*-канального транзистора

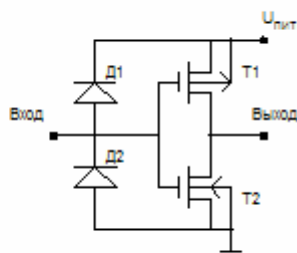


Рис. 24 Диодная защитная схема

Описанная защитная схема не допускает подачу на вход напряжения выше напряжения питания, что может привести к протеканию через входную цепь больших токов и разрушению диодов. Поэтому при включении аппаратуры КМДП-ИМС с защищенными входными цепями напряжение питания следует подавать раньше входного сигнала, а при выключении аппаратуры – снимать позже. Находят применение и однодиодные защитные схемы, в которых используется только охранный диод D_2 .

Основными требованиями при конструировании охранных диодов являются обеспечение достаточного напряжения пробоя ($\geq 2U_{и.п}$), так как в рабочем состоянии схемы на диоды подается обратное напряжение, равное напряжению питания, и получение малых паразитных емкостей. Первое требование обеспечивается тем, что одной областью этих диодов служит низколегированная подложка ИМС, а другой – специально формируемые низколегированные участки. Для получения малых паразитных емкостей контактное окно к области диода необходимо разрабатывать с учетом технологических ограничений, указанных в табл. 1.

Чертеж топологии охранных диодов D_1 и D_2 приведен на рис. 25. Особенностью топологии является то, что электрический контакт к *n*-области диода D_1 и *p*-области диода D_2 осуществляется через подложку.

7.4 ПАРАЗИТНЫЕ МДП-СТРУКТУРЫ И КОНСТРУИРОВАНИЕ ОХРАННЫХ КОЛЕЦ

В МДП-ИМС активные паразитные эффекты возникают за счет образования паразитных МДП- и биполярных транзисторов. На рис. 26 для примера показана возможность образования паразитного *p*-канала, между диффузионными проводниками питания *p*⁺-типа, если поперечный проводник металлизации находится под высоким отрицательным потенциалом.

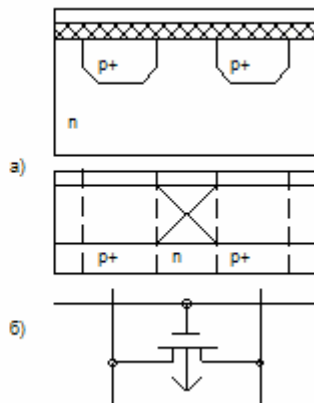
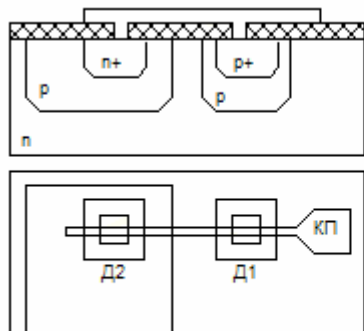


Рис. 25 Чертеж топологии охранных диодов

Рис. 26 Чертеж топологии (а) и электрическая схема (б)

Основным путем борьбы с паразитными каналами в обычных p - и n -МДП схемах является такое повышение пороговых напряжений паразитных структур, чтобы выполнялось неравенство (51) и структуры не включались при работе схемы. Это достигается увеличением толщины изолирующего диэлектрика $h_{т.д.}$, либо дополнительным легированием областей вне основных МДП-структур (см. рис. 3).

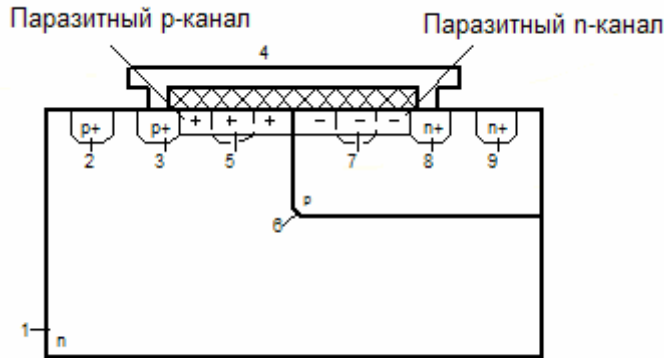


Рис. 27 Образование паразитных каналов в инверторе с активной нагрузкой:

1 – подложка; 2, 3 – исток и сток p -канального МДП-транзистора; 4 – металлический проводник; 5 – n^+ -охранное кольцо; 6 – p -карман; 7 – p^+ -охранное кольцо; 8, 9 – сток и исток n -канального МДП-транзистора

Благоприятные условия для образования паразитных каналов имеются в конструкции с КМДП-транзисторами. Фрагмент структуры инвертора с КМДП-транзисторами показан на рис. 27. Паразитный p -канал образуется между областями 3 и 6 при отрицательном потенциале относительно подложки 4, соединяющей стоки 3 и 8 КМДП-транзисторов. Паразитный n -канал образуется между областями 1 и 8 при положительном потенциале на проводнике 4 относительно p -кармана. Эти каналы соответствуют протеканию токов утечки между транзисторами за счет инверсии электропроводности полупроводникового материала на границе кремний-окисел.

Основным методом устранения паразитных каналов в КМДП-структурах является применение охранных колец. Их формируют локальным легированием в процессе формирования стоков и истоков p - и n -канальных транзисторов. При этом каждый p - и n -канальный транзистор окружают охранным кольцом соответственно n^+ - и p^+ -типа. Для лучшей изоляции на кольцо p^+ -типа подают самый низкий, а на кольцо n^+ -типа – самый высокий потенциал схемы. Пример выполнения чертежа топологии охранных колец показан в табл. 1. На структуре рис. 27 охранные кольца 5 (n^+) и 7 (p^+) размещают в областях образования паразитных каналов.

Применение охранных колец существенно увеличивает площадь элементов КМДП-ИМС, поэтому при проектировании необходимо стремиться к уменьшению их количества, используя одно кольцо на группу транзисторов.

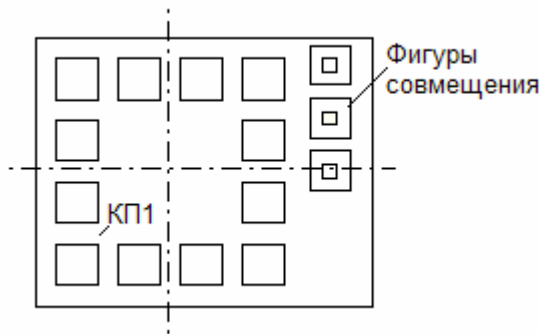


Рис. 28 Пример размещения контактных площадок и фигур совмещения на кристалле

7.5 КОНСТРУИРОВАНИЕ ЭСКИЗА ТОПОЛОГИИ КРИСТАЛЛА МДП-ИМС

Разработку эскиза топологии кристалла производят в такой последовательности:

- 1) размещают контактные площадки (КП) по периметру кристалла (нумерация контактных площадок нарастает против часовой стрелки от КП1, как показано на рис. 28);
- 2) оставляют место на периферии кристалла для размещения фигур совмещения и тестовых элементов (МДП-транзисторов);
- 3) выделяют контактные площадки для подведения цепей питания ($U_{и.п}$ и общая), которые являются неизменными для данной серии ИМС;
- 4) если ИМС содержит ряд однотипных схем, кристалл делят на равные части (по площади) и проектируют топологию только одной части с последующим размножением;
- 5) эскиз топологии необходимо начинать с первой контактной площадки, а затем переходить от одного элемента к другому, размещая соединенные между собой элементы в непосредственной близости друг от друга с учетом технологических ограничений из табл. 1;
- 6) в МДП-ИМС с алюминиевыми затворами в качестве разводки используют диффузионные проводники и проводники металлизации, а в МДП-ИМС с кремниевыми затворами – диффузионные проводники, проводники из поликристаллического кремния и проводники металлизации. Для увеличения степени интеграции проводники металлизации желательнее размещать перпендикулярно диффузионным и кремниевым проводникам.

8 ПОРЯДОК РАСЧЕТА КОНСТРУКТИВНЫХ И ЭЛЕКТРИЧЕСКИХ ПАРАМЕТРОВ ЭЛЕМЕНТОВ МДП-ИМС

Порядок расчета транзисторов обычных и комплементарных МДП-ИМС, имеющих различную схемотехническую реализацию, имеет свою специфику.

Типовое техническое задание на разработку конструкции МДП-ИМС в качестве исходных данных включает электрическую схему цифровой ИМС, коэффициент разветвления $K_{раз}$, емкость нагрузки C_n , время задержки распространения сигнала $t_{зад}$, напряжение источника питания $U_{и.п}$, выходное напряжение логического нуля $U_{вых}^0$, выходное напряжение логической единицы $U_{вых}^1$, статическую помехоустойчивость $U_{пом}$, входную емкость $C_{вх}$, пороговое напряжение паразитных транзисторов $U_{0пар}$, технологию изготовления ИМС, материал пластины и затворов, концентрацию примеси в пластине N_0 , плотность поверхностных состояний $N_{пов}$, подвижность носителей заряда в канале μ , технологические ограничения на размеры МДП-структур.

8.1 ПОРЯДОК РАСЧЕТА ПАРАМЕТРОВ ТРАНЗИСТОРОВ n - И p -КАНАЛЬНЫХ МДП-ИМС

Данные типы ИМС используют инверторы изображенные на рис. 9, 12, 17.

- 1) Изучают принцип работы ИМС и связи ее электрических и конструктивных параметров по § 6.
- 2) Рассчитывают требуемое пороговое напряжение МДП-транзисторов U_0 для обеспечения заданной статической помехоустойчивости по формуле (37) при условии $U_{вх}^0 = U_{вых}^0$ и $U_{вх}^1 = U_{вых}^1$.
- 3) Определяют удельную емкость затвора относительно канала $C_{з0}$ для p - и n -канальных транзисторов по выражениям (10), (11).
- 4) Находят толщину подзатворного диэлектрика h_d по формуле (4).
- 5) Определяют по схеме ИМС количество последовательно включенных инверторов n и время выключения каждого инвертора $t_{выкл}$ по выражению (45).
- 6) Рассчитывают конструктивные параметры выходного инвертора:
 - а) технологическую ширину канала $b_{K1техн}$ нагрузочного транзистора по табл. 1 и формуле (50);
 - б) удельную крутизну S_{01} нагрузочных p - и n -канальных транзисторов по формулам (39), (40) при заданной емкости нагрузки C_n ;

- в) отношение ширины канала нагрузочного транзистора к его длине $b_{K1\text{техн}} / l_{K1}$ по формуле (7) при заданных значениях подвижности носителей заряда в канале μ_p и μ_n ;
- г) технологическую длину канала $l_{K2\text{техн}}$ ключевого МДП-транзистора по табл. 1 и формуле (49);
- д) отношение значений удельной крутизны ключевого и нагрузочного транзисторов m по формуле (28) при заданных $U_{\text{и.п.}}$ и $U_{\text{вх}}^1 = U_{\text{вых}}^1$;
- е) отношение ширины канала ключевого транзистора к его длине $b_{K2} / l_{K2\text{техн}}$ по величине m ;
- ж) остальные конструктивные параметры нагрузочного и ключевого транзисторов определяются из табл. 1 с учетом рекомендаций § 7.
- 7) Рассчитывают конструктивные параметры промежуточного инвертора: после определения емкости нагрузки C_n промежуточного инвертора по выражению (47) ведут расчеты параметров по пунктам а), б), в), далее находят отношение значений удельной крутизны ключевого и нагрузочного транзисторов m : для p -канальных – по формуле (28) и для n -канальных – по формуле (32) при заданных значениях $U_{\text{и.п.1}}$, $U_{\text{и.п.2}}$, $U_{\text{вх}}^1 = U_{\text{вых}}^1$ и затем конструктивные параметры согласно пунктам е) и ж).
- 8) Рассчитывают конструктивные параметры входного инвертора (порядок расчета полностью совпадает с расчетом промежуточного инвертора).

8.2 ПОРЯДОК РАСЧЕТА ПАРАМЕТРОВ ТРАНЗИСТОРОВ КОМПЛЕМЕНТАРНЫХ МДП-ИМС С КРЕМНИЕВЫМИ ЗАТВОРАМИ

Данные ИМС используют инверторы, изображенные на рис. 14, 18.

- Изучают принцип работы инвертора с активной нагрузкой и связи его электрических и конструктивных параметров по § 6.
- Рассчитывают требуемое пороговое напряжение МДП-транзисторов U_0 для обеспечения заданной статической помехоустойчивости по формуле (37) при условии $U_{\text{вх}}^0 = U_{\text{вых}}^0$ и $U_{\text{вх}}^1 = U_{\text{вых}}^1$.
- Определяют удельную емкость затвора относительно канала $C_{з0}$ для p - и n -канальных транзисторов по формулам (10), (11) при условии $\varphi_{\text{мп}} = 0$.
- Находят толщину подзатворного диэлектрика h_d по формуле (4) и выбирают большее значение.
- Проверяют выполнение условия (33) для выбранного значения толщины подзатворного диэлектрика h_d .
- Рассчитывают технологическую длину канала нагрузочного транзистора $l_{K1\text{техн}}$ и ключевого транзистора $l_{K2\text{техн}}$ по табл. 1 и выражению (49).
- Рассчитывают удельную крутизну S_{01} нагрузочного транзистора по формулам (41), (42) при заданных значениях C_n и $t_{\text{выкл}} = 2t_{\text{зад}}$ в зависимости от схемы инвертора.
- Рассчитывают удельную крутизну S_{02} ключевого транзистора по формулам (42) или (41) при заданных значениях C_n и $t_{\text{выкл}} = 2t_{\text{зад}}$ в зависимости от схемы инвертора.
- Находят отношение ширины канала нагрузочного и ключевого транзисторов к его длине $b_{K1} / l_{K1\text{техн}}$ и $b_{K2} / l_{K2\text{техн}}$ по формуле (7) при заданных значениях подвижности носителей заряда μ_p и μ_n .
- Определяют другие конструктивные параметры ключевых и нагрузочных транзисторов, охраняемых колец, диодов по табл. 1 с учетом рекомендаций § 7.

8.3 РАСЧЕТ ПАРАЗИТНЫХ СВЯЗЕЙ И ПАРАМЕТРОВ МДП-ИМС

Расчет паразитных связей и параметров включает проверку наличия паразитных каналов, определение статического коэффициента разветвления $K_{\text{раз}}$ и времени задержки сигнала $t_{\text{зад}}$ с целью контроля выполнения условий:

$$U_{0\text{пар}} \geq U_{0\text{пар.доп}}, \quad (51)$$

$$K_{\text{раз}} \geq K_{\text{раз.доп}}, \quad (52)$$

$$t_{\text{зад}} \leq t_{\text{зад.доп}}. \quad (53)$$

Правые части неравенств (51) – (53) задаются в техническом задании, а левые части при проверке необходимо определить расчетным путем.

Проверка анализа паразитных каналов включает:

1) анализ эскиза топологии кристалла для выявления областей возможного образования паразитных каналов;

2) разработку мер повышения пороговых напряжений паразитных структур для исключения их влияния. К таким мерам относят выбор толщины толстого диэлектрика $h_{т.д}$, которая обеспечивала бы требуемое пороговое напряжение паразитных МДП-структур $U_{0пар}$. Значение $h_{т.д}$ определяют из выражений (10) и (11) соответственно для паразитных p - и n -каналов.

Для определения статического коэффициента разветвления требуется:

1) рассчитать удельную емкость проводника металлизации над толстым диэлектриком $C_{т.д0}$ по формуле (4), а также удельную емкость перехода сток (исток) – подложка C_{j0} по выражению (20);

2) для проверки неравенства (52) определить статический коэффициент разветвления по формуле

$$K_{раз} = (C_n - C_{монт}) / C_{вхj}, \quad (54)$$

где $C_{монт}$ – емкость монтажа ($\sim 5 \dots 10$ пФ); $C_{вхj}$ – входная емкость ИМС по j -му входу, определяемая как

$$C_{вхj} = \sum_{i=1}^k (C_{зп.i} - C_{зи}) + C_{зи} K'_M + (S_{кп} + S_{пр}) C_{т.д0} + C_{охр}, \quad (55)$$

где k – количество транзисторов входного инвертора; $C_{зс}$ – емкость затвор-сток ключевых транзисторов; K'_M – коэффициент, учитывающий эффект Миллера; $S_{кп}$ – площадь контактной площадки; $S_{пр}$ – площадь проводника металлизации от контактной площадки до затвора; $C_{охр}$ – емкость охранных диодов.

Определение времени задержки сигнала разработанной многокаскадной МДП-ИМС включает расчет конструктивной нагрузочной емкости $C_{н.констр}$ промежуточного и выходного инверторов по формуле (46) и по эскизу топологии кристалла, а также проверку неравенства

$$C_{н.констр} \leq C'_n, \quad (56)$$

где C'_n – расчетное значение емкости.

При выполнении условия (52) производят перерасчет топологии входного инвертора путем увеличения времени его выключения, рассчитанного ранее по (5). Для однокаскадных ИМС целесообразно переработать топологию входного инвертора, произведя расчет на меньшую емкость нагрузки C_n . При невыполнении условия (53) или (56) необходимо произвести перерасчет топологии промежуточных инверторов на большую емкость C'_n , чем задано в (47).

ЗАКЛЮЧЕНИЕ

В курсовом проекте рассмотрена взаимосвязь конструктивных и электрических параметров МДП-транзисторов на основе заданной электрической принципиальной схемы. Произведены проектировка и

расчет топологии МДП-ИМС, полученные результаты проверены на соответствие основным техническим требованиям и ограничениям на изготовление печатных плат рассмотренным методом.

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

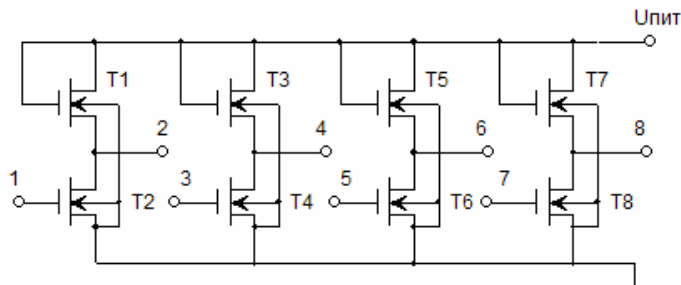
- 1 *Коледов Л.А.* Технология и конструкции микросхем, микропроцессоров, микросборок: Учебник для вузов. М.: Радио и связь, 1989. 400 с.
- 2 *Коледов Л.А., Волков В.А., Докучаев Н.И.* Конструирование и технология микросхем: Курсовое проектирование / Под ред. Л.А. Коледова. М.: Высш. шк., 1984. 231 с.
- 3 *Березин А.С., Мочалкина О.Р.* Технология и конструирование интегральных микросхем. М.: Радио и связь, 1983. 232 с.
- 4 *Достанко А.П.* Технология интегральных схем. Минск: Высш. шк., 1982. 206 с.

Техническое задание

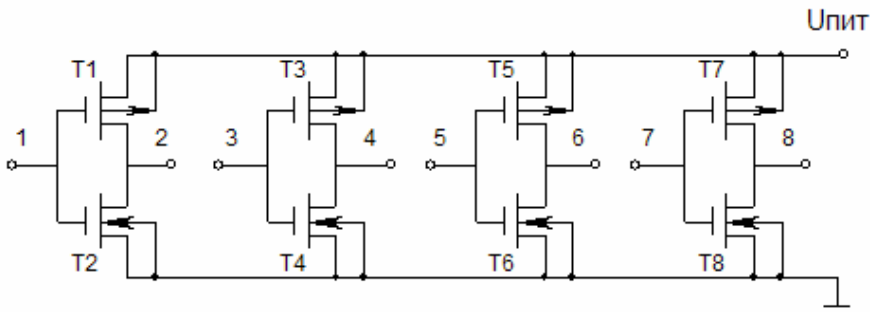
№ Варианта	$t_{\text{зад}}$, нс	$C_{\text{н}}$, пФ	$U_{\text{ип}}$, В	$U_{\text{вых}}^0$, В	$U_{\text{вых}}^1$, В	Тип схемы
1	60	30	8,0	$\leq 0,2$	$\geq 7,0$	1
2	55	35	8,1	$\leq 0,3$	$\geq 7,1$	3
3	50	40	8,2	$\leq 0,4$	$\geq 7,2$	4
4	45	45	8,3	$\leq 0,5$	$\geq 7,0$	1
5	40	50	8,4	$\leq 0,6$	$\geq 7,3$	3
6	35	55	8,5	$\leq 0,2$	$\geq 7,5$	4
7	30	60	8,6	$\leq 0,3$	$\geq 7,2$	1
8	60	65	8,7	$\leq 0,4$	$\geq 7,3$	3
9	55	70	8,8	$\leq 0,5$	$\geq 7,1$	4
10	50	30	8,9	$\leq 0,6$	$\geq 7,0$	1
11	45	35	9,0	$\leq 0,2$	$\geq 7,4$	3
12	40	40	9,1	$\leq 0,3$	$\geq 7,5$	4
13	35	45	9,2	$\leq 0,4$	$\geq 7,1$	1
14	30	50	9,3	$\leq 0,5$	$\geq 7,2$	3
15	60	55	9,4	$\leq 0,6$	$\geq 7,4$	4
16	55	60	9,5	$\leq 0,2$	$\geq 7,3$	1
17	50	65	9,6	$\leq 0,3$	$\geq 7,0$	3
18	45	70	9,7	$\leq 0,4$	$\geq 7,5$	4
19	40	30	9,8	$\leq 0,5$	$\geq 7,3$	1
20	30	35	9,9	$\leq 0,6$	$\geq 7,1$	3
21	60	40	10	$\leq 0,2$	$\geq 7,2$	4
22	55	45	10,1	$\leq 0,3$	$\geq 7,5$	1
23	50	50	10,2	$\leq 0,4$	$\geq 7,0$	3
24	45	55	10,3	$\leq 0,5$	$\geq 7,4$	4
25	40	60	10,4	$\leq 0,6$	$\geq 7,4$	1
26	30	65	10,5	$\leq 0,2$	$\geq 7,1$	3
27	60	70	10,6	$\leq 0,3$	$\geq 7,3$	4
28	55	30	10,7	$\leq 0,4$	$\geq 7,4$	1
29	50	35	10,8	$\leq 0,5$	$\geq 7,5$	3
30	45	40	10,9	$\leq 0,6$	$\geq 7,2$	4
31	60	30	8,0	$\leq 0,2$	$\geq 7,0$	2
32	55	35	8,1	$\leq 0,3$	$\geq 7,1$	5
33	50	40	8,2	$\leq 0,4$	$\geq 7,2$	6
34	45	45	8,3	$\leq 0,5$	$\geq 7,0$	2
35	40	50	8,4	$\leq 0,6$	$\geq 7,3$	5
36	35	55	8,5	$\leq 0,2$	$\geq 7,5$	6

№ Варианта	$t_{\text{зад}}$, нс	$C_{\text{н}}$, пФ	$U_{\text{ип}}$, В	$U_{\text{вых}}^0$, В	$U_{\text{вых}}^1$, В	Тип схемы
37	30	60	8,6	$\leq 0,3$	$\geq 7,2$	2
38	60	65	8,7	$\leq 0,4$	$\geq 7,3$	5
39	55	70	8,8	$\leq 0,5$	$\geq 7,1$	6
40	50	30	8,9	$\leq 0,6$	$\geq 7,0$	2
41	45	35	9,0	$\leq 0,2$	$\geq 7,4$	5
42	40	40	9,1	$\leq 0,3$	$\geq 7,5$	6
43	35	45	9,2	$\leq 0,4$	$\geq 7,1$	2
44	30	50	9,3	$\leq 0,5$	$\geq 7,2$	5
45	60	55	9,4	$\leq 0,6$	$\geq 7,4$	6
46	55	60	9,5	$\leq 0,2$	$\geq 7,3$	2
47	50	65	9,6	$\leq 0,3$	$\geq 7,0$	5
48	45	70	9,7	$\leq 0,4$	$\geq 7,5$	6
49	40	30	9,8	$\leq 0,5$	$\geq 7,3$	2
50	30	35	9,9	$\leq 0,6$	$\geq 7,1$	5
51	60	40	10	$\leq 0,2$	$\geq 7,2$	6
52	55	45	10,1	$\leq 0,3$	$\geq 7,5$	2
53	50	50	10,2	$\leq 0,4$	$\geq 7,0$	5
54	45	55	10,3	$\leq 0,5$	$\geq 7,4$	6
55	40	60	10,4	$\leq 0,6$	$\geq 7,4$	2
56	30	65	10,5	$\leq 0,2$	$\geq 7,1$	5
57	60	70	10,6	$\leq 0,3$	$\geq 7,3$	6
58	55	30	10,7	$\leq 0,4$	$\geq 7,4$	2
59	50	35	10,8	$\leq 0,5$	$\geq 7,5$	5
60	45	40	10,9	$\leq 0,6$	$\geq 7,2$	6

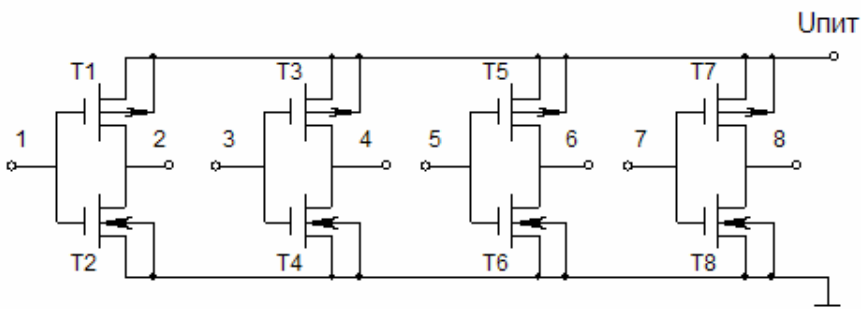
Для схем 1, 3, 4 выбирают технологию p - и n -канальных МДП-структур, для 2, 5, 6 – КМДП-технологию. Технология монтажа кристалла в корпус – ручная термокомпрессия; материал пластины – КЭФ 4,5; материал затвора – поликристаллический кремний; $K_{\text{раз}} = 10$; $U_{\text{пом}} = 0,9$ В; $N_0^n = 10^{15}$ см⁻³; $N_0^p = 2 \cdot 10^{16}$ см⁻³; $N_{\text{пов}} = (1 \dots 2) \cdot 10^{11}$ см⁻²; $\mu_n = 450$ см²/В·с; $\mu_p = 250$ см²/В·с; $U_{0\text{пар}} > 10$ В; герметичность корпуса $5 \cdot 10^{-5}$ л·мкм/с; $T = -45 + 85$ °С; $\epsilon_0 = 8,85 \cdot 10^{-12}$ Ф/м; $\epsilon_d = 3,6 \dots 3,9$; $\epsilon_n = 11,7$.



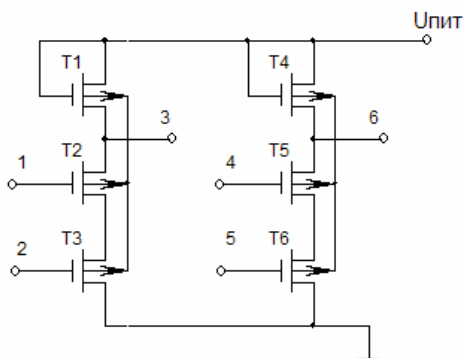
1) Четыре инвертора с пассивной нагрузкой



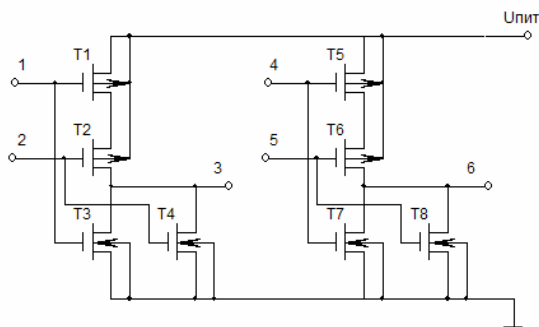
2) Четыре инвертора с активной нагрузкой



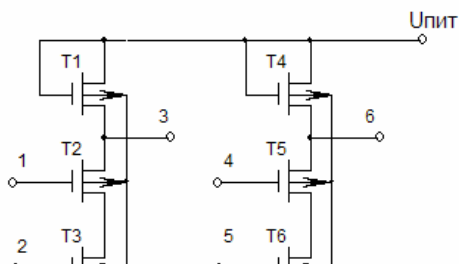
3) Два инвертора с пассивной нагрузкой (элемент ИЛИ-НЕ)



4) Два инвертора с пассивной нагрузкой (элемент И-НЕ)



5) Два инвертора с активной нагрузкой (элемент ИЛИ-НЕ)



6) Два инвертора с активной нагрузкой (элемент И-НЕ)